

CATV 망을 위한 자동 분배기의 구현

조경원^{*} · 곽윤식^{*} · 박동희^{**}

*충주대학교 컴퓨터공학과 · **충주대학교 전자통신과

A study on the Implementation of Automatic Devision DeviceFor CATV
Network.

Kyongwon Cho^{*} · Yoonsik Kwak^{*} · Donghee Park^{**}

Chungju National University

E-mail : ckw05@naver.com

요 약

본 논문은 CATV 망 관련 장치 구현에 관한 것으로 기존의 수동형 장치의 비효율적인 측면을 해결하기 위해 자동화된 중앙 집중식 장치를 구현하게 되었다. CATV의 비디오신호가 사용하지 않는 주파수 영역을 제어신호 영역으로 이용하여 자동화 분배기를 설계하였고, 상 하향통신 및 하향통신방식이 공유된 형태를 기반으로 RS-232를 이용한 9600bps의 통합관리 시스템을 구현하였다.

ABSTRACT

This paper pertains to the embodiment of the CATV network devices, and Automatically Centralized device was embodied in order to solve the inefficiency of the existing passive device. The frequency bandwidth, which don't use the part of CATV on signal of video ,using frequency bandwidth of the control and systemize in automatic distributive system, the communication which depends on two way of forward/backward communication and backward communicationmaterialize in the system of unification management of 9600bps using RS-232.

I. 서 론

정보화의 급격한 발달에 따라 금융, 교육, 행정, 경영, 의료 등 모든 분야에서 정보통신 기술을 이용한 서비스가 늘어나고 있다. 또한 기존의 쓰이던 예전 방식들도 점차 정보통신 기술이 함축된 서비스 방식으로 변화되어 가고 있는 추세이다.

본 논문은 CATV 망에 있어 자동화 장치 구현에 관한 것이다. 불특정한 다수를 위한 서비스인 CATV 시스템은 케이블로 연결되어 있는 중앙시스템과 가입자 분배기 사이에는 현재 비디오 신호의 송출만이 이루어지고 있다. CATV 망 자동화 장치는 CATV 비디오 주파수를 사용하지 않는 영역을 제어 신호 영역으로 사용함으로서 가입자와의 제어 데이터를 송수신 할 수 있도록 구현 하였다.⁽¹⁾⁽²⁾ CATV망 자동화 장치의 구성은 크게 송신부와 수신부로 나누어진다. 송신부는 중앙 처리부로서 응용프로그램이 설치된 컴퓨터이고 수신부는 단말 장치로 일반 주택 주변에 설치 되어 각 가정의 스위치를 제어하게 된다.

송신부로부터 보내진 제어신호는 수신부의 단말기를 제어하고 제어된 상태 값을 다시 송신부로 돌려줌으로서 중앙 시스템에서 현재의 상태 정보를 확인 할 수 있다.

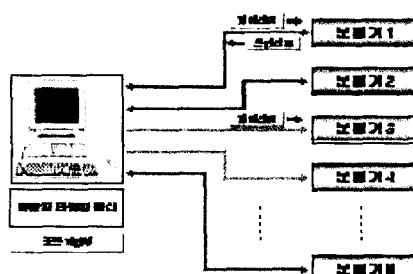


그림 1. 시스템 구성도

II. 본 론

하드웨어 구성은 크게 송신부, 수신부, 스위치 부분으로 나눌 수 있다. 송신부 측에서는 컴퓨터로부터 전송 받은 신호를 수신부에 보내는 역할을 하고 수신부에서는 송신부에서 받은 신호를 넘겨 받아 제어하는 역할을 수행 한다. 마지막으로 스위치 부분은 수신부의 일부로서 CATV 제어 신호에 대해 CATV 비디오 신호가 ON/OFF 제어 된다.

CATV 자동제어 분배기의 중요 구성 요소는 ATMEAL사의 마이크로프로세서 AT89C2051 이다.⁽⁴⁾ ATMEAL 사의 AT89C2051은 내부에 플래시 메모리와 EEPROM(Electric Erasable Programmable read only memory)을 가지고 있는 저 전압, 고기능의 CMOS 8비트 마이크로프로세서이다. AT89C2051은 MCS-51의 명령세트(Instruction Set)와 완전하게 호환되고 가격대 성능비가 뛰어나다. 2K 바이트의 플래시 메모리, 128 바이트의 RAM, 15개의 I/O 라인, 2개의 16비트 타이머/카운터, 6개의 벡터를 갖는 2개의 인터럽트 구조, 아날로그 비교기, 원칩 오실레이터의 클록 회로로 이루어져 있다.

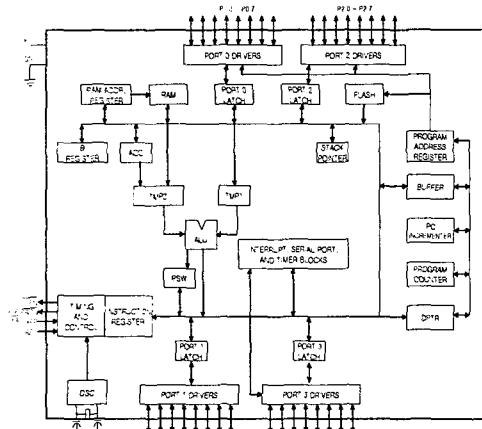


그림 2. AT89C2051의 구조

위의 그림2의 내부 구조를 보면 2개의 입출력 포트가 있고 내부의 클록 발진기(OSC)를 구동하기 위해서 크리스탈과 컨덴서가 연결되어 있다. 또한 2개의 외부 인터럽트를 받을 수 있는 단자가 있고 프로그램이 가능한 통신 단자(TX, RX)가 있어서 시리얼 통신을 가능케 한다. 그 외에는 내부에는 128 바이트의 데이터 메모리와 2K 바이트의 프로그램 메모리가 존재하며 두 개의 16비트 타이머 카운터가 존재하는 것을 알 수 있다. AT89C2051의 주요특징은 다음 표 1과 같다.⁽⁴⁾

표 1. AT89C2051의 특징

특징	AT89C2051
FLASH	2K
RAM	128
ON-CHIP EEPROM	0
TIMER/COUNTERS	2
SECURITY LOCK BITS	2
WATCHDOG TIMER	-
SERIAL UATR	YES
ANALOGUE COMPARATOR	YES
I/O PIN	15
INTERRUPT SOURCES	6
POWER DOWN IDLE MODE	YES
POWER SUPPLY	2.7-6.0
FREQUENCY	0-24
PIN COUNT	20
I/O CURRENT SINK	20
TOTAL CURRENT	80

전원 부분의 제작은 SMPS 회로를 채용하여 설계 하였고 POWER INTEGRATION사의 TOP-SWITCH를 사용하였다. TOP-SWITCH에는 Power MOSFET와 PWM Controller가 내장되어 있어 기존의 MSFET를 이용한 Boost 컨버터 및 RCC 회로 등에 비해 사용이 매우 간단하며 적은 부품수로 인해 전체 시스템 비용을 감소 시킬 뿐만 아니라 출력을 150W까지 확장 할 수 있는 장점을 가지고 있다.

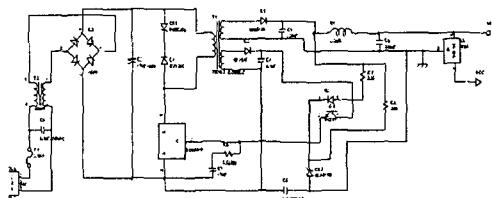


그림 3. Top-Switch 회로도

TOP-Switch의 대략적인 특징은 다음과 같다.⁽⁵⁾

- ① 자체 발진 회로와 보상기가 내장되어 있음
- ② Buck, Boost, Flyback, Forward 컨버터의 각종 Topology를 지원
- ③ 과전류, 과열 등 보호기능 내장.
- ④ Self-Start 기능 및 Fault 시 Auto-Reset 기능
- ⑤ 적은 부품수로 인한 소형화 및 고효율

- ⑥ Free Voltage 입력 전압 가능
- ⑦ 입력 220 VAC에서 100W~150W까지 적용가능

이러한 특징을 가지고 있는 SMPS 회로를 채용하여 전원부를 설계하여 출력은 +15V, -15V를 얻게 된다. 이 전압은 정전압 IC 7805를 거쳐 마이크로프로세서에 5V로 공급되므로 CATV 자동 분배기에 전력을 공급 할 수 있도록 하였다.

III. 실험 및 고찰

송신부는 응용프로그램의 조작에 의해서 발생된 제어 신호를 단말기로 보내어지는 역할을하게 된다. 그림4는 송신부 회로도이다.

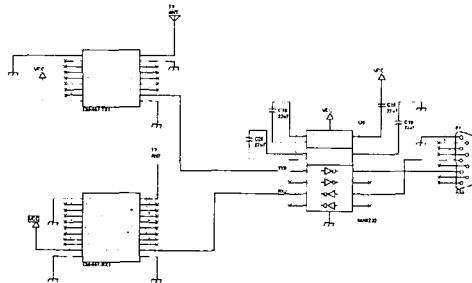
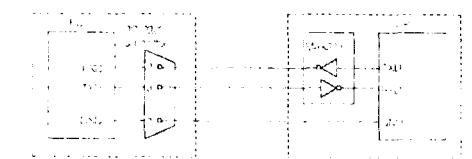


그림 4. 송신부 회로도

컴퓨터의 응용프로그램에 의해 제어된 신호는 시리얼 통신포트 (RS-232)에 의해서 송신부로 보내어지게 된다. RS-232C 통신 방식은 전송거리가 15M 이하로 짧은 단점이 있지만 통신하는데 있어서 배선수가 적고 사용하는데 간단하다는 장점을 가지고 있기 때문에 통신 인터페이스에 많이 사용되고 있다. PC의 통신단은 +12V~-12V 사이로 통신하고 마이크로프로세서의 시리얼 통신 데이터는 TTL(5V)로 통신하기 때문에 중간에 레벨 변환을 해주어야 하는데 이때 MAX 사의 MAX232를 사용하여 레벨을 맞추어 주어 PC와 송신부의 인터페이스를 가능케 하였다. 아래 그림 5는 PC의 RS-232 포트와 마이크로프로세서 보드와의 연결을 나타낸 것이다.



수신부에서는 송신부로부터 제어 신호를 받게 되는데, CATV 비디오 신호와 제어 신호를 함께 받게 된다. 입력되는 신호를 제어 신호와 CATV

를 구분하여 제어 신호만을 수신부 입력에 사용 한다. 그림 6은 수신부의 회로도이다.

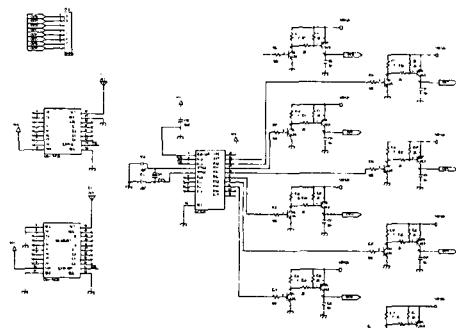


그림 6. 수신부 회로도

CATV 자동제어 분배기는 컴퓨터와 인터페이스는 모두 시리얼 통신을 사용하여 데이터를 교환하고 있다. 마이크로프로세서에는 데이터를 받을 수 있는 수신단 (RXD:11번)과 데이터를 보내기 위한 송신단(TXD: 10번핀)으로 구성되어 있다. 이러한 두 개의 시리얼 포트의 내부에는 송신과 수신 기능을 담당하고 있는 SBUF 레지스터가 있는데 이는 특수 기능 레지스터의 99H 번지에 위치하고 있다. 그림7은 간단한 내부 통신 구조를 나타낸 것인데 하나의 SFR 영역이 송신과 수신에 이용되고 있는 것을 알 수 있다.

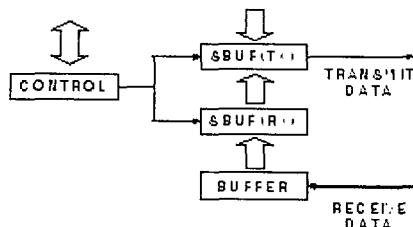


그림 7. 내부 통신구조

중앙 처리부(송신부) 측으로 상태 신호를 보내고자 한다면 데이터를 SBUF(TX)에 보내고, 중앙 처리부(수신부)로부터 데이터를 받고자 한다면 SBUF(RX) 영역에서 읽어오면 된다. 또한 외부에서 마이크로프로세서의 수신포트로 들어온 데이터는 수신부의 SBUF(RX)에 입력되므로 SBUF로부터 입력된 데이터를 가져와서 처리하면 된다. AT89C2051에는 SCON 와 PCON 이라는 레지스터를 사용하여 통신방법을 설정하고 있는데 SCON 레지스터는 시리얼 포트를 제어하고 상태를 감시하기 위한 레지스터이고 PCON 레지스터는 보레이트를 조절 할 수 있는 레지스터이다. SCON 레지스터라는 특수 기능 레지스터에서 어떤 값을 써 넣는지에 따라서 시리얼 통신 방법이 결정되어 진다. 그림 8은 SCON 레지스터를

나타낸 것이다.

SM0	SM1	SM2	RE N	TB8	RB9	TI	RI
SMOD	-	-	-	-	-	-	-

그림 8. SCON과 PCON 레지스터

SM0~SM2는 통신 방식을 설정, REN은シリ얼 통신을 허락하는 비트, TB8과 RB9는 11프레임을 사용할 때 송신하거나 수신하는 9번째 비트를 말하고, TI는 송신 완료 인터럽트 플래그, RI는 수신완료 인터럽트 플래그이다. PCON 레지스터는 보레이트를 조절 할 수 있는 레지스터이다. CATV 자동 제어 분배기에서는 SCON의 레지스터에 0x50을 값을 주고 있어서 모드 1의 통신방식으로 설정하였다. 모드 1의 통신 방식은 한 데이터 값을 주고 받는 순간 10 비트 프레임으로 주고 받는데 프레임 형태는 1개의 스타트 비트, 8개의 데이터 비트 한 개의 스톱 비트로 구성되어 통신하고 보레이트(BAUD RATES)는 9600bps로 하고 있다.

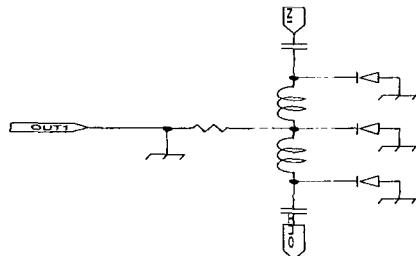


그림 9. 스위치 부분 회로도

스위치 부분은シリ얼 포트 단자(RX)으로부터 입력 받은 제어 신호를 각 포트에 인가함으로서 CATV를 제어하게 된다. 그림 9는 스위치 부분 회로도이다. 마이크로프로세서에서 출력되는 신호는 0V, 5V의 제어신호로서 스위치 쪽으로 보내어지게 되고 CATV 비디오 신호를 스위칭을 할 수 있는 9V로 증폭되어 CATV 비디오 신호를 차단하거나 통과 할 수 있도록 하였다.

CATV 망 제어 분배기를 동작 시키기 위해서 마이크로프로세서가 모든 제어를 수행해야 한다. 이 작업은 내장 프로그램 작업을 통하여 이루어지게 된다. 프로그램 코딩은 KEIL 사가 만든 PK51이라는 C 언어 컴파일러를 사용하여 작성하였다.

CATV 자동 분배기 프로그램은 5개의 함수로 구성되어 있다. Main(), Serial_(), Data_receive(), Data_trans(), Control()로 구성되어 있다. Main()에서는 먼저 Serial_init() 함수를 호출하고 나며

지 함수들을 하나씩 출력하도록 구성하였다. Serial_init() 함수는 앞부분에서 설명하였듯이シリ얼 통신으로 데이터를 주고 받을때 통신 방식을 설정하는 부분이다. Data_receive() 함수는 송신측에서 어떠한 값이 입력되는지를 판별하는 함수이다. 송신측에서 한번 클릭을 할 때마다 4개의 데이터가 연속해서 들어오게 되는데 4개의 데이터를 받아서 보관하게 된다. Control() 함수에서는 수신 데이터가 어느 분배기를 선택할 것인지 혹은 분배기의 어느 핀을 제어 할 것인지를 결정하게 되고 다시 Data_trans() 함수에 의해 현재 마이크로프로세서의 상태를 송신부로 보내어 바로 중앙 처리부에서 현 상태를 파악 할 수 있도록 하였다.

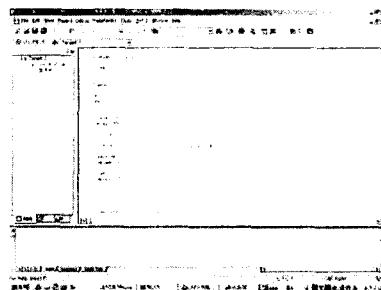


그림 10. KEIL PK51의 코딩 화면

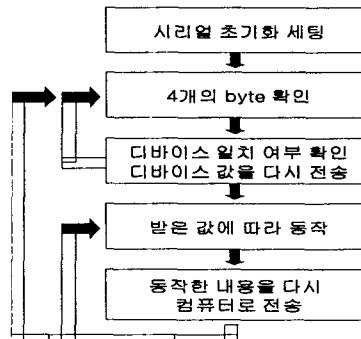


그림 11. 프로그램 흐름도

CATV의 자동제어 분배기의 인터페이스는 모두シリ얼 통신으로 되어 있기 때문에 얼마나 정확하게 값이 송신과 수신이 되는지에 신뢰성이 달려 있다. 더욱이 본 논문의 시스템은 4개의 데이터가 연속해서 전송되기 때문에 정확한 전송이 필요하였다. 4개의 데이터가 정확하게 전송될 수 있도록 하기 위해 충분한 지연을 주고 오랜 시간 버퍼가 비어 있을 때에는 다시 첫번째 버퍼로 돌아가서 채워지게 함으로서 4개의 데이터가 정확한 위치에 채워 질 수 있도록 하였다. 본 논문의 시스템은 하나의 중앙 처리부와 여러 개의 분배기로 구성되어 있기 때문에 분배기 선

택을 위해서 한 분배기에 한 개씩의 ID 값을 부여 해주어야 한다. 또한 ID 값은 00부터 99999 까지 가능하게 설계하였고 앞의 3개의 데이터는 분배기 ID를 설정하는 데이터이며 마지막 한 개의 데이터는 분배기의 제어 편을 설정하기 위한 데이터이다. 다음 표는 분배기 선택 시 보내지는 데이터 값과 분배기가 선택되어 지고 포트를 제어하는데 보내어지는 제어 데이터 예를 나타낸 것이다.

표 2. 분배기의 선택시 ID 값

첫번째 데이터값	두번째 데이터값	세번째 데이터값	네번째 데이터값	분배기 ID
0x00	0x00	0x01	0xff	01
0x00	0x00	0x02	0xff	02
0x00	0x01	0x00	0xff	256
0x01	0x00	0x00	0xff	2710
0x0f	0x42	0x3f	0xff	99999

표 3. 분배기 ID가 02로 선택 되었을때 제어되는 편

첫번째 데이터값	두번째 데이터값	세번째 데이터값	네번째 데이터값	제어 편
0x00	0x00	0x00	0x00	0핀 ON
0x00	0x00	0x00	0x01	1핀 ON
0x00	0x00	0x00	0x02	2핀 ON
0x00	0x00	0x00	0x08	0핀 OFF
0x00	0x00	0x00	0x09	1핀 OFF
0x00	0x00	0x00	0xa0	2핀 OFF

위 표에서 나타나 있듯이 4개의 데이터를 연속적으로 보냄으로서 분배기 선택과 포트 제어를 모두 가능케 구성하였다.

IV. 결 론

본 논문에서는 CATV 방에 사용 가능한 자동 제어 장치를 설계하였다. 송신기는 AT89C2051를 기반으로 하여 9600 bps의 보레이트로 데이터를 전송하고 있으며 단말기는 양방향 및 단방향 통신이 공유된 것으로 모든 가입자의 제어가 가능하도록 설계하였다. 또한 부가적으로 보안적인 문제점을 위해서 제어된 기록이 자동으로 남을 수 있도록 하였고 현재의 상황을 바로 중앙 처리부에서 확인 할 수 있도록 하였다. 그리하여 기존의 수동적인 시스템과 비교하여 볼 때 본

시스템은 기존의 시스템에 비해 전혀 손색이 없고 편리함과 경제성을 좀 더 나은 환경을 제공한다고 할 수 있겠다.

참고문헌

- [1] CATV 시스템의 하향채널을 이용한 가입자 관리 방법, 특허출원, 특허, 광운식외 3인
- [2] CATV 시스템의 하향채널을 이용한 가입자 관리 장치, 특허출원, 특허, 광운식외 5인
- [3] C언어를 이용한 마이크로프로세서 설계, 양오정재기, 2000.
- [4] Data Sheet AT89C2051, ATMEL, 2002.
- [5] Data Sheet TOPSwitch-II, Integration, 2000.
- [6] 8051 프로그램용용, 송호정 외, 1999.
- [7] 디지털 시스템, 송상훈외 2001
- [8] 디지털회로 설계, 이동렬, 2000
- [9] C언어 + a, 황희용, 2000
- [10] 유선통신! 봉학, 박계원 . 2001
- [11] CATV의 기술, 출판사.우신, 1994
- [12] 유선 텔레비전의 수용, 진석호, 1994