

Metal과 Contact Layer Patterning을 위한 규칙기반 OPC 및 ORC Approach

이미영, 이우희, 이준하, 이흥주

상명대학교 컴퓨터시스템공학전공

Rule-based OPC and ORC Approach for Metal and Contact Layer Patterning

Mi-Young Lee, Woo-Hee Lee, Jun-Ha Lee, and Hoong-Joo Lee

Computer System Engineering, Sangmyung University

요 약

Scale down으로 인해 부족해진 overlay margin을 통해 충분히 확보해주고, 이와 동시에 attPSM(attenuated phase shift)의 사용으로 발생하는 side-lobe 현상을 억제하기 위한 방법으로 rule-based OPC(optical proximity correction)를 사용하여 side-lobe만을 효과적으로 추출한 후, 그 자리에 scattering bar를 삽입하였다. 그리고 ORC(optical rule checking)를 통해 original layout과 aerial image의 EPEs(edge placement errors)를 검사하여 검증에 걸리는 시간을 감소시켰다.

1. 서 론

여러 기능을 가진 시스템을 하나의 칩 위에 구현하는 기술인 SOC(system on a chip)에 대해 많은 연구들이 이루어지고 있다. 다양한 기능을 하는 시스템을 하나의 칩 위에 구현하기 위해서는 design rule이 작아질 수밖에 없는데 이렇게 작아진 design rule로 만들어진 layout을 성공적으로 구현하기 위해서는 사진공정 기술이 충분히 뒷받침이 되어주어야 한다. 따라서 물리적인 design rule을 감소시켜 나타나는 근접효과(proximity effect)와 overlay, 정렬오차(misalignment) 등으로 인해 overlap error과 bridge 등과 같은 문제들이 발생하게 된다. 이런 문제들은

분해능(resolution)을 저하시켜 미세한 pattern의 구현을 어렵게 한다. 이를 해결하기 위해 PSM(phase shift mask), OPC(optical proximity correction), OAI(off-axis illumination)와 같은 RET(resolution enhancement technology)기술을 단독 또는 둘 이상을 함께 사용하므로 resolution을 향상시킨다[1].

RET 기술 중의 하나인 attPSM(attenuated phase shift mask)은 과거에는 contact hole에 많이 사용이 되었으나 현재는 metal layer에까지 적용되어 사용되고 있다. 이 기술은 위상의 반전을 통해 pattern의 edge 부분의 contrast를 향상시키므로 resolution을 향상시키는 기술이다. 이 방식은 resolution을 향상시킬 수 있다는 장점 외에 원하지 않는 부분에 pattern이 생성되는 side-lobe 현상이 나타난다는 문

제점을 가지고 있다[2]. Side-lobe 현상은 특히 pattern의 모양이나 밀도, transmission 등에 영향을 많이 받는다. Side-lobe 현상은 노광이 되지않아야 하는 영역이 노광이 되어 나타나는 문제이므로 불필요하게 노광이 되는 영역을 찾아 그 부분에 간단히 Cr pattern을 남기므로 문제를 해결하는 Cr shield 방식이 있는데[3], 이 방식은 side-lobe가 발생할 위치를 미리 예측함에 있어 engineer의 경험에 의존해야 하는 단점을 가지고 있다. Side-lobe 현상을 억제할 수 있는 또다른 방법으로는 partial coherence를 증가시켜 문제를 해결하는 것이나, 이 방법 역시 DOF가 떨어지는 단점을 갖고 있다[4].

본 논문에서는 작아진 design rule로 인해 발생하는 overlay 문제와, attPSM을 적용하는 과정에서 나타나는 side-lobe 현상을 rule-based OPC를 통해 동시에 해결할 수 있는 방법을 제시한다. 그리고 rule을 실제 공정에 적용하기에 앞서 사전에 test를 해봄으로써 rule에 error가 없는지를 확인해야하는데, 이렇게 검증을 하는데 너무 오랜 시간이 소요된다. 따라서 이 시간을 줄이기 위해 최종 단계에서 ORC(optical rule checking)를 하므로 실공정에서 결과를 예측하므로 rule 검증에 소요되는 시간을 줄이고자 한다.

2. Lithography 시뮬레이션 & 검증

Overlay와 side-lobe 현상을 해결하기 위해 적용한 rule을 하기위해 그림 1와 같은 순서로 진행을 하였다. 실험을 진행하기에 앞서 사진공정에 필요한 NA, σ , λ 등의 공정파라미터 값을 결정하였다. 정해진 공정 파라미터 값을 적용하여 뒤에 이어지는 시뮬레이션을 진행하였다. 먼저, proximity effect나 overlay margin 부족으로 발생하는 overlap error를 해결하기 위해 metal layer를 oversizing하고, oversizing으로 부족해진 space margin을 검사하여 최소한의 space margin을 확보하여주었다. 그로 인해 발생하는 jog들은 filtering을 통해 제거를 하였다[그림 2].

AttPSM을 metal layer에 적용하므로 나타나는 side-lobe 현상을 해결하기 위한 가장 기본적인 방법은 Cr shield 방식을 적용하여 보았다. Cr shield 방식을 적용하기 위해서는 먼저 side-lobe의 생성 위치를 알아야하므로 aerial image simulation을 통해 side-lobe 발생 위치를 확인하였다. 그리고 Calibre의

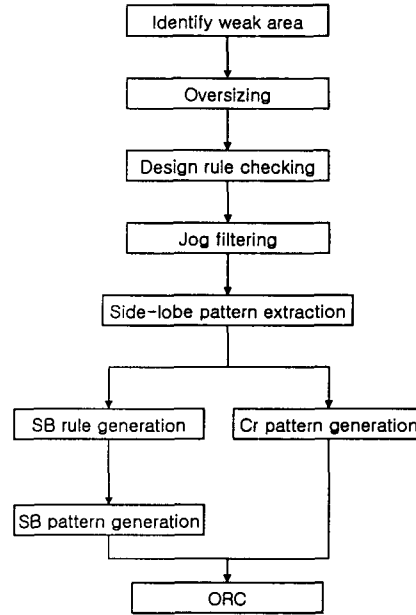
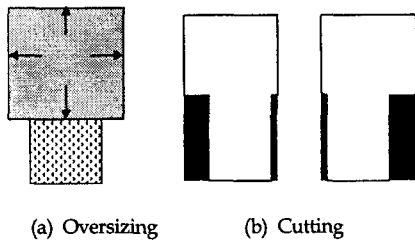


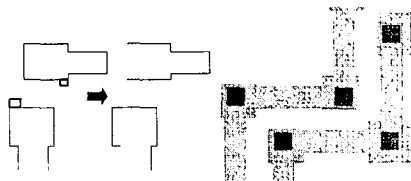
그림 1. Overlay와 side-lobe 현상 억제를 위한 correction & rule 검증.

Printimage simulation을 통해 side-lobe만을 추출하였다. 추출한 side-lobe pattern과 같은 크기의 Cr pattern을 남기므로 side-lobe 현상을 제거할 수 있었다[그림 3]. Cr shield 방식보다는 mask 제작 및 구조가 간단한 scattering bar를 생성하므로 문제를 해결하였다. 기존의 방식으로 scattering bar를 삽입하므로 의도되지 않았지만 side-lobe 현상을 억제할 수 있다. 따라서 기존의 방식으로 scattering bar를 삽입하고 그 뒤에 발생하는 side-lobe는 rule을 통해 해결하였다. 따라서 먼저 rule을 생성하기 위해 side-lobe 크기에 따라 삽입할 수 있는 scattering bar의 크기와 개수를 결정하는 rule을 생성하였다. Feature의 크기, scattering bar의 width, feature와 scattering bar의 간격, scattering bar들간의 간격 등을 파라미터로 갖는 기존의 scattering bar rule을 적용하여 scattering bar를 삽입하였다. 그 뒤 Printimage simulation을 통해 side-lobe 만을 추출하였다. Side-lobe 추출 방법은 앞서와 같다. 추출된 side-lobe 크기에 따라 scattering bar를 삽입하였다. 그 결과, 그림 4과 같이 문제가 해결되었다.

앞에서와 달리 mask의 background를 clear 상태로 하여 pattern이 attPSM일 때 side-lobe가 나타나는 위치에 scattering bar를 삽입하므로 문제가 해결되는지를 확인하였다. 그 뒤 side-lobe 크기에 따른 scattering bar의 size와 개수를 결정하는 rule은 앞서와 동일한 절차에 따라 진행을 하였다. 앞서 진행하였던 것과는 달리 side-lobe를 추출하기 위해 HOLES구문을 사용하여 side-lobe pattern만을 추출하였다. 그리고 rule에 맞춰 scattering bar를 생성하므로 side-lobe 현상은 해결되었다[그림 5]. Overlay와 side-lobe 현상을 해결하기 위해 생성한 rule을 검증하기 위해 Calibre ORC를 통해 original metal layer와 aerial image simulation한 결과와의 EPE를 checking한 결과 2%의 에러가 발생을 하였다. Proximity effect으로 인해 주로 line-end와 corner 부분에서 발생하였다. 이러한 error는 serif 또는 hammerhead를 사용하여 더 정확하게 보정을 할 수 있다. 이렇게 함으로써 실제로 공정을 진행하지 않고 rule을 검증할 수 있었다[그림 6].



(a) Oversizing (b) Cutting



(c) Jog filtering

그림 2. Design rule checking & jog filtering.

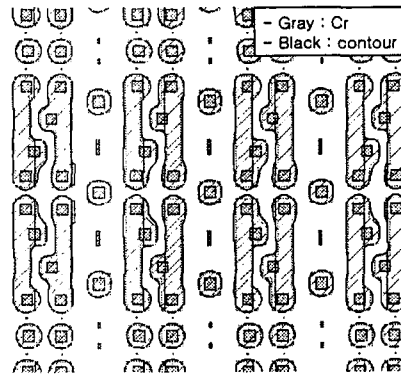


그림 3. Cr shield 방식을 적용하였을 때 aerial image simulation 결과.

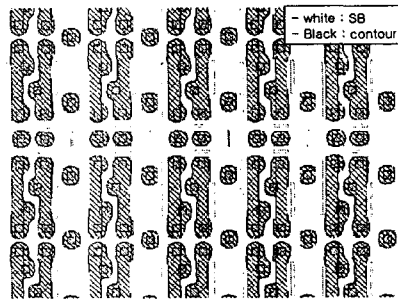


그림 4. Scattering bar를 적용하였을 때 aerial image simulation 결과.

3. 결론 및 고찰

근접효과나 overlay로 인한 resolution 저하로 구현하기 어려운 미세한 pattern을 위해 OPC나 scattering bar, attPSM 등의 기술들을 이용하여 문제를 해결하고자 했다. 그 뒤 적용한 rule을 공정에 직접 적용하여 검증을 하고 피드백하는데 시간이 너무 오래 걸리므로 그런 문제를 해결하기 위해 Calibre ORC를 이용하여 실제 공정에 적용하기 전에 시뮬레이션을 통해 rule을 검증하므로써 실제 공정에 적용하였을 때의 에러와 피드백되는 시간을 줄이는 방법을 제시하였다. 따라서, overlay margin 부족으로 발생하는 문제들은 rule-based OPC를 통해 metal

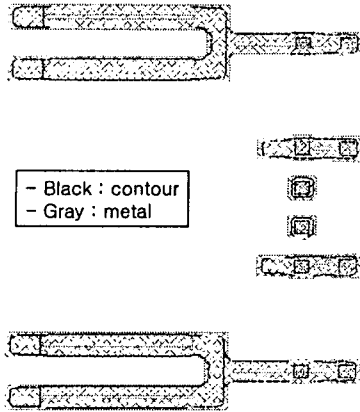


그림 5. Background clear의 경우 contour simulation 결과.

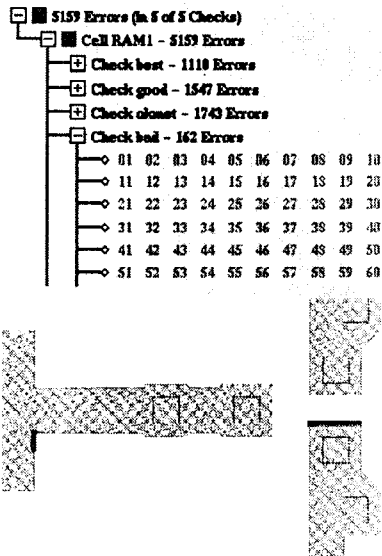


그림 6. Rule 검증을 위한 ORC.

layer oversizing하고 space checking을 통해 최소한의 space margin을 확보하고, jog filtering을 통해 jog들을 제거하였다. 그리고 attPSM을 적용하였을 때 나타나는 side-lobe 현상을 억제하기 위해 Cr 보조 패턴을 이용하여 side-lobe 현상을 억제하였다. 그러나 이 방법은 mask 제작 공정과 구조상의 복잡화를 가져오는 단점을 보완할 수 있는 방법으로 scattering bar를 적용하여 Cr 보조 패턴의 단점과 side-lobe 현상을 해결하였다. Scattering bar는 background가 clear인 경우에도 적용하여 side-lobe 현상을 억제하였다. 따라서 overlay 문제와 동시에 attPSM의 사용으로 나타나는 side-lobe 문제를 rule-based OPC로 해결하였다. 이렇게 적용한 rule을 ORC를 통하여 검증하였다.

참고문헌

- [1] Takuya Hagiwara et al., "CD control in phase-edge lithography: the effects of lens aberration and pattern layout," Proc. SPIE Vol. 4691, pp. 1021-1032, 2002.
- [2] Ik-Boum Hur et al., "Effect of pattern density for contact windows in an attenuated phase shift mask," Proc. SPIE Vol. 2440, pp. 278-289, 1995.
- [3] Christoph Dolainsky et al., "Simulation based method for sidelobe suppression", Proc. SPIE Vol. 4000, pp. 1156-1162, 2000.
- [4] Zhijian G. Lu et al., "Selection of Attenuated Phase Shift Mask Compatible Contact Hole Resists for KrF Optical Lithography", Proc. SPIE Vol. 3678, pp. 923-934, 1999.