

Pd Shunt 저항의 제작 및 동력학특성 조사

김규태, 남두우, 이규원, 유광민
한국표준과학연구원

Pd Shunt Resistor for Josephson Junction: Fabrication and Dynamic Simulation

Kyu-Tae Kim, Du Woo Nam, Kyu Won Lee and Kwang Min Yu
Korea Research Institute of Standards and Science

ktkim@kriss.re.kr

Abstract - External shunt resistor is used in Nb/AlOx/Nb Josephson junction which is basic component of RSFQ circuit. This is to increase damping and to make the so called 'self-reset' optimized for high speed operation. In this study, we fabricated and investigated sheet resistance of Pd and PdAu thin film, and simulated the inductance effect of the shunt resistor to the Josephson junction dynamics.

1. 서 론

RSFQ 디지털회로는 초고속, 저전력, 고정밀의 특성을 지니고 있어, 기존 반도체의 한계를 뛰어넘는 고성능 전자회로나 소자를 구성하는 것이 가능하여 기존 반도체 기술과 결합하면, Petaflops 급 슈퍼컴퓨터, 초고속 대용량 Router, 고성능 이동통신 신호처리기 등을 비롯한 차세대 정보통신기기를 구현할 수 있을 것으로 기대되고 있다.[1] RSFQ 회로의 기본 구성 요소로 가장 널리 쓰이는 Nb/AlOx/Nb 접합은 기계적, 열적 내구성이 뛰어나고, 접합의 계면경계가 분명하여 터널링 특성이 뛰어나고 접합의 변수들을 비교적 재현성 높게 제어할 수 있으며, 반도체 회로 제작기법을 적용한 대규모 석판제작이 가능하다. 반면 접합의 정전용량이 커서 이력특성이 크고 damping이 작아 전류진동이 오래 지속되려는 경향이 있다. 따라서 초고속 동작을 목표로 하는 RSFQ 회로에 사용하려면, 외부 shunt를 적절히 결합시켜 damping을 인위적으로 증가시켜야 한다. 그런데 이러한 인위적인 외부 shunt는 불가피하게 self inductance를 동반하며 초고속에서 접합의 스위칭 특성을 해칠 우려가 있다.

본 연구에서는 RSFQ 회로 동작에 필요한 적절한 면저항 값 (대개 1 Ω/sq)을[2] 얻기 위해 Nb/AlOx/Nb 접합의 외부 shunt용으로 쓰일 수 있는 Pd 및 PdAu 박막을 제작하여 두께에 따른

면저항 (Sheet resistance)을 조사하였다. 또한 외부 shunt의 inductance가 접합의 동력학 특성에 미치는 영향을 simulation을 통해 조사하였다.

2. 본 론

2.1 Pd 및 PdAu 박막의 제작 및 저항측정

Pd 또는 PdAu (47:53 atm) 타겟을 dc 스퍼터링하여 각기 박막으로 제작하였는데, PdAu의 경우 Glass, Si 기판을 사용하였으며, Pd의 경우 Si 기판을 사용하였다. 제작된 기판은 상온에서 4PP (four-point probe)로 면저항을 측정한 후 적당한 크기로 잘라 PPMS (Physical Property Measurement System)에 장착한 후 온도에 따른 저항변화를 측정하였다. Fig. 1과 Fig. 2는 각기 PdAu 및 Pd의 온도에 따른 저항의 변화를 보여준다. PdAu의 경우 시료에 따라 약간의 anomaly가 보이기도 하나 금속성 재료의 특성을 잘 보여주고 있다. Fig. 2의 경우 면저항이 두께에 정확히 반비례하지 않는 것은 Pd 박막의 경우 두께가 얇을수록 불순물의 영향을 더 많이 받기 때문인 것으로 보인다.

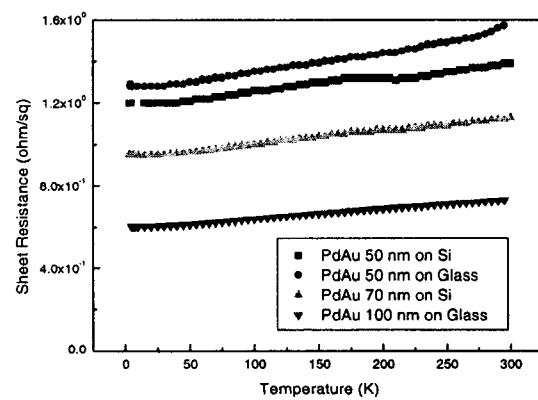


Fig. 1. Sheet resistance variation as a function of temperature for PdAu films.

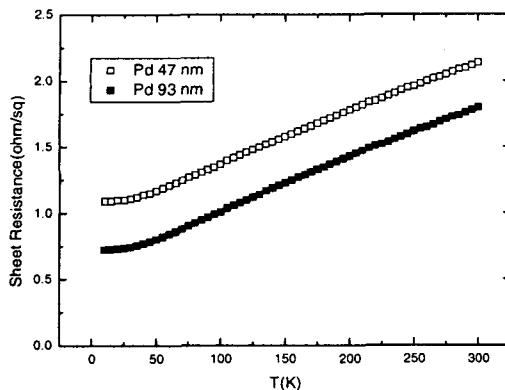


Fig. 2. Sheet resistance variation as a function of temperature for Pd films.

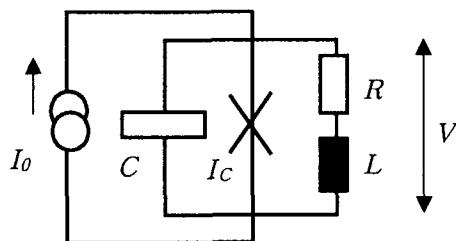


Fig. 3. Equivalent circuit for resistively shunted Josephson tunnel junction

2.2 Shunt Inductance의 동력학효과

인위적인 외부 shunt 가 동반하는 self inductance가 접합의 스위칭 특성에 미치는 영향을 조사하기 위하여 shunted 조셉슨 접합을 Fig. 3과 같은 등가회로로 가정하고 Kirchoff의 법칙을 적용하여 식(1)~(3)과 같은 동력학적 모델을 설정하였다.

$$V = (\hbar/2e)d\Psi/dt \quad (1)$$

$$V = I_L R + L dI_L/dt \quad (2)$$

$$CdV/dt + I_L + I_C \sin \Psi = I_0 \quad (3)$$

여기서 I_L 은 shunt에 흐르는 전류이며, Ψ 는 조셉슨 접합 두 초전도체 사이의 파동함수 위상차이다. Stewart-McCumber parameter (β_C)를 이용해 식 (2)와 (3)을 규격화하면 다음과 같이 간단히 표시할 수 있다.

$$d\Psi/d\tau = i_L + \beta_L d i_L/d\tau \quad (4)$$

$$\beta_C d^2\Psi/d\tau^2 + i_L + \sin \Psi = i_0 \quad (5)$$

여기서 $\tau = \omega_C t$, $\omega_C = 2eI_C R/\hbar$, $i_X = I_X/I_0$ ($X = L, C, \partial$), $\beta_L = \omega_C L/R$, $\beta_C = \omega_C R C$ 이다. 식 (4)와 (5)를 이용하여 $\tau = 0 \sim 5$ 의 시간동안만 1.6의 전류크기를 갖는 pulse를 인가하였을 때 전압 $d\Psi/d\tau$ 및 위상

Ψ 를 시간의 함수로 simulation하였다. Fig. 4는 초기위상과 위상속도는 0, $\beta_C = 1$ 로 두고 β_L 을 1부터 12까지 변화시켜 본 결과이다. Inductance L 즉 β_L 이 증가할수록 damping이 효과적으로 작용 못하여 pulse에 대한 접합의 플라스마 진동이 상당히 지속되어지는 것을 알 수 있다.

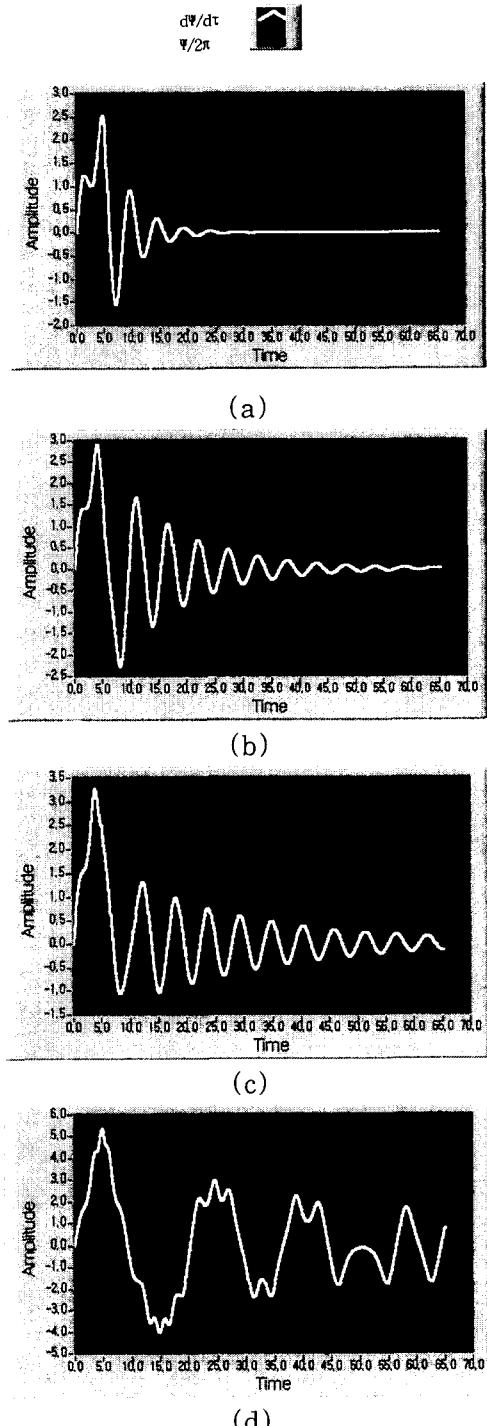


Fig. 4. Time response of the shunted Josephson junction with respect to pulse input. (a) for $\beta_L = 1$, (b) for 2, (c) for 3, (d) for 12.

3. 결 론

RSFQ 회로에 필수적인 외부 shunt의 면저

항을 적절히 제어하기 위해 필요한 박막 두께를 조사하기 위해 Pd 및 PdAu의 두께별 저항을 조사하였다. 4.2 K 근방에서 $1 \Omega/\text{sq}$ 를 얻기 위해 Pd 또는 PdAu의 경우 두께를 약 70 nm 근방에서 제어해야 함을 알 수 있었다. Pd가 상온에서 저항이 PdAu보다 큰 반면 온도계수 또한 커서, 4.2 K 근방에서는 두 재료가 비슷한 저항 값을 보였다. 온도 안정성을 고려하면 PdAu가 더 우수하다고 볼 수 있겠다. 한편 shunt 저항으로 흔히 쓰이는 Mo(몰리브덴)의 경우 상온에서 저항값이 Pd에 비해 더 작고 온도계수는 Pd 와 비슷한 것으로 알려져 있어[3], 4.2 K에서는 저항값이 PdAu나 Pd에 비해 $1/2$ 수준이 될 것으로 예상된다. 따라서 전기적인 재료특성은 PdAu가 더 우수하다고 볼 수 있으나, PdAu의 경우 건식식각이 어려워 정밀회로 제작에서는 불리한 점도 있다. 한편 shunt의 inductance 성분의 영향을 simulation 한 결과 예상대로 inductance가 커지면 접합의 성능이 떨어져 초고속 동작에 문제가 생길 수 있음을 관측하였다. 이러한 문제는 통상의 RSFQ 회로에는 문제가 없으나 수백 GHz 대의 매우 빠른 RSFQ 회로를 얻고자 할 경우엔 고려되어야 할 것으로 보이며, 이 경우 해결 방안으로 shunt 및 접합의 크기를 최소화하는 정밀 제작공정이 도입되어야 할 것으로 보인다.

본 연구는 21세기프론티어 연구개발사업인 차세대 초전도용용기술개발 사업단의 연구비 지원에 의해 수행되었습니다.

(참 고 문 헌)

- [1] K. K. Likharev, "Rapid Single-Flux Quantum Logic", The New Superconducting Electronics, Kluwer Academic Publishers, NATA ASI Series, 1993.
- [2] Hypres Design Rule
- [3] W.H.J. Childs, Physical Constants, Chapman and Hall Ltd., 1972.