

# DC parameter 검사회로 설계에 관한 연구

이 상 신, 전 병 준, 김 준 식  
호서대학교 전자공학과

## A Study on the Design of Circuits for DC parameter Inspection

Sang-Sin Lee, Byoung-Joon Joun, Joon-Seek Kim  
Electronic Engineering, Hoseo University

### Abstract

A memory industry is developing rapidly according to the period of the ubiquitous to approach. According to the development of a memory industry, the efficiency of the manufacture is becoming the serious consideration. DC parameter test system was a development low in this research for an efficiency increase of the manufacture. DC parameter test system increase of the manufacture In the method to measure the output after permit volt and current at element.

이러한 고집적화 메모리에 대하여 검사를 할 경우 동일한 동작을 여러 가지 셀에 반복적으로 수행한다면 검사소요 시간이 증가함에 비례하여 생산공정에 따른 비용도 증가하게 된다. 이러한 문제점을 효과적으로 처리하기 위해 반도체 소자에 일정한 전압, 전류를 반복적으로 인가하여 소자의 DC 특성 오류를 검사하는 장비를 DC parameter test system이라 한다[1][2].

본 연구에서는 효율성 있는 반도체 검사 장비의 개발을 목적으로 하였으며, 간단한 연산증폭기를 사용하여 시스템을 설계하였고, 각각의 신호선을 제어할 수 있게 시스템을 설계하였다.

### I. 서론

우리나라의 반도체 산업은 1983년 메모리 공정 사업에 국내 기업이 본격적으로 참여하여 급속한 발전을 이룩해왔다. 짧은 기간에도 불구하고 현재 우리나라는 미국, 일본에 이어 세계 제 3위의 반도체 생산대국으로 성장하였다. 앞으로 유비쿼터스 시대가 도래하므로써 싱크로너스 D램, DDR램 그리고, 램버스 D램등의 범용 표준 메모리에서 발전을 하여 D램, S램, 플래시메모리가 결합된 퓨전메모리가 개발되어 상용화할 것이다. 그러나 이를 생산하고 검사하는데 필요한 반도체 검사 장비 분야의 성장은 그리 만족할 만한 수준이 아니어서 반도체 검사 장비의 80%를 수입에 의존하고 있다. 고가의 반도체 검사 장비를 수입에 의존한다는 것은 단지 비용의 문제만은 아닐 것이다. 고가의 장비를 수입하면 제품에 대한 유지/보수/개선도 외국업체에 의존하게 된다. 이러한 문제를 해결하기 위해서는 수입 제품에 대한 외국 의존도를 낮추고 해당 기술을 국내 자체 보유함으로써, 장비 수입을 대체하고, 나아가서 새로운 장비의 개발이 필요하다. 최근 몇 년간 반도체의 고집적화를 위한 미세화 패턴 공정으로 새로운 형태의 고장들이 발생되고, 비트 결합들의 상호관계를 고려할 때 테스트 기간이 기하 급수적으로 증가하게 된다. 테스트에 소요되는 시간이 증가할수록 그에 소비되는 비용이 증가하게 되어 비용절감에 커다란 장애요인이 되고 있다.

### II. DC parameter test system의 구성

#### 1.1 DC parameter test system의 전체 구성

Test system의 전체 구성도는 그림 1과 같은 구성으로 되어 있다.

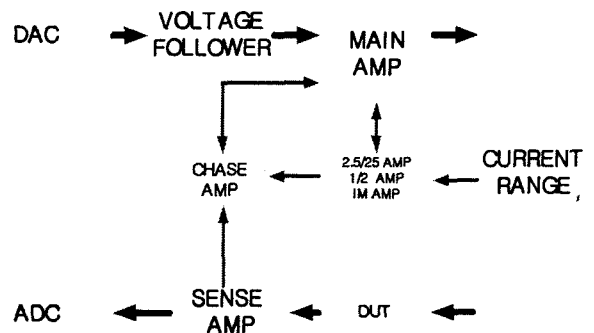


그림 3. DC parametric test system 전체 구성도

디지털 신호를 아날로그 신호로 바꾸어 주어 테스트 시스템에 원하는 전압을 인가하여 주는 DAC part와 일정한 전압 공급을 위해 DAC에서 출력된 값을 보정하여 main amp에 일정한 전압이 인가 되도록 도와주는 voltage follower part, test를 위한 전압을 공급하기 위해 일정한 전압을 인가 시켜 주는 main amp part, 정전류를 인가하여 device의 특성을 테스트하기 위해 정전류를 만드는 current range part, test를 위한 DUT(Device

Under Test), test가 끝난 값을 ADC로 전송하기 위한 sense part로 구성이 되어있다. 이 시스템에서 중점으로 다루는 분야는 정전압, 정전류를 인가하여 device의 DC 특성 테스트에 있다. 전압, 전류 값을 순차적으로 증가 또는 감소시키면서 device의 전압, 전류특성을 측정할 수 있고, 부가 회로 및 소프트웨어의 출력 전류, 전압을 측정할 수 있다.

1.2 PC interface part

테스트 시스템의 인터페이스는 8255와 74LS138 디코더로 구성되어 있으며, 제어 신호 발생을 위한 데이터를 전송하고, D/A 변환을 위한 디지털 데이터를 전송하며 A/D 변환 결과를 읽어 온다. PC와의 어드레스 매핑은 I/O mapped I/O방식으로 구성되어 있으며, 표 1과 같다.

표 1. 인터페이스 보드의 I/O 번지

	I/O Address	접근 유형
8255 포트 A	0x300H	읽기/쓰기
8255 포트 B	0x301H	읽기/쓰기
8255 포트 C	0x302H	쓰기
8255 제어 바이트	0x303H	쓰기

8255의 포트 A와 포트 B는 표 2, 표 3과 같이 DAC의 12비트 변환 데이터 및 채널 선택신호를 전송하며, 또한 ADC 16비트 변환 결과를 읽어온다. 포트 C는 표 4와 같이 테스트 시스템의 동작을 제어하는 제어 신호 발생 및 ADC, DAC변환 채널을 선택한다.

표 2. 8255 port A 비트 구성

D7	D6	D5	D4	D3	D2	D1	D0
DAC ADC data							

표 3. 8255 port B 비트 구성

D7	D6	D5	D4	D3	D2	D1	D0
DS1	DS2	/LS	/RD	DAC ADC data			
ADC data							

표 4. 8255 port C 비트 구성

D7	D6	D5	D4	D3	D2	D1	D0
CLOCK	R/C	WR1	CLEAR	A1	A0	DE1	DE0

- CLOCK : 디코더 변환 클럭
- R/C : ADC 읽기/변환
- WR1 : ADC 멀티플렉서 쓰기
- CLEAR : 16비트 좌쉬프트 레지스터데이터 초기화

- A1, A0 : ADC 채널 선택
- DE1, DE0 : 디코더 데이터 입력

1.3 D/A converter part

D/A converter의 구성도를 그림 2에 나타내었다. 이 D/A converter는 전압, 전류원에 테스트 값을 지정하기 위한 목적으로 사용되고, 4개의 변환 채널과 8비트의 변환 범위를 가지고 있다. 총 4개의 AD7226소자를 사용하여 12개의 출력을 갖는 구성으로, 8비트 DAC 두 개를 하나의 구성으로 하여 10개의 데이터를 입력받아 각각 IMCAL9A ~ IMCAL12B로 신호를 내보내고 남은 DAC 두 개를 통해 IMCAL13A ~ IMCAL16A, IMCAL13B ~ IMCAL16B로 변환된 신호를 내보낸다. AD7226은 Vss를 -5V, VDD를 +15V로 하는 dual supply 모드로 사용하고, 각각의 VREF는 +2V ~ +12.5V까지 변환 가능하다. 첫 번째 DAC 구성은 -IMCALCK2A 신호를 받아 \*WR 신호로 사용하고, 두 번째 DAC 구성은 -IMCALCK2B 신호를 받아 \*WR 신호로 사용한다. REGSEL0와 REGSEL1 신호는 각각의 DAC A0와 A1신호로 사용되는데, \*WR신호와 A0, A1 신호의 조합으로 DAC 내부의 latch회로를 구동시켜 각각 그에 해당하는 DAC 변환채널을 선택하게 한다. DAC 변환 채널을 선택하는 규칙을 그림 3에 나타내었다. 각각의 출력 값은 다음 식에 의해 결정된다.

$$LSB = (VREF)(2^{-8}) = VREF(1/256)$$

8-bit 데이터가 모두 0일 경우는 0[V]를 출력하며 MSB(Most Significant Bit)가 1이고 나머지 비트가 0인 경우는  $VREF(128/256) = VREF/2$ 의 값이 되고 모든 비트가 1이 되면  $VREF(255/256) = VREF$ 가 된다.

따라서, 각 구성의 첫 번째 DAC의 출력은  $0[V] \sim \pm VREF(240/256)$ 이 되고, 두 번째 DAC의 출력은  $0[V] \sim \pm VREF(252/256)$ 가 된다. 표 5는 DAC의 채널변환방식을 나타내었다.

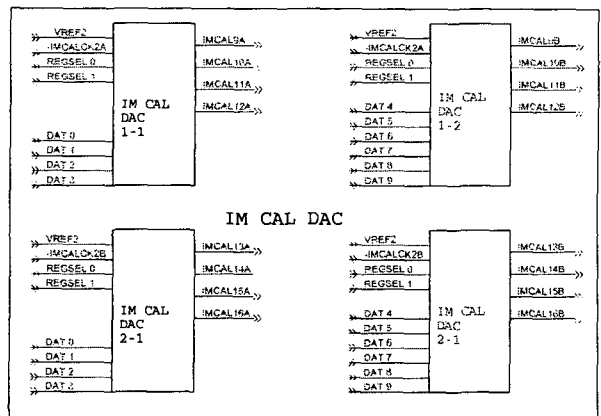


그림 2. D/A convertor의 구성도

표 5. DAC 채널변환

WR	A1	A0	Operation
H	X	X	No Operation Device Not Selected
L	L	L	DAC A Transparent
F	L	L	DAC A Latched
L	L	H	DAC B Transparent
F	L	H	DAC B Latched
L	H	L	DAC C Transparent
F	H	L	DAC C Latched
L	H	H	DAC D Transparent
F	H	H	DAC D Latched

L = Low State, H = High State, X = Don't Care

1.4 Voltage follower part

DAC에서 출력되어 나온 전압 값을 main amp에 전달하는 과정에서 잡음이 섞이지 않도록 하기 위해 OPA4277을 이용하여 보정을 하게 하여 main amp에 정확한 값이 전달 되도록 하였다. Voltage follower part에 사용한 OP amp는 음의 부귀환을 적용하여 입력은 비반전 입력단에 연결하고, 출력은 반전입력단자로 귀환시켜 입력으로 들어오는 전압값에 가장 근사치의 출력값을 얻어내는 역할을 한다 [2][3][4].

1.5 Main amp part

Main amp는 SENSE, IMOUT, CHASE, MAINOUT 신호선을 이용하여 각 단의 값을 다시 입력 받아 출력 값을 결정하여 주는 역할로 특정 전압 값과 전류 값을 일정하게 유지할 수 있게 회로를 구성하였다. 그림 3, 그림 4는 main amp part의 회로이다.

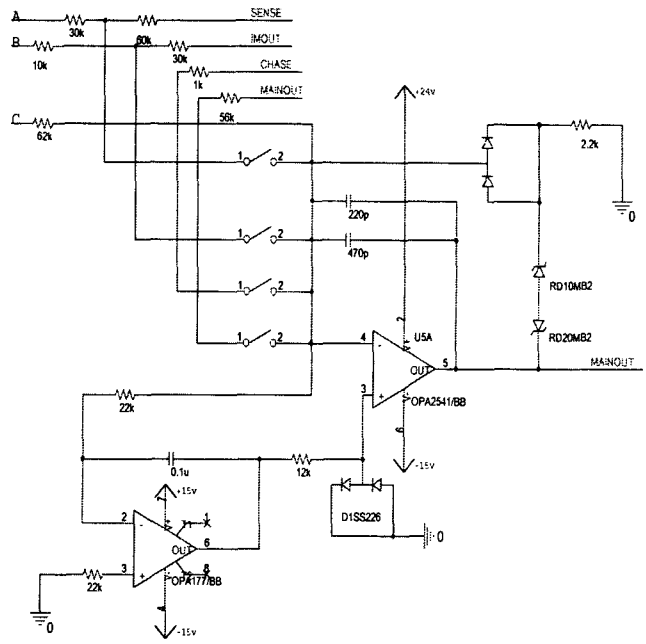


그림 4. Main amp 회로(part 2)

1.6 Current range part

Main amp에서 나온 전압 값을 이용하여 전류 측정을 하기 위하여 원하는 전류를 만들어 주는 회로이다. Current range 회로도를 그림 5에 나타내었으며, 여기서는 옴의 법칙( $V=I \cdot R$ )을 사용하여 일정한 전압 값이 주어진 상태에서 저항 값을 변화시켜 원하는 전류 값을 만들 수 있다. 각각의 저항에 따른 전류 값을 만들기 위해 4개의 신호선과 릴레이를 이용하여 저항 값을 정확하게 조절할 수 있도록 설계하였다.

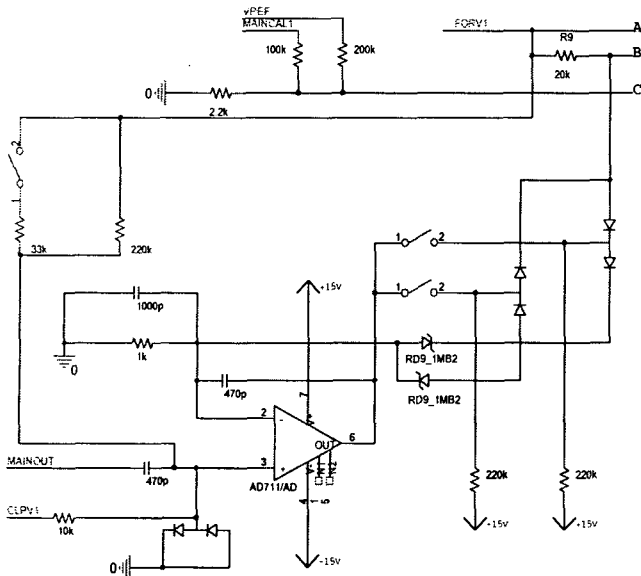


그림 3. Main amp 회로(part 1)

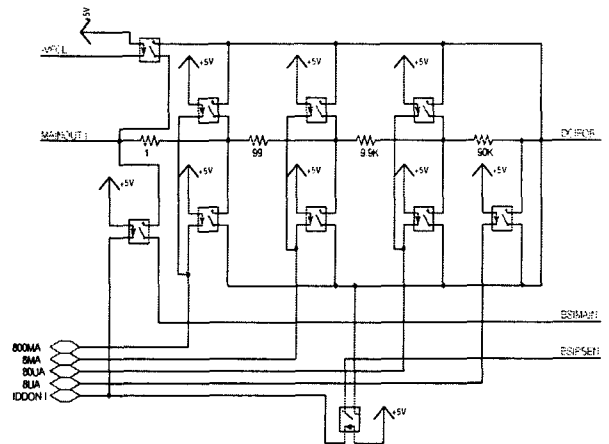


그림 5. Current range 회로

III. Inspection 방법

1. Voltage forcing/current forcing test

### 1.1 Voltage forcing test

전압을 인가한 측정시의 전체 구성도를 그림 6에 나타내었다. DUT에 일정한 전압이 걸리게 유지하기 위하여 DUT에서 나온 전압을 다시 main amp로 귀환, 입력값과의 차이를 구해 다시 입력과 더해서 출력을 보정하는 방법을 사용하였으며, DUT에서 나오는 전압값을 정확히 ADC로 보내면서 main amp로 귀환하기 위해 DUT 출력단에 그림 7와 같은 sense amp를 연결하여 정확도를 높였다. 그림 6에서 보는 것과 같이 전압인가 후 test시 DUT에서 나온 값이 그림 7의 sense amp 회로를 통과하면서 잡음 성분이 제거되고, 이 값이 다시 그림 8의 전압 보정 회로에 입력되어 main amp에서 나온 출력 값과 차를 구한다. 그 후 다시 구한 값을 main amp로 귀환하여 main amp에서 합해지고, current range를 통과하고 DUT에 입력 되게 하여 점차적으로 DUT에 걸리는 전압 값이 일정하게 유지되어 정확한 측정값이 나오도록 하였다. 전압 보정회로는 그림 8에 나타내었으며 AD711을 사용하여 main amp의 출력 값과의 차를 구하였다 [3][4].

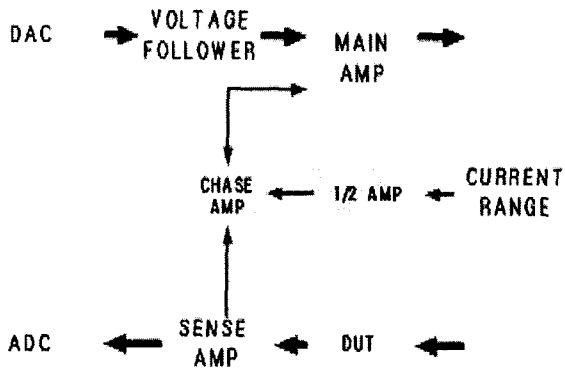


그림 6. 전압인가 측정 구성도

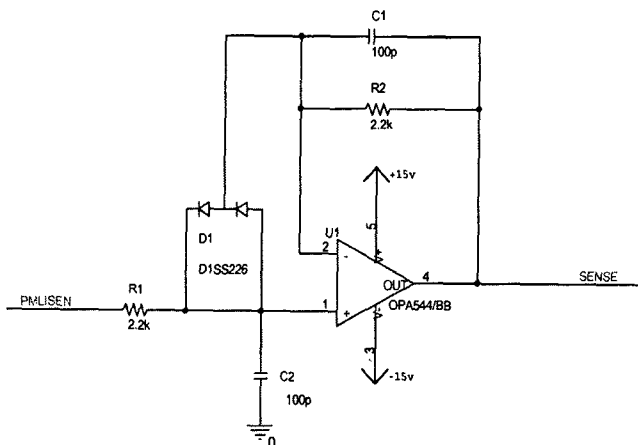


그림 7. Sense amp 회로

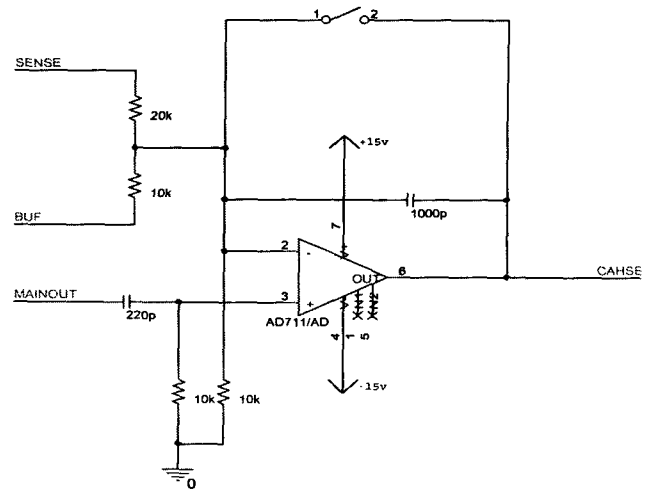


그림 8. 전압보정 회로

### 1.2. Current forcing test

DUT에 일정한 전류가 흐르도록 하기 위해서는 음의 법칙에 의하여 current range에 일정한 전압이 걸리게 하여 current range에서 나온 전압 값이 DUT에 일정하게 공급을 할 수 있게 하는 방식을 사용하였다. 그림 9에서의 흐름도와 같이 main amp에서 나온 전압값이 current range에서 전류값을 만들어 주고, 여기서 전류 값이 작게 나오면 그림 10의 전류 보정회로를 지나 main amp에 다시 값이 더해져서 나온 후 정확한 값이 나오면 DUT에 보내서 측정을 한 후 sense amp로 보내 준다. 이때 여기서 DUT에 일정한 전류가 걸리게 하기 위하여 main amp에 다시 귀환을 주어서 DUT에서 측정시 보다 더 정확한 측정을 할 수 있게 하였다. 그림 10에 있는 전류 보정회로를 보면 전압 측정 시에는 스위치를 사용하여 곧장 IMOUT로 출력을 하게 되고, 전류 측정시에는 전류보정 증폭 회로부를 거쳐서 전류값을 보정한 후 출력을 하여 측정을 할 수 있게 회로를 설계하였다 [4].

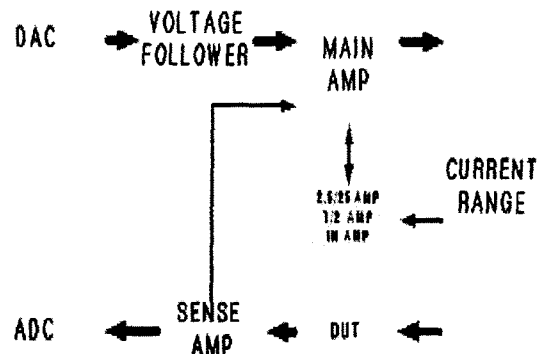


그림 9. 전류인가 측정 구성도

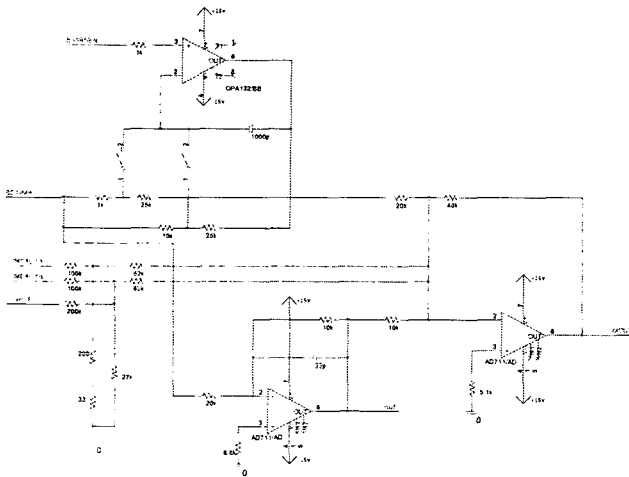


그림 10. 전류 보정 회로

특성이 잘 나타나고 있다.

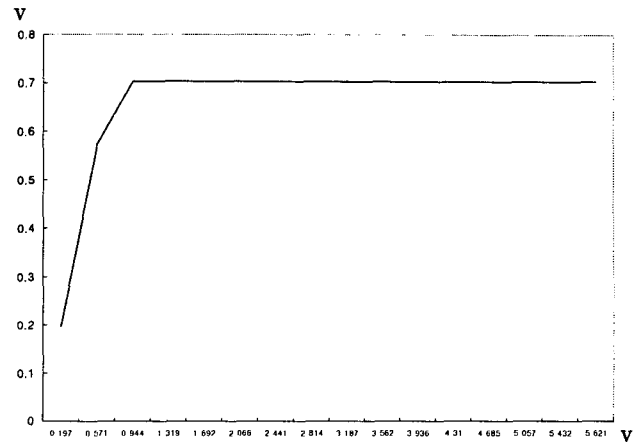


그림 12. IN4004 전압인가 전압측정 결과

#### IV. 실험결과 및 분석

##### 1 DC parameter test system 측정결과

###### 1.1 Main amp 측정결과

그림 11은 입력 값에 따라 main amp의 출력 값을 나타내고 있다. 입력은 0V에서 3V까지 주었으며, 소자에 인가되는 전압은 0V에서 6V까지 인가된다. 그림 11의 입력 값에 따른 출력 값이 비례하여 나타나는 이유는 측정시 반전 회로를 더하여 측정하여 그림 11과 같은 그래프가 나왔다. 출력은 약 1.8배의 출력을 보여 주고 있다

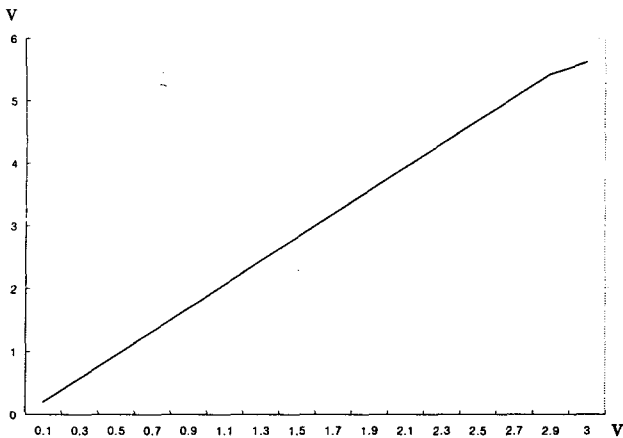


그림 11. Main amp의 입력전압과 출력전압

###### 1.2 다이오드의 전압 인가 전압 측정 결과

그림 12는 전압 입력을 0V에서 3V까지, 테스트 범위는 0V에서 6V까지 테스트를 하였다. 그림 12에서 보이는 것과 같이 0.7V에서 다이오드가 도통이 되는 다이오드의

###### 1.3 다이오드의 전압 인가 전류 측정 결과

그림 13은 일반 다이오드 IN4004에 전압 입력이 0V에서 3V까지, 테스트 범위는 0V에서 6V까지 테스트를 하였다. 부하 저항은 10kΩ, 전류의 입력 범위는 0A에서 0.6mA까지 인가하였다.

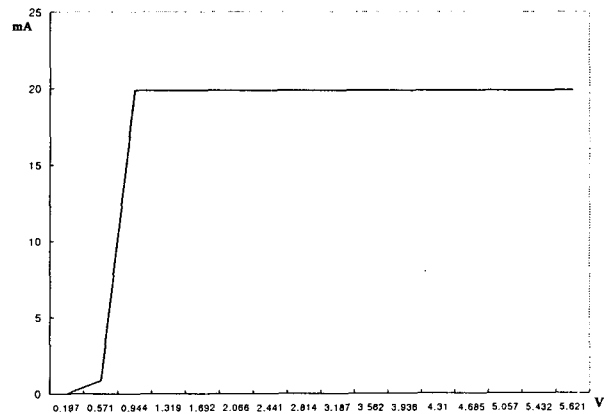


그림 13. IN4004 전압인가 전류측정 결과

###### 1.4 1kΩ의 전압 인가 전류 측정 결과

저항 특성 테스트도 다이오드와 마찬가지로 입력전압이 0V에서 3V까지, 인가전압이 0V에서 6V까지 하여 테스트를 하였다. 그림 14는 인가전압을 0V에서 6V까지 변화시키면서 1kΩ의 저항에 흐르는 전류를 측정한 결과이다. 실험 결과 값으로 봤을 때 옴의 법칙을 적용하여 계산한 값과의 오차율은 1%정도로 매우 정확한 결과를 얻을 수 있다.

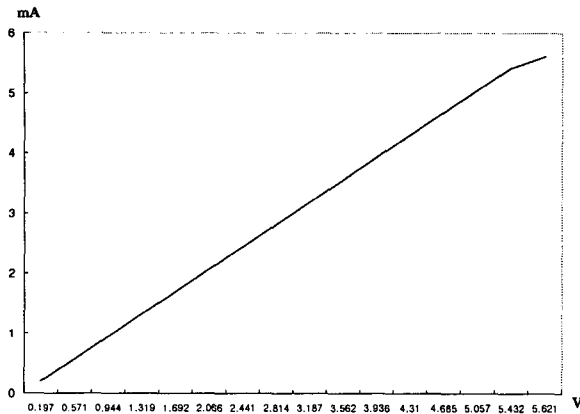


그림 14. 1kΩ 전압인가 전류측정 결과

### 1.5 1kΩ 전류 인가 전압 측정 결과

옴의 법칙을 적용하여 테스트 결과를 검사하였을 때, 0.1mA를 1kΩ에 인가하여 1V의 출력전압을 얻는 것을 확인 할 수 있다. 이 결과에서도 앞에서 보인 전압인가 전류 측정 때와 마찬가지로 오차율이 1%정도로 매우 낮게 나타난다. 그림 15는 전류를 인가하여 전압을 측정한 데이터이고, 오차율은 1%이다.

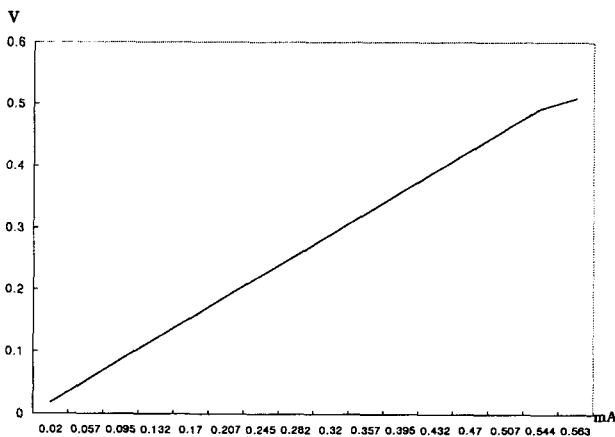


그림 15. 1kΩ 전류인가 전압측정 결과

## V. 결론

반도체 칩의 집적도가 증가하고 기능이 복잡해짐에 따라 생산된 반도체 칩의 정상 동작 여부를 테스트하는 작업이 어려워 테스트에 소요되는 시간이 증가하였고 결국에는 전체적인 테스트 비용이 증가하게 되었다. 효율적으로 테스트하기 위해서는 정전압과 정전류 테스트를 정확히 하여 빠른 시간 안에 테스트가 이루어지도록 하는 것이 중요하다.

본 연구에서는 DC parameter tester를 연구하여 반도체 칩의 생산라인에서의 생산성 증대 및 품질 향상에 중

점을 두었다. DC parameter tester에서는 간단한 OP amp 증폭기와 current range를 사용하여 정전압과 정전류를 device에 인가하여 device의 전압, 전류값의 변화에 따른 DC 특성을 검사하여, device의 품질을 확인 할 수 있었다. 이 DC parameter tester에서 AD7226소자를 사용하여 총 16채널까지 확장이 가능하도록 하였으며, 전류인가를 위해서 current range part에서 릴레이를 사용하여 저항값의 자동 변화를 가능하게 하여 전류인가의 효율성을 증가 시켰고, sense amp, 전압보정회로를 연결하여 오류를 자체 보정을 할 수 있게 하였다. 이러한 결과로 DC parameter tester의 효율성을 극대화 할 수 있었다. 향후 DC parameter tester의 각 노드의 잡음 성분의 발생을 zero화 하여 정확도를 증가 시켜야 할 것이며, 절전되거나 강전이 흐를 때를 대비하여 전압 안정화 장치를 개발하여 추가한다면 더욱 안정되고 정밀한 검사 장비가 될 것이다.

본 논문은 한국 과학재단 지정 호서대학교 RRC의 연구지원에 의한 것임

## 참고문헌

- [1] A.Stevens, "Introduction to Component Testing" Addison-Wesley, Publishing Company, 1986.
- [2] 강성호, 김규철. 소병세, 홍성제 공저 "메모리 테스트" 대영사, p13~66, 2001.
- [3] 강경일, "OP-AMP 회로 기초" 대영사, p51~54, 1990.
- [4] 강경일, 권인현, "활용 OP-AMP 회로" 대영사, p10~23, 1991.
- [5] Jung, Walter G, H.W.Sams, "IC op-amp cookbook", 1976.