축적된 Ge층이 $Si_{1-x}Ge_x$/Si의 산화막 성장에 미치는 영향

신 창 호* · 강 대 석* · 박 재 우** · 송 성 해**
* 금오공과대학교 대학원 전자공학과
** 금오공과대학교 전자공학과

The Effects of Piled up Ge-rich Layer on the Oxide Growth of $Si_{1-x}Ge_x$/Si Epitaxial Layer

Chang-Ho Shin* , Dae-Sok Kang* , Jae-Woo Park** , Sung-Hae Song**
* Graduate student, Dept. of Electronic Engineering
** Dept. of Electronic Eng, Kumoh National University of Technology

Abstract

We have studied the oxidation rate of $Si_{1-x}Ge_x$ epitaxial layer grown by MBE(Molecular Beam Epitaxy). Oxidation were performed at 700℃, 800℃, 900℃, and 1000℃. After the oxidation, the results of AES(Auger Electron Spectroscopy) showed that *Ge* was completely rejected out of the oxide and pile up at $SiO_2/Si_{1-x}Ge_x$ interface. It is shown that the presence of *Ge* at the $SiO_2/Si_{1-x}Ge_x$ interface changes the dry oxidation rate. The dry oxidation rate was equal to that of pure *Si* regardless of *Ge* mole fraction at 700℃ and 800℃, while it was decreased at both 900℃ and 1000℃ as the *Ge* mole fraction was increased. The dry oxidation rates were reduced for heavy *Ge* concentration, and large oxidation time. In the parabolic growth region of $Si_{1-x}Ge_x$ oxidation, The parabolic rate constant are decreased due to the presence of *Ge*-rich layer. After the longer oxidation at the 1000℃, AES showed that *Ge* peak distribution at the $SiO_2/Si_{1-x}Ge_x$ interface reduced by interdiffusion of silicon and germanium

I. 서 론

최근 $Si_{1-x}Ge_x$에 관한 연구가 폭넓게 진행되고 있다. 이것은 *Si*과 *Ge*의 에너지 밴드갭 차이에 의한 잠재적 능력뿐 아니라, 기존의 실리콘 제조 공정을 이용할 수 있다는 큰 장점을 가지고 있기 때문이다. $Si_{1-x}Ge_x$ 층을 이용한 이종 접합소자 제작에 있어서 열처리 공정중의 하나인 산화(oxidation)는 기존의 실리콘 산화와 다른 여러 가지 메커니즘을 가질 것으로 기대되며, 이에 대한 많은 연구 결과들이 발표되었다. 이들 연구 결과를 살펴보면, 습식 산화의 경우 $Si_{1-x}Ge_x$ 층의 게르마늄 몰분율(Ge mole fraction)이 증가할 수록 빠른 산화율을 나타내었고, 이 산화율은 순수 실리콘과 비교하여 2~3배 빠른 것으로 보고되었다. 또한 산화 과정에서 게르마늄은 SiO_2로부터 제거되어 $SiO_2/Si_{1-x}Ge_x$의 계면에 편석(segregation)된다는 연구결과[1,2]가 보고되었으며, 온도와 게르마늄 몰분율에 따라 순수한 SiO_2가 형성되지 않고, 게르마늄이 산화막 속에 편석 되거나 산화된다는 연구결과도 보고되었다.[3] 건식산화의 경우에는 습식산화와 달리, 산화율은 게르마늄 몰분율에 관계없이 순수한 실리콘의 산화율과 일치한다는 연구결과가 발표되었다.[4,5] 이들 연구에서 제안된 $Si_{1-x}Ge_x$ 층의 산화막 성장 메커니즘은 아직 정확하게 밝혀지지 않았으며, 습식산화와 건식산화의 경우 각각 다른 산화막 성장을 보이는데 대해 서로 다른 산화 메커니즘을 가지게 될 것으로 기대한다

본 논문에서는 4가지 산화 온도(700℃, 800℃, 900℃, 1000℃)에서 게르마늄 몰분율 x=0.05, 0.1, 0.15, 0.2를 갖는 $Si_{1-x}Ge_x$ 층의 건식 산화막 성장율을 Deal & Grove의 산화 모델[6]로서 해석하고, 실리콘 산화막 성장율과 비교하여 그 차이점을 분석하였다. 또한 산화 시간에 따른 $SiO_2/Si_{1-x}Ge_x$ 계면에서의 *Ge*의 분포를 조사하여 $Si_{1-x}Ge_x$ 층의 건식 산화에 대한 메커니즘을 분석하였다.

II. 실험 및 측정

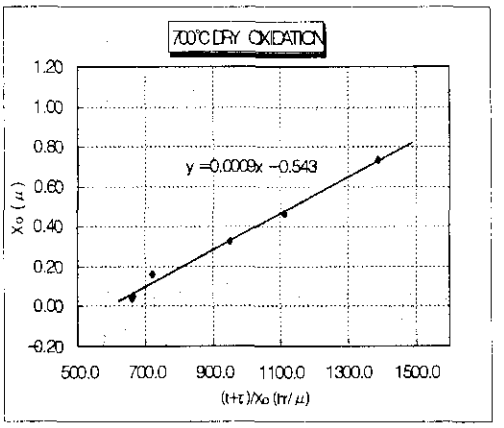
저항률 25~40[Ω·cm]을 갖는 p형 실리콘(111) 웨이퍼를 기판으로 사용하였으며, 2000Å의 실리콘 에피택셜 층을 성장시켜 표면 결함을 줄이기 위한 버퍼 층(buffer layer)으로 활용하였다. $Si_{1-x}Ge_x$ 에피택셜 층은 MBE(Molecular Beam Epitaxy)를 이용하여 성장시켰으며, 이때 게르마늄 몰분율은 각각 x=0.05, 0.1, 0.15, 0.2로 하여 실리콘 버퍼 층위에 부정합 전위(misfit dislocation)가 생성되지 않는 임계두께 1000Å으로 성장시켰다. 성장시의 기판온도는 600℃, 성장 속도는 1.0Å/sec로 하였다. 실험에 사용된 시편은 산화 전, 아세톤에 5분 동안 초음파 세척한 후, 10:1의 불산(HF) 용액에 30초간 에칭(etching)하여 자연 산화막을 제거하고, 증류수로 세척하여 N_2 건조시켰다. 산화온도는 700℃, 800℃, 900℃ 그리고 1000℃로 하였으며, 산화시간은 40분, 4시간, 6시간, 12시간, 18시간으로 하였다. 이때 동일한 조건에서의 실리콘 산화막 성장율과 비교하기 위하여, 각각의 실험마다 실리콘 시편을 같은 보트에서 동시 산화시켰다. 실험이 완료된 샘플에 대해 시료의 계면구조와 *Ge* 분포 변화를 관찰하기 위하여 AES(Auger Electron Spectroscopy) 분석을 실시하였다.

III. 실험 결과 및 고찰

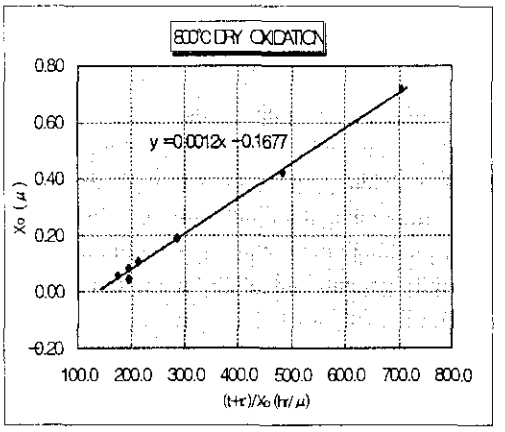
본 실험에서 700℃ 산화막 성장 곡선을 포물선 영역으로 근사 시킴으로써 x_o=250Å의 초기 산화막 두께를 얻을 수 있었다. 이 250Å의 초기 산화막을 기준으로 각각의 산화 온도에 대한 τ(초기 산화막 두께를 고려한 등가 시간)를 결정한 후, $(t+\tau)/x_o$에 대한 x_o의 관계를 그림 1에 나타내었다. 여기서 x_o는 초기 산화막 두께, t는 산화 시간을 나타낸다. 그림 1의 (a), (b), (c), (d)는 각각 산화 온도 700℃, 800℃, 900℃, 1000℃에 해당한다. 설정된 τ값은 1000℃일 때 0.37hr, 900℃일 때 1.45hr, 800℃일 때 9.45hr이며, 700℃에서는 15.5hr로 계산되었다. Deal & Grove의 산화막 성장 모델[6]로 부터 다음과 같은 식을 얻을 수 있다.

$$x_0 = B\frac{t+\tau}{x_o} - A \qquad (1)$$

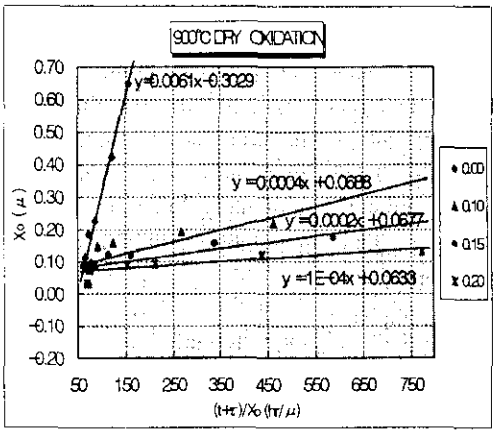
이 관계식에 의해 x축 $(t+\tau)/x_o$에 대한 y축 x_o의 1차 식을 그림 1에 나타내었다. 식 1로 부터 직선의 기울기는 B의 값을 나타내며, y축 절편은 A의 값을 의미한다. 따라서 4가지 산화 온도 700℃, 800℃, 900℃, 1000℃에 대한 포물 성장비(B)를 그림 1로 부터 구할 수 있다. 산화 온도 700℃, 800℃에 대한 포물 성장비(B)는 게르마늄 몰분율에 관계없이 각각 0.0009㎛²/hr, 0.0012㎛²/hr로 나타났다.



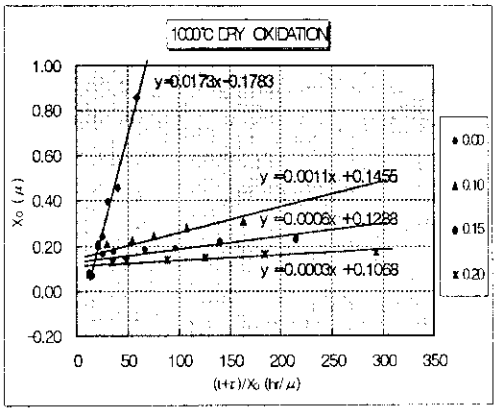
(a) 700℃ Oxidation



(b) 800℃ Oxidation



(c) 900℃ Oxidation



(d) 1000℃ Oxidation

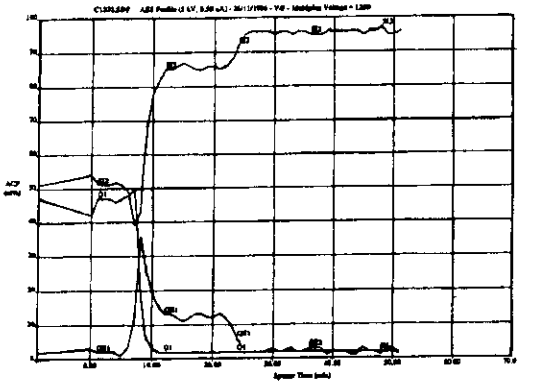
Fig 1. Evaluation of rate constants for oxidation of $Si_{1-x}Ge_x$ layer

이 값들은 Deal & Grove[6]에 의해 발표된 값에 근사한다. 이것은, 700℃와 800℃의 산화에 대해 $Si_{1-x}Ge_x$ 층과 실리콘의 산화막 성장이 매우 유사함을 나타내고 있다. 그림 1의 (c)와 (d)를 살펴보면 순수 실리콘과 게르마늄 몰분율, x=0.05에 대한 포물 성장비(B) 값이 900℃, 1000℃에 대해 각각 0.0061㎛²/hr, 0.0173㎛²/hr으로 계산되며, 이 값도 Deal & Grove의 모델과 매우 근접한 결과로 나타났다. 그러나, 게르마늄 몰분율 x=0.1, x=0.15, x=0.2에 대한 900℃와 1000℃의 산화에서는 Deal & Grove의 모델과 비교하여 다소 감소된 값을 보이고 있다. 그림 1(c)와 (d)에서 게르마늄 몰분율 x=0.1, x=0.15, x=0.2인 경우, y 절편(A)이 양(+)의 값을 가지고 있음을 알 수 있다. 이것은, Deal & Grove의 산화모델 $x_o^2 + Ax_o = B(t+\tau)$에서 A의 값이 음(-)의 값을 가지게 된다는 것을 의미한다. 따라서, 그림 1의 (c), (d)는 $Si_{1-x}Ge_x$ 층의 건식 산화 모델이 Deal & Grove의 산화 모델과 다르다는 것을 의미한다. 그러나, $Si_{1-x}Ge_x$ 층의 산화에서 포물 성장 영역만을 고려하여 적용하면, 즉, ($t \gg \tau$)일 때, 산화막 성장은 $x_o^2 = Bt$로 주어진다. 그러나, $Si_{1-x}Ge_x$ 층의 산화에 있어서 포물 성장 영역은 실질적으로 순수 실리콘 산화 시간보다 훨씬 빠르게 나타나므로 초기 산화막을 고려한 τ 값을 무시할 수 없게 된다. 따라서, $x_o^2 = B(t+\tau)$로 표현할 수 있으며 그림 1의 (c), (d)로부터 B값을 얻을 수 있다. 그림 1로부터 얻어진 게르마늄 몰분율에 따른 $Si_{1-x}Ge_x$ 층의 건식 산화에 대한 포물 성장비(B)는 표 1에 나타내었다. 700℃, 800℃일 경우 포물 성장비는 몰분율에 관계없이 동일한 값을 가지고 있으나, 900℃, 1000℃에서는 몰분율이 증가함에 따라 포물 성장비가 감소하고 있음을 알 수 있다.

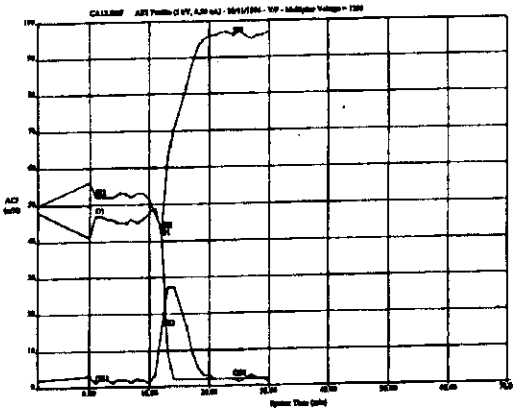
표 1. 게르마늄 몰분율에 따른 $Si_{1-x}Ge_x$ 층의 건식 산화에 대한 포물 성장비(B)[㎛²/hr]

온도 / x	700[℃]	800[℃]	900[℃]	1000[℃]
0.00	0.0009	0.0012	0.0061	0.0173
0.05	0.0009	0.0012	0.0061	0.0173
0.10	0.0009	0.0012	0.0004	0.0011
0.15	0.0009	0.0012	0.0002	0.0006
0.20	0.0009	0.0012	0.0001	0.0003

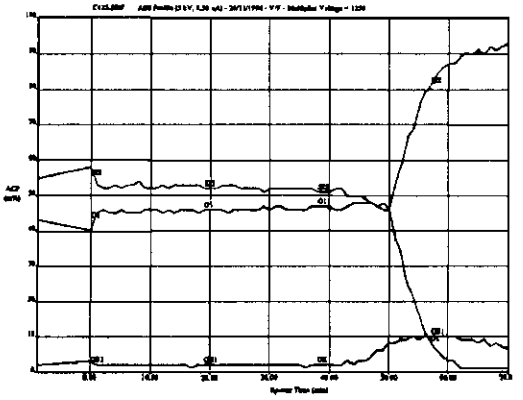
그림 2는 x=0.1을 갖는 시료에 대해 (a)는 700℃, 4시간, (b)는 1000℃, 40분, (c)는 1000℃, 18시간 산화 후, 산화막과 $Si_{1-x}Ge_x$ 층에 대한 AES(Auger Electron Spectroscopy) 분석 결과를 나타낸 것이다. 그림 2로부터 산화막과 기판 사이에 *Ge-rich* 층이 형성되어 있는 것을 확인할 수 있다. 또한, 산화막에서의 게르마늄은 검출되지 않았으며, *GeO*나 GeO_2 형태의 게르마늄 산화막도 존재하지 않는다는 것을 알 수 있다. 결과적으로 산화 후의 $Si_{1-x}Ge_x/Si$ 시료는 SiO_2/*Ge-rich*/$Si_{1-x}Ge_x/Si$의 구조를 가지게 된다.



(a) After 4hr oxidation at 700℃



(b) After 40min oxidation at 1000℃



(c) After 18hr oxidation at 1000℃

Fig 2. AES Profile of oxidized $Si_{1-x}Ge_x$ sample with x=0.1

그림 2(a)에서는 *Ge*-rich 층과 x=0.1을 갖는 $Si_{1-x}Ge_x$ 에피택셜 층이 공존하고 있음을 볼 수 있으나, 그림 2(b)의 경우에서는 실질적인 $Si_{1-x}Ge_x$ 에피택셜 층이 관찰되지 않고 축적된 *Ge*-rich 층만이 존재하고 있음을 알 수 있다. 하지만 그림 2(c)의 경우에서는 *Ge*-rich 층의 Peak 농도가 감소하여 가우시안 분포를 나타내고 있다. 이것은 *Ge*-rich 층으로부터의 *Ge* 확산을 의미한다. 이 과정은 다음과 같이 설명할 수 있다.

$Si_{1-x}Ge_x$ 층의 초기 산화에서는 *Si*과 *Ge*의 결합파괴에 의한 실리콘 산화가 이루어지며, 이때 생성된 *Ge*는 산화에 참여하지 못하고 남게된다. 이때 *Ge*은 산화온도에의해 *Si* 기판으로 확산되어지나, 산화막 성장에 의한 *Si*과 산화막의 계면이동이 주어진 온도에서 *Si* 기판으로의 *Ge* 확산보다 빠르기 때문에 실질적으로 *Si*과 산화막의 계면에 존재하게 되어 *Ge*-rich 층을 형성한다. 이렇게 형성된 *Ge*-rich 층은 산화 계면에서의 *Si* 농도를 상대적으로 감소시키고, 또한 *Si* 기판에서의 *Si* 공급을 방해하게 된다. 결국 산화막 성장율을 감소시키는 요인으로 작용한다. 따라서 산화막 성장을 방해할 수 있을 만큼의 *Ge* 임계치가 계면에 형성되면 산화막 성장의 포화를 가져오게 되며, 이 임계치는 주어진 산화온도에 관계 될 것이다. 따라서 임계치 도달 시간은 *Ge* 몰분율이 클수록 또한 산화온도가 높을수록 빠르게 나타날 것이다. *Ge*-rich 층에 의해 산화막 성장율이 감소하게되면, 산화에 의한 산화계면의 이동도 느리게 되고 결국 *Ge*-rich 층에서의 *Ge*이 *Si* 기판 쪽으로 확산할 수 있는 충분한 시간을 가지게 된다. 따라서 *Ge*-rich 층의 peak치는 확산에 의해 감소하게 된다.

Ⅳ. 결 론

축적된 *Ge-rich* 층은 산화막 성장에 있어 기존의 실리콘 산화와는 다른 영향을 미치게 된다. 그림 2의 AES Profile로부터, $Si_{1-x}Ge_x$ 층의 산화시 *GeO*나 GeO_2의 형태는 발생되지 않는다는 것이 확인되었기 때문에, 결국, 산화막을 통과하는 산화제(O_2)의 확산은 두 물질에 의해 성장된 산화막에서 동일해야 한다. 하지만 본 실험의 결과에 의하면 순수 실리콘과 $Si_{1-x}Ge_x$ 층의 산화에 있어 포물 성장비의 차이가 발생하였다. 이것은 기존의 산화제(O_2) 확산 메커니즘과, 또 다른 메커니즘이 존재한다는 것을 의미한다. 계면에 축적된 게르마늄에 의해 SiO_2 성장에 참여하는 실리콘이 상대적으로 감소하므로, 실질적으로 산화막을 통과한 산화제(O_2)의 양보다 적게 되어 포물 성장의 메커니즘을 변화시키게 된다.

실리콘 내에서의 실리콘과 게르마늄의 확산은 산화막을 통과하는 산화제(O_2)의 확산보다 느리며, 게르마늄에서의 실리콘 확산도 매우 느린 것으로 보고되어 있다.[7] 본 실험의 결과에서 얻은 포물 성장에 대한 활성화 에너지는 x=0.1, x=0.15, x=0.2에 대해 1.3eV, 1.41eV, 1.41eV로서 순수 실리콘에 대한 활성화 에너지(1.15eV)보다 증가된 값을 나타내고 있다. 이것은, $Si_{1-x}Ge_x$ 층에 대한 포물 성장 영역에서의 산화가 산화막을 통과하는 산화제(O_2)에 의해 지배되는 것이 아니라, 축적된 게르마늄 층을 통과하는 실리콘의 확산에 의해 지배된다는 것을 의미한다.

참 고 문 헌

1. O.W. Holland, C.W. White *"Novel oxidation process in Ge⁺-implanted Si and its effect on oxidation kinetics"*, Appl. Phys. Lett. 51(7), pp.520 (1987).

2. J.Eugene and F. K.LeGoues *"Diffusion versus oxidation retes in Si-Ge alloys"*, Appl. Phys.Lett. 59(1), pp.78 (1991).

3. E. C. Fray and N. Yu *"Transition between Ge segregation and trapping during high pressure oxidation of Ge_x Si_{1-x}/Si"*, J. Appl. Phys. 74(7), pp.4750 (1993).

4. F. K. LeGoues, and R.Rosenberg *"Kinetics and mechanism of oxidation of SiGe: dry versus wet oxidation"*, Appl. Phys. Lett.54(7), pp.644 (1989).

5. H.K.Liou, and P.Mei *"Effects of Ge concentration on Si Ge oxidation behavior"*, Appl. Phys. Lett. 59(10), pp.1200 (1991).

6. B. E. Deal and A. S. Grove, *"General Relationship for Thermal Oxidation of Silicon,"* J. Appl. Phys. 36(12), pp. 3770-3778 (1965).

7. J. Raianen and A. Anttila, *"The diffusion of Silicon in germanium"*, Solid State Electronics 24 (4), pp.333 (1980).