

고에너지 이온주입에 의한 Triple-well과 Twin-well구조에서
래치업 예방을 위한 해석
(An Analysis of Latch-up immunity on Triple-well and Twin-well
architecture using a high energy ion implantation)

홍성표*, 전현성*, 김중연*, 노병규*, 조재영*, 오환술*
(Sung-Pyo Hong, Hycon-Sung Jeon, Jung-Yeoun Kim,
Byeong-Gyu Roh, Jae-Young Cho, , Hwan-Sool Oh)

*간국대학교 전자공학과

요약

본 논문은 triple-well과 twin-well에서의 고에너지 이온주입 에너지와 도즈량 변화에 따른 래치업 특성을 비교하였다. 공정시블레이터인 ATHENA로 소자를 제작하고 도핑프로파일 형태와 구조를 조사한 후, 래치업특성은 소자시블레이터인 ATLAS를 이용하였다. triple-well 공정의 마스크 스텝수를 줄이고, 이온주입 후 인차리시간을 단축하며 별도의 인차리 공정없이 도핑프로파일을 넓은 형태로 분포시켜 래치업 면역특성이 매우 좋은 결과를 얻었다.

1. 서론

CMOS 소자가 축소되고, 복잡한 기능을 요구함에 따라 새로운 공정 기술 및 신구조의 필요성이 대두되고 있다. 소자 특성을 독립적으로 제어하기 위한 도핑 프로파일 형성 기술과 상시인의 열적 스트레스에 대한 해결책으로 대두되고 있는 것이 고에너지 이온주입 기술이다.^[1]

특히 고에너지 이온주입 기술은 래치업 저감을 위한 retrograde well공정을 위해 많은 발전을 이루어 왔고, 원하는 도핑프로파일을 정확하게, 또 웨이퍼에 열적스트레스를 감소시킬 수 있는 공정이었기 때문에 여러 분야에서 응용되어 왔다.^{[2][3]}

triple-well구조(그림 1)는 n-well은 기존의 twin-well공정과 같은 방법으로 공정한 후 n-well 마스크를 스트립 시키지 않고, p-well 형성을 수 MeV의 고에너지로 이온주입하여 형성하며 이때 n-well 영역 아래에 매몰층(buried layer)이 형성된다. 매몰층은 soft error를 방지할 수 있고 중금속을 게터링(gettering)하여 epi 웨이퍼와 맞먹는 좋은 웨이퍼 품질을 얻을 수 있다.^[4]

2. 모의실험

Triple-well 구조는 그림 1과 같은 방법으로 공정을 수행하였다. N/P+ 간의 간격은 deep submicron급 공정에 응용될 수 있도록 2 μ m로 설정하였다.

Triple-well 공정에 의한 래치업특성을 살펴보기 위하여 이온주입 에너지를 1.8MeV에서 3.5MeV로 변화시켰고, 도즈량 변화에 따른 래치업특성을 살펴보기 위하여 5×10^{11} cm⁻²에서 10^{11} cm⁻²으로 변화시켰다.

박막의 두께가 3 μ m인 두꺼운 마스크를 사용하여 n-well을 정의하였고, p-well 형성시 별도의 마스크를 씌우지 않고 붕소(boron)를 고에너지로 이온주입하여 마스크를 뚫고 들어가서 p-well을 형성하도록 하였다. 이때 p-well과 함께 형성된 n-well 아래의 매몰층은 소자 특성에 영향을 거의 주지 않는다는 것을 모의실험으로 확인하였다.

또 twin-well구조는 n-well 마스크와 p-well 마스크를 모두 사용하여 도핑프로파일 및 Rp 값의 차이에 따른 래치업특성을 비교 분석하였다.

그림 2는 triple-well CMOS의 기생성분을 나타낸 등가회로이다.

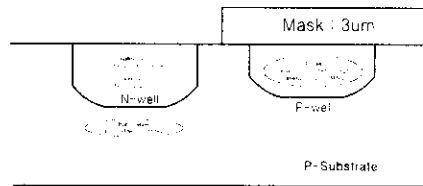


그림 1 Triple Well의 개념도

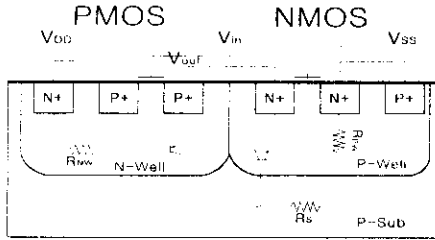


그림 3. 증가회로

Rs와 직렬로 연결되어 있는 Rpw의 저항성분을 Rs'이라 하면 Rsw와 Rs'값이 작아질수록 래치업 민감성이 향상된다.

Rs'변화에 따른 래치업특성을 최소화하기 위하여 p-well의 이온주입 에너지와 도즈량 변화에 따른 래치업특성을 모의 실험하였다.

모의실험은 Rs'에 영향을 줄 수 있는 긍정 방법에 차이를 두어 도핑프로파일의 변화를 조사한 후, 도핑프로파일이 래치업특성에 미치는 영향을 살펴보았다.

이온주입 에너지와 마스크의 두께에 따른 주행거리 (Rp)와 도핑 농도프로파일을 비교하여 각각의 상황에 대해 Rp값과 도핑프로파일의 최대값을 유지하게 일치시킨 후 래치업특성을 비교 분석하였다.

3. 결과

그림 3은 기존 twin-well CMOS공정인, 즉 n-well과 p-well 마스크를 각각 사용한 경우이며 p-well은 1MeV의 고에너지로 주입한 경우 도즈량 변화에 따른 래치업특성곡선이다. 이온주입 에너지가 높아지게 되면 well의 도즈량이 증가하여도 래치업특성에는 거의 영향을 미치지 않음을 알 수 있다. 즉 고에너지로 이온주입한 후 마스크가 없는 n-well 영역에 형성되는 배물층인 deep p-well은 CMOS소자에서 래치업특성에는 거의 영향을 주지 않는다는 것을 보여준다.

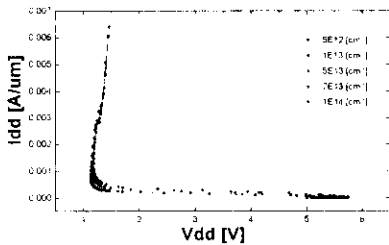


그림 3. 1.0 MeV로 p-well을 형성하였을 때 도즈량에 따른 래치업 특성 비교

그림 4는 twin-well구조이며 $5 \times 10^{11} [cm^{-2}]$ 의 붕소(boron)를 이온주입 하였을 때 에너지가 낮을수록 우수한 래치업 특성을 나타낸다. 그림 5는 twin-well구조에서 에너지를 200KeV로 한 경우이며 도즈량이 증가함에 따라 우수한 래치업 특성을 보임을 알 수 있다.

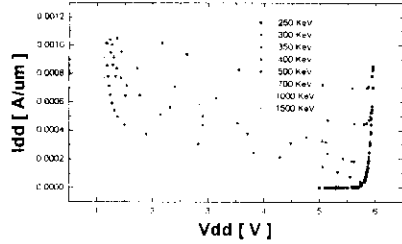


그림 4. 이온주입 에너지 변화에 따른 래치업 특성

즉 twin-well 구조는 이온주입 에너지가 높아지면 래치업특성이 도즈량에 거의 영향을 받지 않음을 알 수 있고, 따라서 진류에도 거의 영향이 없는 것으로 나타났다.

triple-well 구조는 n-well 마스크를 사용하지 않고, p-well은 3um두께의 마스크를 형성하여 고에너지 이온주입 공정으로 형성하였다.

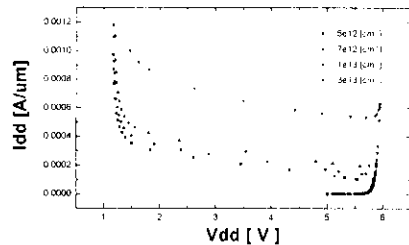


그림 5. 200KeV로 이온주입 하였을 때 도즈량 변화에 따른 래치업 특성

n-well은 현재 256MB DRAM급에서 사용되는 도핑 농도와 이온주입 에너지로 설정한 후 p-well의 이온주입 에너지와 도즈량에 따른 래치업 특성을 살펴보았다.

그림 6은 triple-well 구조에서 이온주입 에너지를 2.5MeV로 고정시켰을 때 도즈량 변화에 따른 래치업특성 변화를 나타낸다. 도즈량이 증가할수록 트리거전류의 유지전류가 증가하는 것을 볼 수 있다. 도즈량이 $1 \times 10^{14} [cm^{-2}]$ 일 때 트리거전류가 약 2.5[mA/um]까지 증가하는 것을 볼 수 있으며 유지전류도 상당히 높아짐을 모의실험 결과로

부터 알 수 있었다. 이것은 도즈량에 따른 도핑농도의 밀접한 관계가 있는 것으로 사료된다.

그림 6과 그림 7은 triple-well 구조에서 p-well의 이온주입 에너지를 각각 2.5MeV와 2.7 MeV로 하였을 때 도즈량에 따른 래치업 특성을 보여준다. 두 그림 모두 도즈량이 증가할수록 래치업 변역성이 좋아지는 것을 볼 수 있다. 그리고 에너지가 높을수록 well 깊이가 깊어져서 전체적으로 래치업 특성이 저하되는 것을 알 수 있다.

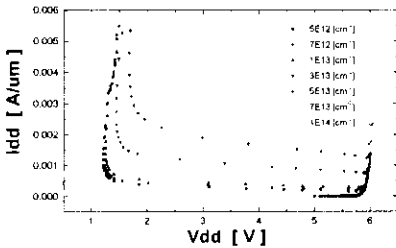


그림 6. p-well을 2.5MeV로 이온주입 했을 때 도즈량에 따른 래치업 특성

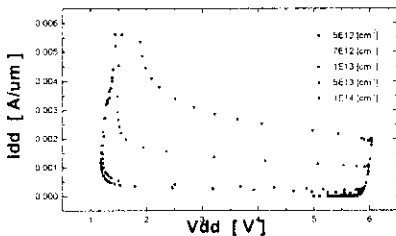


그림 7. p-well을 2.7MeV로 이온주입 했을 때 도즈량에 따른 래치업 특성

그림 8은 triple-well 구조에서 도즈량이 $1 \times 10^{13} [\text{cm}^{-2}]$ 일 때 이온주입 에너지를 변화시키면서 well 공정을 수행했을 때, well 깊이에 따른 래치업 특성을 나타내었다. 그림 8에서 이온주입 에너지가 2.5MeV 이고 도즈량이 $1 \times 10^{13} [\text{cm}^{-2}]$ 일 때 트러거전류가 2.5[mA/ μm]로 가장 우수한 래치업 변역 특성을 나타내었다.

triple-well로 공정한 경우 도즈량이 $5 \times 10^{13} [\text{cm}^{-2}]$ 일 때 이온 도핑농도 프로파일의 최대값은 $1.38 \times 10^{17} [\text{cm}^{-3}]$ 으로 나타났으며, 이것은 twin-well 구조에서 $3 \times 10^{13} [\text{cm}^{-2}]$ 의 도즈로 이온주입 하였을 때와 유사한 농도 최대값을 나타내는 것을 알 수 있다.

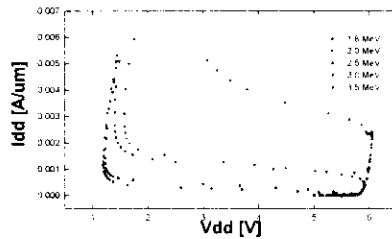


그림 8. $1 \times 10^{13} [\text{cm}^{-2}]$ 도즈로 이온주입하였을 때 이온주입 에너지에 따른 래치업 특성 변화

그림 9는 triple-well공정과 twin-well공정의 p-well 영역에서 각각 2.5 MeV로 $5 \times 10^{13} [\text{cm}^{-2}]$ 이온주입 했을 때와 200KeV로 $3 \times 10^{13} [\text{cm}^{-2}]$ 으로 이온주입 하였을 때 도핑프로파일 차이를 보여주고 있으며, triple-well 공정은 사용하였을 때 표면 근처에서 농도분포가 높아지고 프로파일 형태도 넓어짐을 보여준다. 같은 도즈량으로 이온주입하면 두 well 공정간에 농도 분포의 최대값이 달라지게 되며 도핑프로파일 형태도 차이가 있음을 알 수 있다. 그림 10은 기존의 twin-well 공정과 본 논문에서 모의실험 한 triple well 공정의 래치업 특성을 비교한 그림이다.

twin-well공정은 200KeV에서 $3 \times 10^{13} [\text{cm}^{-2}]$ 의 도즈량을 설정하였으며, triple-well은 2.5MeV에서 $5 \times 10^{13} [\text{cm}^{-2}]$ 으로 설정하여 모의실험 하였다. 여기서 알 수 있듯이 2.5MeV에서 $5 \times 10^{13} [\text{cm}^{-2}]$ 으로 이온주입된 경우가 더 우수한 래치업 변역 특성이 나타나는 것을 알 수 있다. 이것은 3 μm 두께의 마스크를 사용한 경우 이온주입시 주입거리가 깊어짐에 따라 주입거리 이전에 멈추는 불순물의 수가 증가하여 프로파일의 형태가 표면 쪽으로 넓어진 것으로 사료된다.

이러한 효과 때문에 전체적인 well석방이 감소하여 래치업이 향상되는 것으로 판단되며, 이것은 기존의 twin well 공정에 수행하는 shallow well 형성 효과와 유사한 결과를 나타낸다고 사료된다.

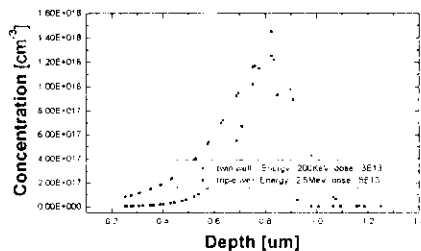


그림 9. Twin well과 Triple well의 도핑프로파일

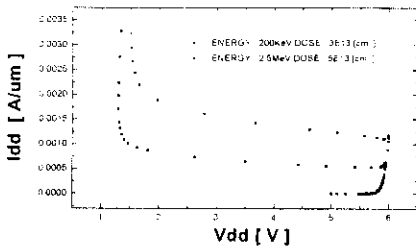


그림 10. Twin well과 triple well의 래치업 특성
 well형성 후 후속공정시 고온에서 장시간의 열처리 공정이 필요없기 때문에 도핑프로파일의 형태는 공정이 완전히 끝난 후에도 유지 될 것으로 사료된다. 즉 마스크 공정은 이온주입 후 프로파일의 형태를 넓히기 위한 최종 열처리 과정을 생략해도 되리라고 사료된다. 또 고에너지 이온주입은 이온주입시 발생하는 각자결함이 작고 self heating 효과에 의해 본 논문에서 제시한 $1 \cdot 10^{14}[\text{cm}^{-2}]$ 까지는 충분히 활성화 될 것으로 기대된다. 다시 말해서 마스크에 의해 감소되는 도즈량을 고려하면 $1 \cdot 10^{14}[\text{cm}^{-2}]$ 는 낮은 도즈량이기 때문에 마스크를 뚫고 들어간 도펀트들을 충분히 활성화 시킬 수 있으므로 이온주입 후 도펀트 활성화를 위한 별도의 열처리 과정이 없어도 된다.

4. 결론

triple-well공정이 마스크 스텝을 줄이는 효과와 함께 이온주입 후 열처리 시간을 단축시킬 수 있으며 또 별도의 열처리 공정 없이 triple-well공정 특성상 도펀트들을 넓게 분포시켜 래치업 면적특성이 매우 우수한 결과를 얻었다. 그리고 매물층은 soft error를 방지하는 게터링층으로 기대된다.

twin-well구조는 well형성을 위해 이온주입을 하면 불순물이 대부분 Rp값 근처에 존재하는데 비해 triple-well구조는 마스크에 의한 충돌횟수의 증가로 표면근처에 분포하는 도펀트의 증가와 프로파일 형태가 넓어짐에 따라 전체적인 well저항 감소를 초래하여 래치업 면적특성이 아주 양호하게 나타났다.

본 논문에서 래치업 면적 특성은 도즈량이 증가함에 따라 증가하는 경향을 나타냈으며, 주행거리가 0.8um 인 이온주입 에너지가 2.5MeV일때 가장 우수한 latch-up 특성을 나타내었다.

5. 참고문헌

- [1] RUTGER C. WIJBURG, "Strongly Asymmetric Doping Profiles at Mask Edges in High-Energy Ion Implantation", IEEE Trans. On Electron DEVICES, VOL. 37, No. 1 JANUARY 1990
- [2] Wesley Morris, "Buried Layer/Connecting Layer High Energy Implantation for Improved CMOS Latch-up", IEEE, pp.796-799, June.1996
- [3] C. Auricchio et al, "A triple-well Architecture for Low-voltage Operation in Submicron CMOS Devices", Proceedings of the 26th European Solid state Device Research Conference, 1996
- [4] Robert B. Simonton, "Process Control Issues for Ion Implantation Using Large Tilt Angles and Wafer Repositioning", SOLID STATE TECHNOLOGY, November 1992
- [5] John O. Borland, "Epi replacement in manufacturing using MeV implantation", Solid State technology, June 1996
- [6] J. L. Benton, p. A. Stolk, "Iron gettering mechanisms in Silicon", J. Appl. Phys., pp.3275-3284, September 1996