

2 차원 혼합모드 소자-회로 시뮬레이터에 의한 PN 다이오드 회로의 과도상태 해석

이원호 이은구 김태한 김철성
 인하대학교 전자공학과
 인천광역시 남구 용현동 253번지

Analysis of the PN diode circuit under the transient condition with 2-dimensional Mixed Mode Device-Circuit Simulator

Won-ho Lee Eun-gu Lee Tae-han Kim Cheol-sung Kim
 Dept. of Electronics Eng., Inha Univ.
 #253 YoungHyun-Dong Nam-Ku, Incheon, Korea
 E-mail <Won Ho Lee> g1981141@inhavision.inha.ac.kr

요약

2차원 혼합 모드 소자-회로 시뮬레이터를 이용한 과도상태 해석의 알고리즘을 제시한다.

1변수 muller 및 regular falsi법을 회로의 절점 전압과 분기(branch) 전류를 계산하는데 적용하였다.

제안된 알고리즘의 정확도와 유효성을 검증하기 위해 PN 다이오드의 양극(anode)에 저항이 직렬로 연결된 회로의 모의실험을 수행한 결과, MEDICI의 모의실험 결과에 비해 과도상태에서 전류 및 전압 특성은 각각 0.06%, 0.2% 오차 범위 한도 내에서 일치함을 보였다.

I 서론

혼합모드 소자-회로 모의실험에 사용되는 MEDICI는 소자의 해석 알고리즘은 우수한 반면에 회로 해석에 사용되는 MOSFET 모델은 SPICE level I, II 및 III만을 구현하였기 때문에 deep submicron 공정의 변화에 따른 회로의 전기적인 특성을 정확하게 예측할 수 없다.

혼합모드 소자-회로의 모의실험에서 수치해석이 필요한 소자(numerical device)와 회로를 구성하는 저항, 정전용량 혹은 SPICE level III MOSFET 모델간의 전기적인 결합관계는 키르히호프의 전압법칙(KVL)과 키르히호프의 전류법칙(KCL)으로 표현된다.

본 연구에서는 회로의 절점 전압과 분기(branch) 전류를 계산하는 방법으로 muller^[1] 및 regular falsi법^[2]을 적용하여 과도상태에서 혼합모드 소자-회로의 모의실험을 수행하는 알고리즘을 제시한다. PN 다이오드의 양극에 직렬로 연결된 회로의 모의 실험을 수행한 결과를 MEDICI의 모의실험 결과와 비교한다.

II PN 접합 다이오드 회로 해석

그림 1은 혼합모드 소자-회로 시뮬레이터를 이용한 해석 방법을 설명하는 회로이다. 입력 전압원 E_s , 선형 컨덕턴스 G 및 수치해석이 필요한 다이오드로 구성되어 이를 풀기 위한 식은 [2.1a]와 [2.1b]로 주어진다.

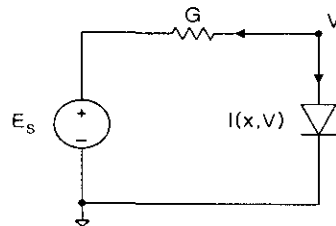


그림 1. 혼합모드 소자-회로 해석을 위한 예제 회로.

$$F(x, V) = 0 \tag{2.1a}$$

$$I(x, V) + G(V - E_s) = 0 \tag{2.1b}$$

여기서 $x=(u,v,w)^T$ 는 반도체 방정식의 전위 u , 전자의 Slotboom 변수 v 및 정공의 Slotboom 변수 w 를 의미한다. F 는 포아송 방정식, 전자 및 정공의 연속 방정식을 의미한다^[1]. 식 [2.1a]는 소자의 전극에 인가된 전위 V 와 소자 내부 절점의 전위, 전자 및 정공 농도 사이의 관계이며 식 [2.1b]는 다이오드의 양극과 선형 컨덕턴스간에 적용되는 키르히호프의 전류법칙(KCL)을 나타낸다. 회로해석의 편이상 절점 V 에서 유출되는 전류의 방향과 소자 시뮬레이터에 유입되는 전류의 방향을 +로 정한다

소자 내부의 초기 해의 설정^[4]과 반도체 방정식 [2.1a]의 해석은 BANDIS^[5]에 의해 수행되며 회로 방정식 [2.1b]는 muller 및 regular falsi법을 이용하여 계산된다. 회로레벨의 해석결과로부터 회로의 절점 전압과 분기(branch) 전류가 구해진다.

과도 상태에서 PN 접합 다이오드를 포함하는 회로를 해석할 때, 출력전류의 변화에 대한 출력전압의 변화는 2개 이상의 변곡점을 가지므로 Newton-Raphson 방법을 이용한 해석으로는 불량한 수렴특성을 보이거나 수렴하지 못하는 문제점이 있다. 그러므로 혼합모드 소자-회로의 모의실험에서 수렴특성을 향상시키기 위해서는 2개 이상의 변곡점을 갖는 회로를 해석할 수 있는 방법이 필요하다.

단자전압에 대한 단자전류의 변화를 2차 다항식으로 근사 시키는 해석방법으로는 Muller법이 있고 1차 방정식으로 근사 시키는 방법으로는 regular falsi법이 이용된다.

그림 2는 혼합모드 소자-회로 모의실험을 위한 전체적인 흐름선도이다.

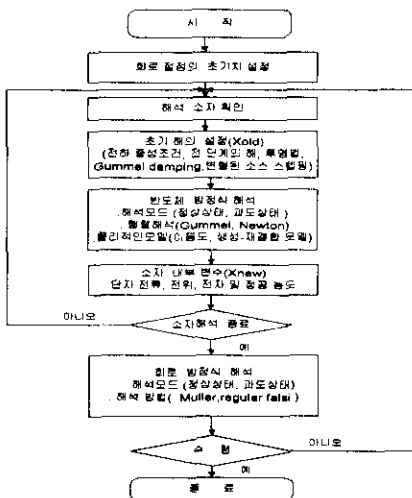


그림 2. 혼합모드 소자-회로의 모의실험을 위한 전체적인 흐름선도

III 과도상태에서 PN 접합 다이오드 회로의 해석

그림 2를 프로그램으로 구현시켜 수행하는 절차는 다음과 같다.

회로를 구성하는 절점의 초기 전위가 결정되면 포아송 방정식, 전자 및 정공 연속 방정식으로 이루어진 반도체 방정식 [2.1a]를 행렬형태로 이산화시킨^[3] 후에 전진해법^[5]을 사용하여 해가 수렴할 때까지 반복 연산한다.

해가 수렴한 후에는 소자 내부의 전위, 전자 및 정공의 의사 페르미 준위와 소자의 단자에 흐르는 전류를 계산한다. 위 과정은 회로해석에 사용된 모든 소자에 대해 수행된다. 결합형 혼합모드 소자-회로 시뮬레이터와는 달리 고정된 시간에서 각각의 소자에 대한 과도상태 해석을 수행하므로 회로 전체에 대한 국부 절단오차를 구할 수 없다. BANDIS에서는 이 점을 염두에 두고 각각의 소자에 대한 국부 절단오차를 별도로 계산하여 저장한다.

소자해석이 종료된 후에는 Muller 혹은 regular falsi법을 이용하여 회로 방정식 [2.1b]를 해석하여 절점 전위와 분기전류를 구한다.

고정된 시간에서 회로의 절점 전압과 분기전류가 각각 KVL과 KCL 조건을 만족하였으면 다음단계의 시간 간격에 대해 위 전 과정을 수행한다. 다음 단계의 시간간격과 후방 차분법의 차수는 가장 큰 국부 절단오차^[3]를 갖는 소자로부터 구한 시간에 따른 반송자의 변화율(RHS)을 기준으로 결정한다.

현재의 시간간격에서 해가 수렴하지 못하면 시간관련 파라미터를 조정된 후에 다시 수행한다.

그림 3은 과도상태에서 혼합모드 소자-회로 모의실험을 위한 전체적인 흐름선도이다.

일반적으로 과도상태에서 시작되는 혼합모드 소자-회로의 모의실험 동안에는 회로에 연결된 소자 내부의 접합 영역에서 발생하는 변위전류(displacement current)의 영향에 의해 순간적으로 과 전류가 발생한다. 회로 시뮬레이터인 SPICE에서는 이 시간 동안에 변위전류가 임의의 단자로 유출되는 데 걸리는 시간을 0으로 가정(quasi-static: QS)한 조건에서 모의실험을 수행하므로 수치 해석에 별 어려움이 없다. 그러나 매우 빠른 스위칭 동작을 요하는 실제 회로의 모의실험에서는 QS조건이 만족되지 않는다. Nonquasi-static(NQS) 상태에 있는 소자 내부의 전기적인 특성은 회로에 연결된 단자에서 바라볼 경우에 정전용량 성분으로 모델링되며 SPICE와 같은 회로 시뮬레이터에서는 회로해석의 정확도를 유지하기 위해 사다리꼴 규칙(trapezoidal rule)

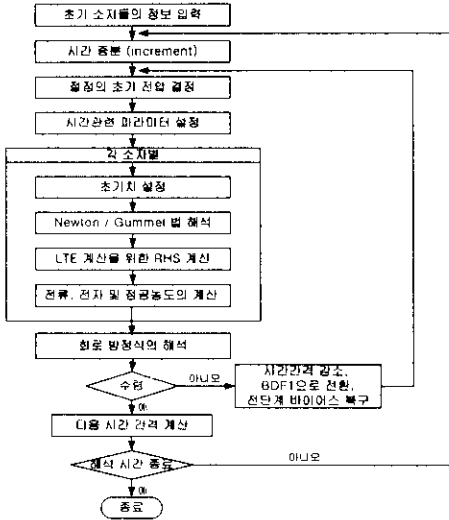


그림 3. 과도상태에서 혼합모드 소자-회로 모의실험을 위한 전체적인 흐름선도.

와 BANDIS의 모의실험 결과가 평균 0.06% 오차 범위 내에서 일치함을 볼 수 있다.

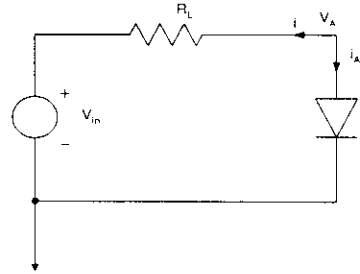


그림 4. PN 접합 다이오드로 구성된 모의실험 회로

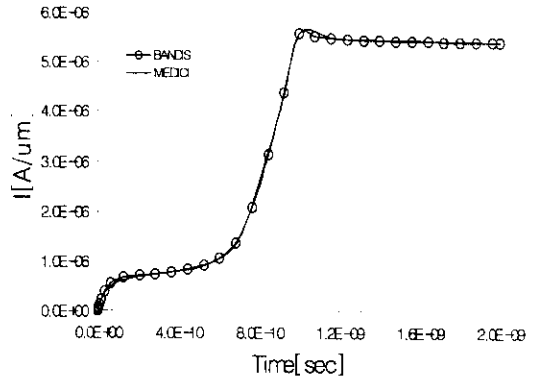


그림 5. 과도상태에서 PN 접합 다이오드의 시간에 따른 i 특성

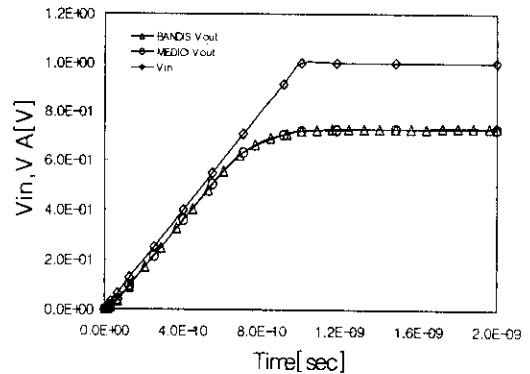


그림 6. 과도상태에서 PN 접합 다이오드의 시간에 따른 V_{in} 및 V_A 특성

을 이용한 과도상태의 해석을 수행한다. 그러나 이 방법을 소자해석에 도입할 경우에는 필연적으로 발진현상을 유발하게 되어 모의실험의 초기 시간 간격을 10^{-15} 초 이하로 설정하지 않으면 정확한 해를 구할 수 없게된다^[6]. 이와 같은 이유로 연속 방정식의 시간 항을 이산화 하는데 가변 차수 후방 차분법을 사용하였다^[7]. 과도 상태에서는 회로를 연결하는 소자 내부의 전기적인 특성의 변화가 급격하게 발생하므로 과도상태의 해석을 진행하는 동안에는 수렴 특성을 개선하기 위해 Newton 법을 이용하게 된다.

IV 모의 실험 결과 및 고찰

PN 접합 다이오드 회로해석 결과의 정확성을 검증하기 위하여 BANDIS 프로그램을 300MHz DEC Alphastation에서 모의실험한 결과와, 상용 시뮬레이터인 MEDIC를 HP9000/715 EWS에서 모의실험한 결과를 비교 검토하였다. 모의실험에 이용된 PN 다이오드를 구성하는 절점의 수는 3167개, 요소의 수는 6079개이고, 전진 폭은 63개이다.

그림 4는 과도상태에서 동작하는 PN 접합 다이오드 회로이다.

그림 5는 MEDIC와 BANDIS의 모의실험으로부터 구한 시간에 따른 i 특성이다. 두 시뮬레이터의 결과가 평균 0.2% 오차 범위내에서 일치함을 볼 수 있다.

그림 6은 시간에 따른 V_{in} 및 V_A 특성이며 MEDIC

가장 큰 국부 절단오차를 갖는 소자를 기준으로 다음 단계의 시간간격과 후방 차분법의 차수를 결정하는 방법으로 구한 다음 단계의 시간간격은 결합형 혼합모드 소자-회로 시뮬레이터로부터 얻어지는 시간간격에

비해 적어 전체적인 모의실험 시간은 증가하는 경향이 있으나 회로의 수렴특성은 안정하게 얻어졌다.

그림7은 전압의 수렴조건과 전류의 KCL을 만족시키기 위한 수렴과정 중 상대오차를 정규화시킨 결과이다. 모의실험에 사용된 회로의 KCL을 만족시키기 위한 수렴회수는 전압의 수렴조건을 만족하기 위한 수렴횟수에 비해 1-2회가 증가하였다.

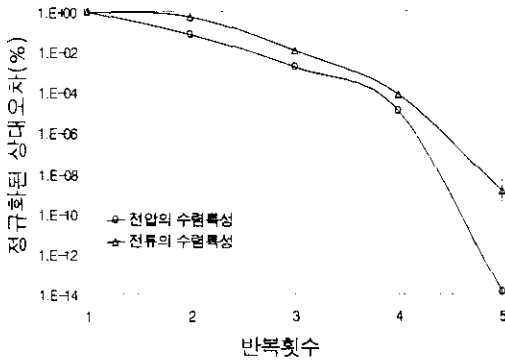


그림 7 Muller법을 적용한 경우의 전압과 전류의 수렴특성

V 결론

혼합모드 소자-회로 시뮬레이터(BANDIS)를 이용하여 회로의 전기적인 특성을 과도상태에서 해석하였다.

제안된 알고리즘의 정확도와 효율성을 검증하기 위하여 과도상태에서 PN 접합 다이오드 회로의 모의실험을 수행한 결과, 평균 4.2회의 수렴 횟수를 보였고 시간에 따른 i 및 V_A 특성은 각각 현재 상용 프로그램인 MEDICI의 결과와 0.06%, 0.2% 이내의 상대오차로 일치하였다.

참고문헌

- [1] Burden Faires, Numerical Analysis 5 Ed., PWS, pp.88-90, 1993
- [2] Burden Faires, Numerical Analysis 5 Ed., PWS, pp.64-65, 1993
- [3] 임웅진, 김태한, 김철성 "과도상태에서의 3차원 연속 방정식의 이산화 방법에 관한 연구", 대한전자공학회 추계논문집, pp.457-460, 1997
- [4] 위상우, 노영준, 김태한, 김철성 "변형된 Source-Stepping Algorithm에 관한 연구", 대한전자공학회 추계논문집, pp.461-464, 1997
- [5] 윤현민, 김태한, 김대영, 김철성 "3차원 정상상태의 드리프트-확산 방정식의 해석 프로그램 개발", 대한전자공학회 논문지 제34권 D편 제8호 pp.41-51, 1997
- [6] 임웅진, 이은구, 김철성 "Trapezoidal방법에 의한 3차원 연속 방정식의 이산화에 관한 연구" 대한전자공학회 추계논문집, pp.445-448, 1997
- [7] R. K. Brayton, F. G. Fustavson, G. D. Hachtel, "A New Efficient Algorithm for Solving Differential-Algebraic Systems Using Implicit Backward Differentiation Formulas", Proc. IEEE, vol.60, No.1, pp98-108, 1972