전력전자학술대회 논문집 2003. 7. 14 ~ 7. 17

정지좌표계를 이용한 3상 UPS용 PWM-VSI 제어

김민규, 김재식, 방상석, 최재호*
포스콘 기술연구소, 충북대 전기공학과*

PWM-VSI controller of Three-phase UPS Using Stationary Reference Frame

M.K. Kim, J.S. Kim, S.S. Bang, and J.H. Choi*
POSCON R&D center, Dept.of Electrical Eng. Chung-buk Uni.*

ABSTRACT

This paper describes the PWM-VSI controller of three-phase UPS system using stationary reference frame. This controller meets the specification the UPS inverter output voltage even under the unbalanced or nonlinear load. This controller is also constructed with duble control loop of the outer voltage control loop and the inner current control loop. For the fast response of the output voltage control, yhr inner current control loop of the capacotor current os used. To get the good property against overshoot, the IP controller us used. The outer voltage controller is designed with P controller and the high gain transfer function is used for the zero steady state error. All control gains of both controller is designed base on the CDM method.

1. 서 론

산업의 고도화와 통신장비, 의료장비, 공항 관제 시스템, 그리고 각종 산업장비들에 컴퓨터의 장착이 기본으로 되고 있어 전원 장애에 대하여 민감하게 반응하며, 오동작시에 피해액도 증가하고 있다. 따라서 이와 같은 각종 전원장애에 의해 발생되는 문제들을 해결하기 위해 양질의 전력을 공급할 수 있는 보상장치들에 대한 연구 및 개발이 활발하게 진행되고 있다. 수용가 입장에서 전원장애에 대한 문제를 가장 잘 해결할 수 있는 시스템이 무정전 전원장치(Uninterruptible Power Supply: UPS)로 평가되고 있기 때문에 전원 이상 현상에 대비한 UPS의 필요성이 더욱 증가하고 있다. [1~3]

3상 UPS시스템의 인버터 출력전압 제어는 일반적으로 3상을 2상으로 변환하여 전압제어 루프안에 전류제어루프가 삽입된 2중 제어기법을 주로 사용한다. 3상 2상 좌표변환시 동기회전 좌표계 변환은 3상 정현파 기준값이 2상의 시불변 직류량으로 변환되기 때문에 각 상에 PI 제어기만으로도 정상상태 오차가 발생하지 않기 때문에 일반적으로 많이 사용된다. 하지만, 플랜트 모델링시 출력 LC 필터에 의해 두 상간에 간섭항이 존재하게 되어 과도상태 제어에 어려움을 가져올 수 있다.[4]

3상 2상 좌표변화시 정지좌표계의 변환은 2상이 90도의 위상차를 갖는 두개의 정현파 형태로 나타나게 되고, 이들 두 정현파 간 간섭이 존재하지 않으므로 2개의 단상인버터로 등가 변환이 가능하다는 장점이 있다. 하지만, PI 제어시 크기와 위상 오차를 갖는 단점을 가지고 있다.[5]

본 논문에서는 정지좌표계에서 비선형 및 불평형 부하에서 3상 UPS인버터의 성능사양을 만족하는 제어기를 구현하고자 하였다. 시스템을 정지좌표계를 3상을 2상으로 변환한 후, 출력측 LC 필터의 전압과 전류에 대하여 2중 제어루프를 구성하였다. 내부 전류제어기는 overshoot를 제거할 수 있는 IP 제어기로 구성하였으며, 외부 전압제어기는 전체 시스템의 특성과 제어기 구조를 고려하여 P제어기를 설계하였고, 3상 2상 정지좌표 변환시의 단점이 크기와 위상의 오차를 없애기 위하여 고이득 전달함수를 사용하였다. 또한 이들 제어기의 이득을 선정하기 위하여 계수도법(Coefficient Diagram Method: CDM)을 이용하였고, 또한 시뮬레이션과 실험을 통하여 이를 증명하였다.

2. 시스템 모델링

2.1 3상 PWM-VSI 구성

그림 2.1은 UPS에서 사용되는 3상 PWM-VSI의 전력회로를 보여주고 있다. UPS의 인버터 시스템

은 부하가 수시로 변경되며, 부하의 종류도 선형, 비선형, 역률 부하와 같은 다양한 형태의 부하를 혼용하여 사용하게 되어, 부하를 포함한 전달함수를 표현하는 것은 어렵다. 그러나 LC 저역필터로 이루어지는 플랜트 자체는 선형성을 만족하므로 부하전류를 외란으로 취급하면, 인버터 출력전압과 부하전류를 입력으로 하는 MISO(Multi Input Multi Output) 시스템으로 표현이 가능하다. 이에 대해 전압, 전류 방정식을 세우면 식 (2.1), 식 (2.2)와 같다.

$$i_c = C_f \frac{d}{dt} v_c = i_a - i_o \tag{2.1}$$

$$v_L = L_f \frac{d}{dt} i_a = v_a - v_c - V_n \tag{2.2}$$

여기서, V_n은 출력단 커패시터의 중성점과 DC Link단의 가상의 중성점과의 전위차이다.

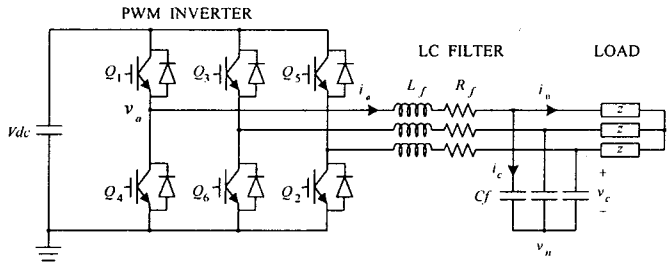


Fig. 2.1 Power block of three phase PWM-VSI with LC filter

2.2 정지좌표계 표현

식 (2.3)의 변환식을 이용하여 정지좌표계로 3상 2상 변환을 하면 시스템방정식은 식 (2.4)와 같이 표현될 수 있다.

$$\hat{\mathbf{i}}_a = \frac{1}{L_f s + R_f}(\hat{\mathbf{v}}_a - \hat{\mathbf{v}}_c)$$
$$\hat{\mathbf{v}}_c = \frac{1}{C_f s}(\hat{\mathbf{i}}_a - \hat{\mathbf{i}}_0) \tag{2.4}$$

여기서

$$\hat{\mathbf{i}} = [\, i_d \;\; i_q \;\; i_o \,]$$
$$\hat{\mathbf{v}} = [\, v_d \;\; v_q \;\; v_o \,]$$

식 (2.4)에서 서로 간섭항이 존재하지 않고, 서로 간섭항이 존재하지 않고 d-q로 정의 되는 서로 독립적인 2개의 블록으로 표현될 수 있다. d-q축에 해당하는 두개의 서로 다른 단상 시스템으로 표현된 블록도를 그림 2.3에 나타내었다. 전달함수는 식 (2.5)과 같이 표현된다.

$$V^s_{cd}(s) = \frac{1}{L_f C_f s^2 + R_f C_f s + 1} V^s_{ad}(s) - \frac{L_f s + R_f}{L_f C_f s^2 + R_f C_f s + 1} i^s_{od}(s) \tag{2.5}$$

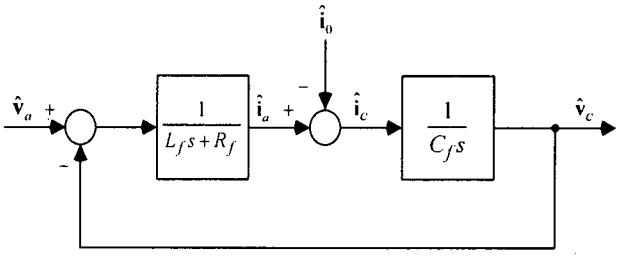


Fig 2.3 Block diagram of plant for three phase PWM-VSI

3. 시스템 설계

3.1 전류제어기

내부 전류제어기는 과도응답이나 부하변동에 대하여 overshoot가 발생하지 않게 하기 위하여 IP제어기를 사용하였다. IP제어기를 사용할 때, 전달함수는 식 (3.1)과 같이 되어, 분자항이 상수가 되어 영점이 존재하지 않는다. 따라서 overshoot가 발생하지 않는다.

$$G_{IP}(s) = \frac{k_i}{L_f s^2 + (R_f + k_p)s + k_i} \tag{3.1}$$

전류제어기의 블록도를 그림 3.1에 나타내었다.

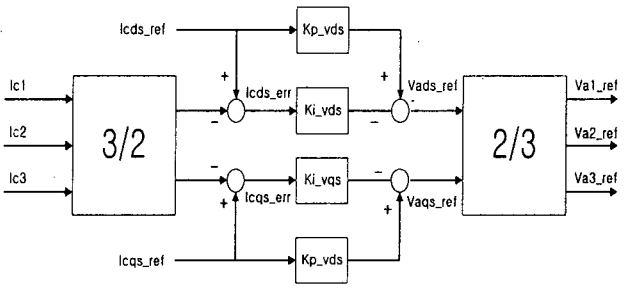


Fig. 3.1 Block diagram of current controller

3.2 전압제어기

전압제어기는 P제어기와 정상상태 오차를 제거하기 위하여 고이득 전달함수로 구성하였다. 고이득 전달함수는 식 (3.2)와 같이 구성하였다.

$$G(s) = k_s \cdot \frac{s}{s^2 + \omega_{60}^2} \tag{3.2}$$

이것은 cosine함수에 게인을 곱한 형태이다. 전류 제어기를 포함한 전압제어기의 전달함수는 식 (3.3)과 같이 된다.

$$\frac{V_{cd}(s)}{V_{cd}^*(s)} = \frac{k_i k_v s^2 + k_i k_s s + k_i k_v \omega_{60}^2}{A_1 s^5 + A_2 s^4 + A_3 s^3 + A_4 s^2 + A_5 s + A_6} \tag{3.3}$$

여기서

$$A_1 = LC$$
$$A_2 = (R + k_p)C$$
$$A_3 = (LC\ \omega_{60}^2 + 1 + k_i C)$$
$$A_4 = (RC\ \omega_{60}^2 + k_p C\ \omega_{60}^2 + k_v k_i)$$
$$A_5 = (\ \omega_{60}^2 + k_i C\ \omega_{60}^2 + k_s k_i)$$
$$A_6 = k_v k_i\ \omega_{60}^2$$

식 (3.3)을 주파수 전달함수로 표현하기 위하여 s 대신에 $j\omega$로 표현하면 $\omega = \omega_{60}$ 일 때 전달함수가 "1"이 되어 위상 지연 및 진폭의 감쇄가 없이 정상상태 오차를 "0"으로 하는 효과를 얻을 수 있다.

d 축에 대하여 인버터 블록도를 표현하면 그림 과 같이 되고, 'q'축에 대해서도 같은 제어기로 구성된다.

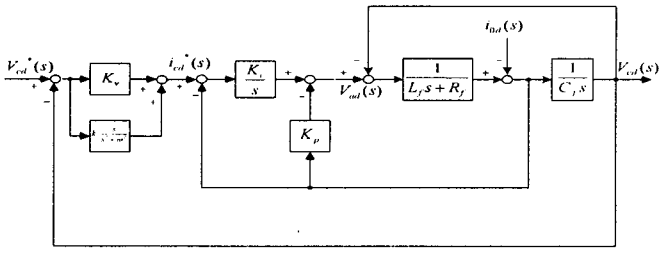


Fig 3.3 System block diagram with controller

3.3 제어게인 선정

사용된 고이득 전달함수는 과도상태에는 전체시스템에 관여하지 않고, 정상상태시에만 관여하므로 제어게인 설계시에는 제외하였다.

제어게인의 선정은 Manabe에 의해 제안된 CDM 기법을 이용하였으며, 표준형 계수를 이용하여 제어기의 게인을 선정하였다.

4. 시뮬레이션 및 실험

시뮬레이션은 PSIM을 이용하였다. 시뮬레이션 및 실험에 사용된 계수를 표 4.1에 표시하였다. UPS에서 DC전압은 배터리에 의해 부동충전전압과 방전종지전압 사이에서 인버터의 동작이 보장되어야 하므로, 부동충전 전압인 270[V]와 방전종지전압인 200[V]에 대하여 시뮬레이션 및 실험을 하였다.

Table 4.1 시뮬레이션을 위한 파라메터

정격출력	5 [KVA]	스위칭주파수	8 [Khz]
정격전압	110 [V]	제어기시정수	320 [us]
필터 상수	L_f=60[uH]	제어기 이득	k_v=1.8
	C_f=440[uF]		k_p=0.88
	R_f=0.05		k_i =3500

그림 4.1에 비선형부하인 다이오드 정류기 부하일 경우에 대한 시뮬레이션 파형이다. 초기에 과다한 전류가 흘러서 전압파형이 일그러진 것은 커패시터의 초기 충전 때문에 생기는 과도 상태이다. 정상상태에서는 제어가 잘 이루어지고 있음을 알수 있다.

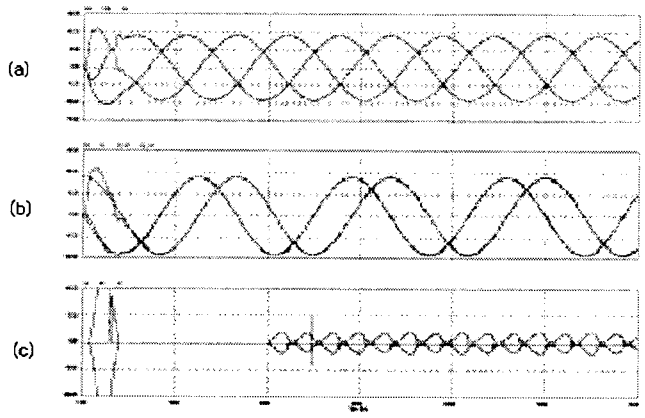
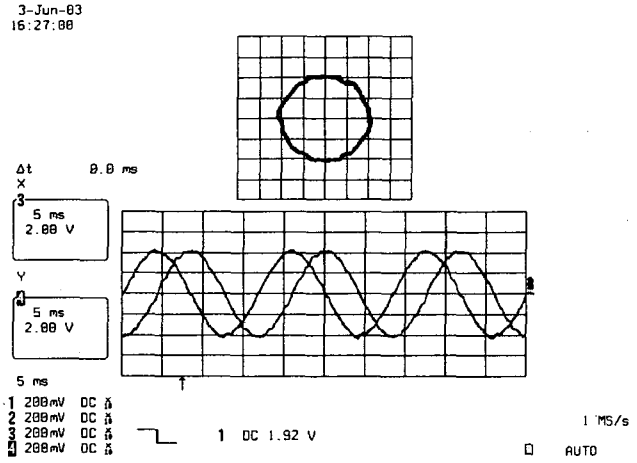


Fig. 4.1 simulation waveform under rectifier load
a) phase voltage
b) voltage reference and output votage (stationary frame)
c) load current

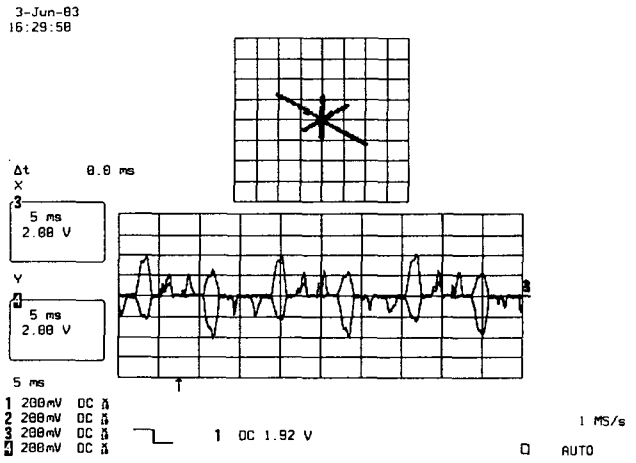
그림 4.2는 시뮬레이션과 같은 조건으로 실험한 결과 파형이다. 다이오드 정류기 부하시의 파형으로 d-q 변환된 파형을 얻기 위하여 D/A 출력을

이용하여 파형을 추출하였다. D/A 변환비율은 전압 파형에 대해서 1[V]/25[V], 전류 파형에 대해서 1[V]/10[A]로 축소하여 표시하였다.

결과파형에서 전압파형이 왜곡이 없는 정현파형일 경우 완전한 원으로 표현되어져야 한다. 시뮬레이션 파형보다 다소 왜곡되어 있다. 시뮬레이션에서 고려되지 않은 변압기의 여자 전류 또는 변압기 임피던스가 영향을 준 것으로 판단된다.



(a)



(b)

Fig. 4.2 Experimental results under rectifier load
(a) Output voltage (b) Output current

5. 결 론

본 논문에서는 정지좌표계에서 3상 UPS용 인버터의 제어에 관하여 연구하였다. 제안된 제어기는 내부 전류제어기와 외부 전압제어기 구조를 갖는 이중 제어루프를 구성하였다. 내부 전류제어기는 커패시터 전류에 대하여 IP제어기를 구성하였으며, 외부 전압제어기는 P제어기와 고이득 전달함수로 구현하였다. 시뮬레이션과 실험을 통하여 제어기의 성능을 입증하였다. 정지좌표계를 이용하여 d-q 축이 동일한 제어기로 구성되어, 차후 단상에서도 같은 제어기로 활용이 가능하리라 생각된다. 향후 실험파형에서 왜곡의 영향이라고 생각되는 변압기에 대해서 보완할 계획이다.

참 고 문 헌

[1] Math H. J. Bollen, "Understanding Power Quality Problems: Voltage Sags and Interruptions," IEEE PRESS, 2000.

[2] J. Arrillaga, N. R. Watson, "Power System Quality Assessment," JOHN WILEY & SONS,

[3] Roger C. Dugan, Mark F. McGranaghan, H. Wayne Beaty, "Electrical Power Systems Quality," McGraw-Hill, 1996

[4] 김병진, 최재호, "동특성 개선을 위한 UPS용 인버터의 전 디지털화 이중제어기," *대한전기학회 논문집*, vol. 46, pp. 705-711, 1997.

[5] 김병진, 최재호, "정상상태오차 없는 UPS 인버터용 디지털 PID 전압 제어기", *대한전기학회 하계학술대회 논문집*, 2000.

[6] 설승기, "전기기기제어론", *도서출판 브레인코리아*, 2002.