

캐스케이드 및 NPC 방식 멀티 레벨 인버터의 출력 특성 분석

김윤호, 문현욱, 김수홍, 곽형찬
중앙대학교 전자전기공학부

Analysis of Cascade and NPC Multilevel Inverter Output Characteristics

Y.H Kim, H.W. Moon, S.H. Kim, and H.C. Kwak
School of Electrical & Electronics Eng., Chung-Ang University

ABSTRACT

멀티 레벨 인버터는 고 전력 시스템에서 많이 사용되고 있다. 일반적으로 멀티 레벨 인버터는 캐스케이드와 NPC(Neutral Point clamped) 두 가지 회로 방식이 있다.

동일한 시스템 조건에서 두 인버터를 비교하여 어느 한 인버터의 특성이 좋은가를 분석하기 위해 동일 조건하에 인버터 구조에 따라서 회로방식이 THD에 어떠한 영향을 주는지에 대해서 시뮬레이션을 통하여 살펴보고, FMI(Fundamental Modulation Index, 기본파 변조 지수)에 따라 두 회로 방식에 대한 THD 변화를 레벨 수에 따라 분석하고자 한다. 인버터에 사용되는 PWM 방식으로 는 멀티 캐리어 PWM을 사용하였다.

- 1) 아주 작은 왜곡과 작은 dv/dt 를 포함하는 출력 전압을 만들 수 있다.
- 2) 입력 전류는 매우 작은 왜곡을 갖는다.
- 3) 낮은 스위칭 주파수에서 동작할 수 있다.

인버터의 종류마다 각각의 특징을 가지고 있다. 시스템을 설계할 때 동일한 조건을 가지고 인버터의 구조를 결정하고자 할 때 결정의 기준이 되는 지표가 있으면 설계시 편리할 것이다. 이에 대한 지표로 전력 품질을 나타내는 THD는 아주 좋은 지표가 될 수 있을 것이다. 본 논문은 동일한 조건하에 인버터 구조에 따라 인버터 회로 방식이 THD에 어떠한 영향을 주는지에 대해서 시뮬레이션을 통하여 살펴보고 FMI에 따라 두 회로 방식에 대한 THD 변화를 레벨 수에 따라 분석하고자 한다.

1. 서 론

몇 년 전부터 산업 현장에서 고 전력 장치의 수요가 증가하게 되었고 지금 현재 수 메가 와트의 수준에 도달하게 되었다. 수 메가 와트 범위에서 AC 장치를 제어하는 것은 흔히 중 전력 네트워크와 관계된다. 한 개의 전력 반도체 스위치 소자를 사용하여 직접 중 전력 망(2.3, 3.3, 4.16, 6.9kV)에 연결하는 것은 쉬운 일이 아니다. 이러한 이유에서 멀티 레벨 컨버터의 새로운 구조가 해결책으로 대두되기 시작했다.^[1]

멀티 레벨 인버터는 주로 전력 반도체 스위칭 소자들과 커패시터 전압 소스로 구성되며 DC 전압 소스를 적절한 스위칭을 거쳐 AC 전압이 계단과 형태의 출력을 갖게 된다.

멀티 레벨 인버터의 가장 매력적인 장점은 다음과 같다.

2. 멀티 레벨 인버터의 시스템 구성

멀티 레벨 인버터는 반도체 스위칭 장치의 단점을 극복하는데 기여하는 구조이다. 이러한 스위칭 장치의 단점 극복으로 멀티 레벨 인버터는 고 전력 시스템에 적용이 가능해졌다. 멀티 레벨 인버터의 독특한 구조는 변압기의 사용 없이 낮은 고 조파를 갖으며 고 전압으로 운전하는 것이 가능하다. 이것은 소비자 전력 응용과 복잡한 AC 변환 시스템에 적합한 전력 변환 구조를 만든다.^{[2],[3]}

일반적으로 멀티 레벨 인버터에는 캐스케이드와 NPC, 두 가지 종류가 있다. 이에 대한 구조와 장 단점은 다음 절에 나타내었다. 본 논문에서 표현된 레벨 수에 대한 정의는 캐스케이드와 NPC 종류 모두 출력 전압의 파형에서 나타난 레벨 수를 인버터의 레벨 수로 정의한다.

2.1 캐스케이드 인버터

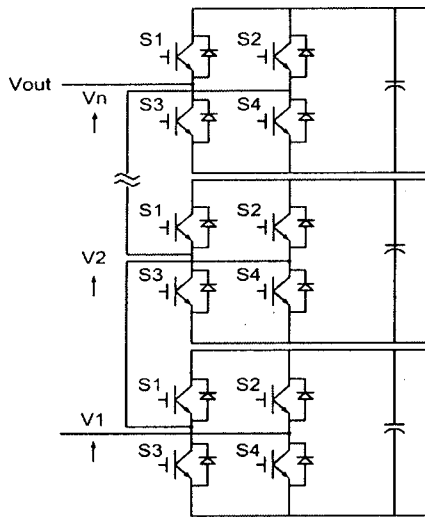


그림 1. n-레벨 캐스케이드 인버터 구조
Fig. 1. Topology of n-level cascade inverter

n-레벨 캐스케이드 인버터는 그림 1에 보이는 것처럼 H-B와 DC 소스들로 구성되어 있다. 캐스케이드 인버터의 경우에는 비교적 손쉬운 스위칭 제어와 적은 스위칭 소자, 그리고 간단한 모듈화를 장점으로 꼽을 수 있다. 레벨 수를 증가하고자 할 때 H-B 모듈만을 더 첨가시키면 간단히 레벨 수를 증가시킬 수 있다. 단점으로는 분리된 DC 소스를 만들기 위해서 입력 단에 부피가 큰 변압기가 필요하다.

2.2 NPC 인버터

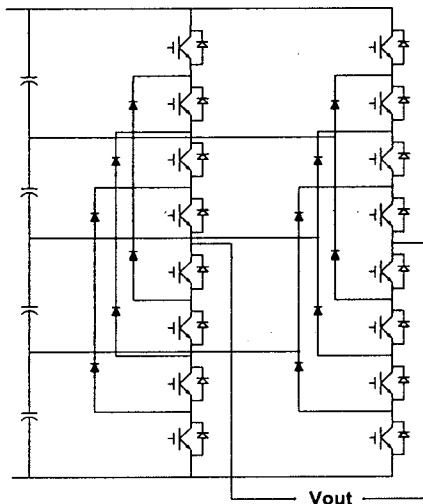


그림 2. 9-레벨 NPC 인버터 구조
Fig. 2. Topology of 9-level NPC inverter

9-레벨 NPC 인버터의 구조는 그림 2에 나타나 있다. DC 커패시터와 스위치, 그리고 다이오드로

구성되어 있다. NPC 인버터는 캐스케이드와 달리 분리된 DC 소스가 불필요하다는 장점이 있고, DC 커패시터의 전압 불평형을 갖는 단점 있다. 또 레벨 수가 증가함에 따라 다이오드의 개수도 증가함으로 회로 구성이 복잡해진다.

본 논문에서는 캐스케이드 인버터와 NPC 인버터의 DC 소스를 48V의 연료 전지를 이용하여 시뮬레이션을 하였다. 연료 전지를 사용함으로써 얻는 장점은 캐스케이드 인버터 회로 방식의 단점인 큰 부피의 변압기가 필요 없게 되고 NPC 인버터 회로방식의 단점 중에 하나인 DC 커패시터의 불평형 문제를 제거할 수 있다는 것이다.

3. 멀티 캐리어 PWM 기법

멀티 캐리어 PWM 방식은 여러 분야에 걸쳐서 사용되고 있다. 멀티 레벨 인버터에도 멀티 캐리어 PWM 방식을 사용하여 스위칭에 펄스를 인가한다. n-레벨 시스템에서 출력 전압이 n-레벨을 갖는 파형을 만들기 위해서는 $(n-1)/2$ 개의 캐리어 신호가 필요하다.^[4] 그러나 모든 n에 대해서 멀티 캐리어 PWM을 적용할 수 있는 것은 아니다. 캐리어 신호가 짝수 개를 만족하는 $n=4m+1$ (m은 정수)를 만족하는 레벨만이 멀티 캐리어 PWM을 적용할 수 있다. 캐리어 신호들의 조건은 그림 3과 같이 모두가 같은 주파수를 갖고, 피크 대 피크 전압이 같아야 한다. 그리고 각각의 캐리어 신호는 각각에 대해 모두 동상이어야 한다.^[5] 멀티 캐리어 신호와 기준 정현파와 비교하여 발생된 PWM이 멀티 레벨 인버터의 각각의 스위치에 펄스를 인가되게 된다.

멀티 캐리어 신호의 주파수는 고 전력 응용에서 손실에 커다란 영향을 준다. 인버터에 구성되어 있는 스위치의 잦은 스위칭은 에너지 손실로 나타나

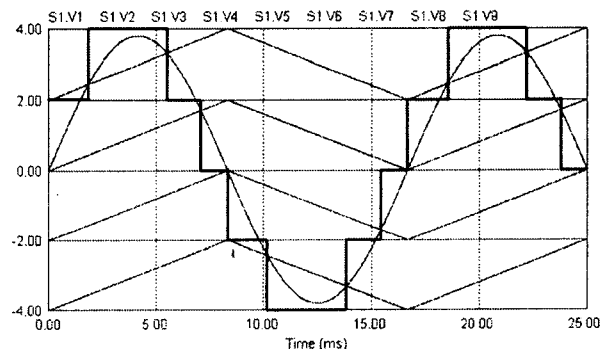


그림 3. 9-레벨 인버터의 한 레그 출력 전압과 비교된 멀티 캐리어 PWM(캐리어 주파수:60Hz)
Fig. 3. Multi-Carrier PWM compared to a leg output voltage of the 9-level inverter(carrier frequency:60Hz).

기 때문이다. 따라서 가급적이면 고 전력 응용의 경우에 캐리어의 스위칭 주파수를 낮게 선택하여 에너지 손실을 줄이도록 하여야 한다. 이 논문에서는 이러한 에너지 손실을 고려하여 스위칭 주파수를 60Hz로 설정하였다.

4. 캐스케이드와 NPC의 비교 분석

2장에서 살펴본 캐스케이드와 NPC의 인버터 구조를 기본으로 하여 모든 조건이 동일한 상태에서 각각의 인버터에 대해 FMI의 변화에 따른 THD 특성을 살펴보고 레벨에 따라서 인버터의 회로 방식이 출력 전압의 THD에 어떠한 영향을 주는지를 살펴보도록 한다.

시뮬레이션을 위해 두 인버터에 인가되는 스위칭 펄스는 3장에서 살펴본 멀티 캐리어 PWM을 사용하여 펄스를 인가하였다. 인버터의 전압원으로 사용되는 연료 전지는 레벨 수에 상관없이 캐스케이드와 NPC에 동일하게 사용되었다고 가정하고 시뮬레이션 하였다. 시뮬레이션을 위해 PSIM을 사용하여 출력 파형 분석과 THD 분석을 하였다.

4.1 FMI에 따른 THD 분석

인버터를 설계하고자 할 때 출력 전압의 THD가 인버터에서 허용 가능한 최대의 THD 보다 작도록 인버터 구조를 결정하고자 한다면 FMI에 대한 THD 결과는 좋은 지표가 된다. FMI에 대한 정의는 다음과 같다.

$$FMI = \frac{\text{출력 전압의 기본 파크기}}{\text{전체 입력 전압}} \quad (1)$$

4.1.1 9, 13, 17-레벨 캐스케이드 인버터

그림 4는 9-레벨 캐스케이드 인버터의 경우 FMI에 따른 THD 변화를 나타낸 그림이다. 그림 4에서 보듯이 FMI가 감소함에 따라 THD는 증가하는 경향이 있다는 것을 알 수 있다. 그림에서 THD를 FMI가 0.6에서 0.8까지, 0.8에서 1까지 두 구간으로 나눌 수 있는데 이는 FMI에 따라서 출력 전압에 나타나는 레벨 수가 다르기 때문이다. FMI가 0.6에서 0.8까지의 구간에서는 출력이 7-레벨로 나타나고 0.8부터 1까지는 9-레벨로 나타난다.

그림 5는 13-레벨 캐스케이드 인버터의 경우 FMI에 따른 THD 변화를 나타낸 그림이다. 9-레벨의 경우와 마찬가지로 FMI가 감소함에 따라 THD는 증가한다. FMI에 따라 나타나는 출력 레벨수가 차이 나기 때문에 THD를 3 구간으로 나눌

수 있다.

그림 6은 17-레벨 캐스케이드 인버터의 경우 FMI에 따른 THD 변화를 나타낸 그림이다. 이 경우도 역시 FMI가 감소함에 따라 THD는 증가한다. FMI에 따라 나타나는 출력 레벨 수가 차이 나기 때문에 THD 구간을 레벨 수로 구분 지을 수 있다.

그림 4에서 6을 통해 인버터의 레벨이 증가할수록 전체적으로 THD는 줄어드는 것을 확인할 수 있다.

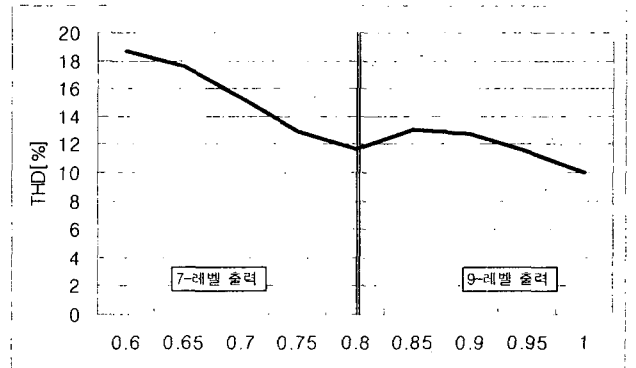


그림 4. FMI 변화에 의한 9-레벨 캐스케이드 인버터의 THD
Fig. 4. THD of 9-level cascade inverter with FMI variation

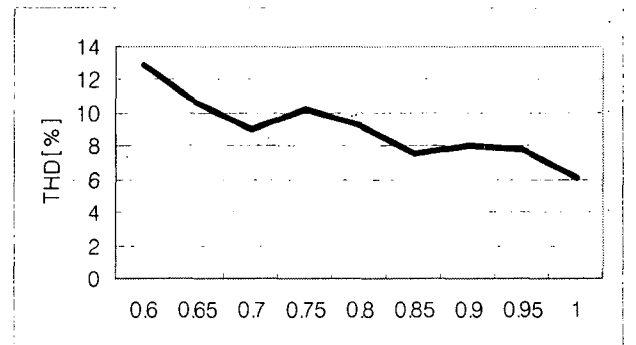


그림 5. FMI 변화에 의한 13-레벨 캐스케이드 인버터의 THD
Fig. 5. THD of 13-level cascade inverter with FMI variation

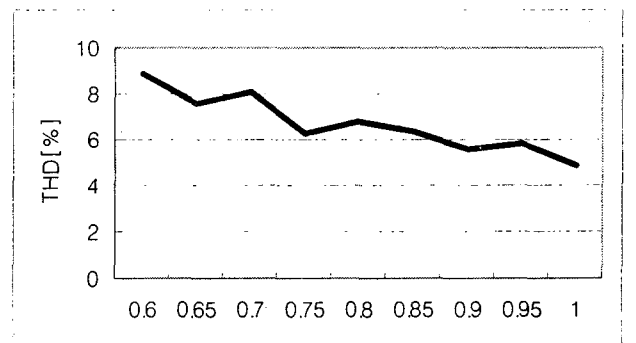


그림 6. FMI 변화에 의한 17-레벨 캐스케이드 인버터의 THD
Fig. 6. THD of 17-level cascade inverter with FMI variation

4.1.2 9, 13, 17-레벨 NPC 인버터

그림 7에서 9까지는 NPC 인버터의 경우 레벨 수에 따라서 FMI가 변할 때 출력 전압의 THD를 나타낸 그림이다. 캐스케이드의 경우와 마찬가지로 FMI가 감소함에 따라 THD는 증가하는 것을 알 수 있다. 그리고 NPC의 경우에도 역시 캐스케이드의 경우처럼 레벨 수가 증가 할수록 THD가 줄어드는 것을 알 수 있다.

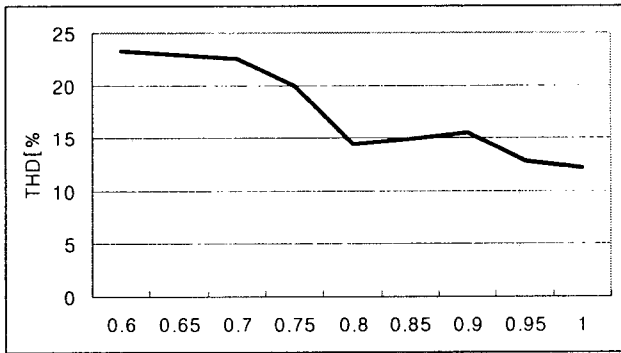


그림 7. FMI 변화에 의한 9-레벨 NPC 인버터의 THD
Fig. 7. THD of 9-level NPC inverter with FMI variation

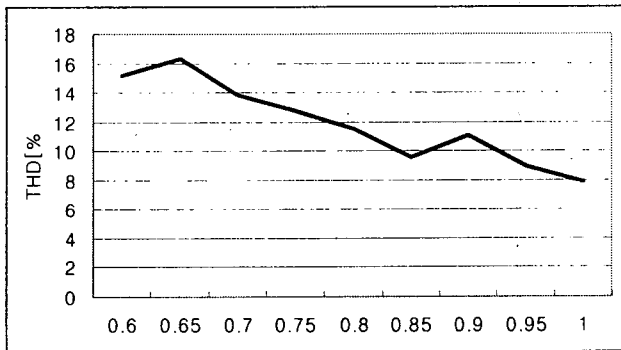


그림 8. FMI 변화에 의한 13-레벨 NPC 인버터의 THD
Fig. 8. THD of 13-level NPC inverter with FMI variation

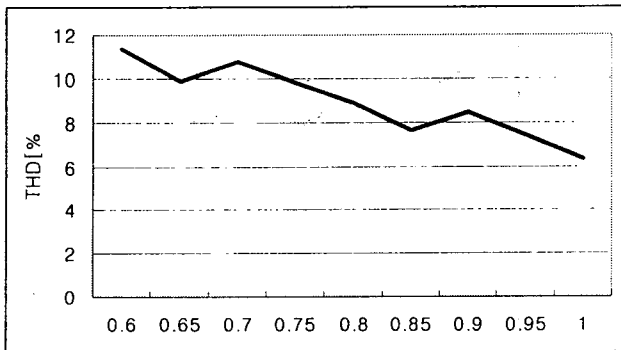


그림 9. FMI 변화에 의한 17-레벨 NPC 인버터의 THD
Fig. 9. THD of 17-level NPC inverter with FMI variation

표 1은 그림 4에서 9까지의 그림을 바탕으로 캐스케이드와 NPC에서 각 레벨에 대해 FMI가 0.6에서 1사이로 변할 때, THD 값이 가장 큰 것과 작은 것의 차를 표로 나타낸 것이다. 표 1에서 볼 수 있듯이 모든 레벨에 대해서 NPC 보다 캐스케이드 타입으로 구성되어있을 때 THD 변화가 작다는 것을 알 수 있다. 이는 FMI가 변하더라도 캐스케이드는 NPC 타입보다 변화가 적은 THD를 보장할 수 있다는 것을 의미한다.

표 1. 레벨 수에 따른 두 인버터의 THD 차이
Table 1. THD difference between two inverters with number of levels

	cascade[%]	NPC[%]
9-level	8.6616	11.1506
13-level	6.807	7.2147
17-level	4.0351	5.047

4.2 인버터 회로 방식에 따른 THD 분석

다음은 인버터 회로 방식에 따른 THD를 분석하고자 한다. 각각의 레벨에 따라 캐스케이드와 NPC 구조의 인버터를 FMI에 따라 THD를 비교 분석하였다. 그림 10은 FMI가 0.95일 때 각각의 인버터에 대한 THD를 비교한 그림이다. 그림에서 알 수 있듯이 동일한 조건하에서 각각의 인버터의 THD는 레벨 전체에 걸쳐 캐스케이드가 NPC 구조보다 그 크기가 작게 나타나는 것을 알 수 있다.

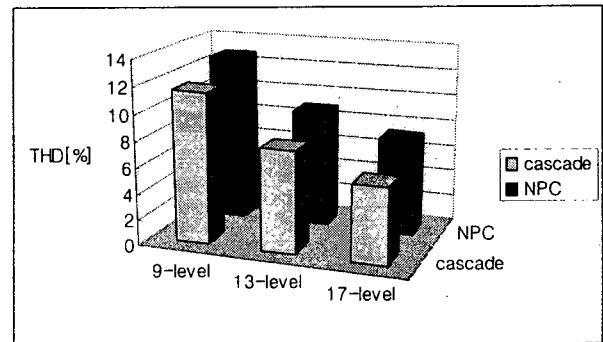


그림 10. FMI=0.95일 때 캐스케이드와 NPC 인버터의 THD 비교
Fig. 10. THD comparison between cascade and NPC inverters when FMI=0.95

5. 결 론

캐스케이드와 NPC 인버터의 구조가 동일한 조건일 때에 FMI에 따라 그리고 인버터에 따라 THD가 어떻게 변화되는지를 살펴보았다. 4장에서 살펴본 것과 같이 캐스케이드는 FMI가 변화하더

라도 THD는 NPC에 비해 그 변화 값이 상대적으로 작다는 것을 알 수 있었고 각각 인버터의 레벨에 따른 THD는 캐스케이드 인버터가 NPC에 비해 작은 값을 갖는다는 것을 알 수 있었다. 따라서 조건이 같은 상황에서 THD면을 고려하여 두 인버터 중 하나의 구조를 선택하고자 한다면 캐스케이드 인버터를 사용하는 것이 더 바람직하다고 말할 수 있다.

참 고 문 헌

- [1] Rodriguez, J.; Jih-Sheng Lai; Fang Zheng Peng; "Multilevel inverters: a survey of topologies, controls, and applications", *Industrial Electronics, IEEE Transactions on*, Volume: 49 Issue: 4, Aug. 2002, Page(s): 724-738.
- [2] L. Gyugi, "Dynamic Compensation of AC Transmission Lines by Solid-State Synchronous Voltage Sources," *IEEE Transactions on Power Delivery*, vol. 9, no. 2, April 1994, pp. 904-911.
- [3] A. van Zyl, J. H. R. Enslin, R. Spee, "A New Unified Approach to Power Quality Management," *IEEE Transactions on Power Electronics*, vol. 11, no. 5, Sept. 1996, pp. 691-697.
- [4] Carrara, G.; Gardella, S.; Marchesoni, M.; Salutari, R.; Sciutto, G.; "A new multilevel PWM method: a theoretical analysis", *Power Electronics, IEEE Transactions on*, Volume: 7 Issue: 3, July 1992, Page(s): 497-505.
- [5] Agelidis, V.G.; Baker, D.M.; Lawrance, W.B.; Nayar, C.V.; "A multilevel PWM inverter topology for photovoltaic applications", *Industrial Electronics, 1997. ISIE '97., Proceedings of the IEEE International Symposium on*, Volume: 2, 7-11 Jul 1997.
- [6] Chumei Feng; Agelidis, V.G.; "On the comparison of fundamental and high frequency carrier-based PWM techniques for multilevel NPC inverters", *Power Electronics Specialists Conference, 2002. pesc 02. 2002 IEEE 33rd Annual, Volume: 2, 2002.*