

## DC링크 전압 조합을 이용한 멀티 레벨 인버터

주성용, 이정환, 강필순, 김철우, 박성준\*  
 부산대학교, 동명대학\*

### A Multilevel Inverter Using DC Link Voltage Combination

S.Y. Joo, J.H. Lee, F.S. Kang, S.J. Park\*, and C.U. Kim  
 Pusan National University, Tongmyoung College\*

#### ABSTRACT

In this paper, a novel multilevel inverter using DC-Link voltage combination is presented to reduce the harmonics of output voltage without the output filter inductor. The proposed multilevel inverter can generate 27-level output voltage. It employs three H-bridge cells which consist of single phase full-bridge inverter module. As well as, it can make continuous output voltage level employing the properly three DC-Link voltage ratio.

The validity of the proposed inverter is verified through the experimental result using a prototype which can generate a 110[V<sub>ac</sub>], 60[Hz] output voltage from 12[V<sub>dc</sub>], 36[V<sub>dc</sub>], and 108[V<sub>dc</sub>] input voltages

#### 1. 서 론

멀티레벨 인버터는 크게 절연된 다이오드클램프 방식을 적용하여 출력레벨을 형성하는 diode-clamped circuit(DCC), 플로팅 상태의 분리된 커패시터를 이용하여 출력레벨을 생성하는 flying capacitor circuit(FCC), 풀-브릿지 모듈을 연속적으로 결합시킨 isolated H-bridge(IHC)형태의 세 가지로 구분될 수 있다<sup>[1]-[4]</sup>. 일반적으로 이들 회로는 저전압 스위칭 소자를 이용하여 고전압을 형성하는데 그 주안점을 두고 있으며, 직렬로 연결된 스위치들이 연속적으로 스위칭 되어 요구되는 출력 전압을 계단 형태로 생성하게 된다. 다이오드 클램프 방식(DCC)은 각 5레벨의 생성을 위하여 4개의 스위치 소자와 커패시터, 그리고 다이오드의 조합이 필요하다. 소량의 고조파와 낮은 dv/dt라는 장점을 가지지만 복잡한 PWM 제어가 요구되고, 다

이오드의 갯수가 증가하는 단점을 가진다. 풀-브릿지 모듈의 직렬 결합(IHC)방식은 저압의 풀-브릿지 형태의 회로를 직렬로 연결하여 독립된 DC-Link를 가지는 셀들로 구성되며, 모듈화 설계가 가능하다. 따라서 최종 출력 상전압은 직렬로 연결된 각 풀-브릿지 회로의 출력전압의 합과 같아 출력전압의 다중레벨화가 가능하게 된다. 그러나 독립된 DC-Link 전압을 공급해야 하므로 전원 분리를 위한 다권선 변압기와 각 모듈을 구성하기 위한 소자의 증가는 가격의 상승을 초래하는 문제점으로 작용하게 된다<sup>[5]-[6]</sup>. 본 논문에서는 출력단에 L-C필터를 부가하지 않고 출력 고조파 성분을 억제시키기 위한 방법으로 3개의 풀-브릿지 모듈 각각의 입력 DC링크 전압의 적절한 비를 이용하여 연속적인 전압레벨 생성이 가능한 인버터를 제안한다. 제안된 인버터의 검증을 위해 입력 DC전압 12[V<sub>dc</sub>], 36[V<sub>dc</sub>], 108[V<sub>dc</sub>]을 이용하여 60[Hz] 110[V<sub>ac</sub>] 교류전원을 발생시킬 수 있는 시작품을 제작하고 실험과 PSpice 시뮬레이션을 이용하여 타당성을 검증하였다.

#### 2. 본 론

##### 2.1 기존의 Cascade H-bridge inverter

기존의 인버터에서 출력전압을 정현적으로 발생하기 위해서 사용되는 일반적인 방식은 PWM 스위칭 방식이다. PWM 스위칭 방식에서는 인버터 출력 파형의 고조파 성분 제거를 위해서 필터회로를 추가하거나 스위칭 주파수를 올리는 방법을 사용하고 있다. 그러나 이러한 방법은 근본적인 대책이 될 수 없다. 스위칭 주파수를 올리지 않는 상태에서 인버터의 출력 파형의 고조파 성분 제거를 위해서는 인버터의 출력전압의 레벨이 많이 존재하여야 한다. 그림1의 H-bridge cell방식은 단상 풀-브릿지 인버터로 구성되어 있으며 9개의 출력레벨

을 형성 할 수있는 회로를 나타낸다. 브릿지모듈의 출력전압  $V_n$ 은 인버터의 스위칭 소자의 온·오프에 따라  $+V_{dc}$ ,  $0$ ,  $-V_{dc}$ 의 3가지 전압을 발생시킬 수 있어 승압형 또는 강압형 인버터로 많이 사용하고 있다.

그림 1에 나타난 풀-브릿지 모듈의 직렬 결합에 의한 다중 레벨 인버터는 다이오드 클램프 방식 및 플라잉 커패시터 방식과 비교하여 부가적인 커패시터 층이 없는 비교적 간단한 구조의 전력회로를 가진다. 또한 구조적으로 레벨을 증가시킬 경우 전력 회로에 완전한 모듈화가 가능하다는 장점을 가지고 있으므로, 저압 소자들을 이용하여 고압의 인버터를 구현하는데 적합한 방식이다. 그림1의 다중 레벨 인버터의 풀-브릿지 셀 들은 독립적인 정류기로부터 공급되는  $V_{dc}$ 의 DC전압을 가진다. 3개의 풀-브릿지 모듈에 의해  $+3V_{dc}$ ,  $+2V_{dc}$ ,  $+V_{dc}$ ,  $0$ ,  $-V_{dc}$ ,  $-2V_{dc}$ ,  $-3V_{dc}$ 의 9레벨의 출력전압을 형성하게 된다. 따라서  $dv/dt$ 가 감소되고 2레벨이나 3레벨 인버터에 비하여 정현파에 가까운 출력 전압 파형을 얻을 수 있다. 하지만 각 셀 수만큼의 DC 전원을 형성하기 위한 정류기가 요구된다는 단점을 가진다.

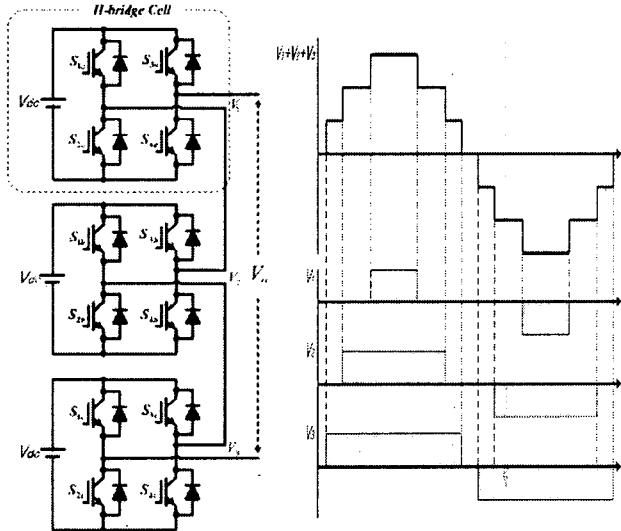


그림 1 기존의 풀-브릿지 모듈을 이용한 9레벨 인버터의 구성 및 출력 전압  
Fig. 1 Conventional isolated H-bridge 9-level inverter configuration and output voltage

## 2.2 제안하는 다중 레벨 인버터

제안하는 다중 레벨 인버터는 3개의 풀-브릿지 모듈로 이루어져 있으며 인버터의 출력전압은 입력 측 직류전압의 조합으로 나타 낼 수 있다. 인버터를 사용하여 효율적으로 다수의 출력 전압레벨을 형성하기 위해서는 인버터의 출력전압 레벨을 적절히 선택할 필요가 있다.

그림 2에서와 같이 3개의 DC입력전원을 사용하여 각각의 풀-브릿지 모듈로 27레벨의 출력전압 생성

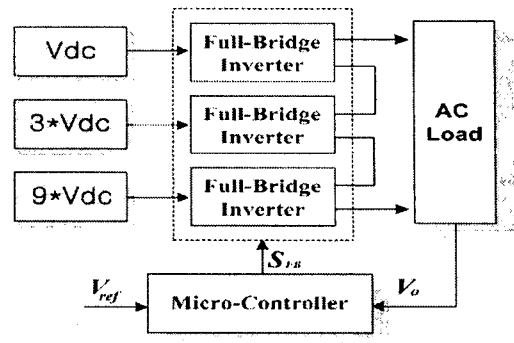


그림 2 3개의 DC-Link 전압을 이용한 다중레벨 인버터  
Fig. 1 Multilevel inverter using 3 DC-Link Voltage

이 가능한 인버터의 블록도를 나타내고 있으며 그림3에서는 제안하는 인버터의 전체적인 구성방법과 출력파형을 나타내었다. 각각의 모듈로 인가되는 전압은 1:3:9( $aV_{dc}$ ,  $3aV_{dc}$ ,  $9aV_{dc}$ )의 비를 가지고 있으며 첫 번째 브릿지 모듈의 출력전압  $V1$ 은  $-aV_{dc}$ ,  $0$ ,  $-aV_{dc}$ 의 3 레벨이 발생하고 두 번째 모듈의 출력전압  $V2$ 는  $-3aV_{dc}$ ,  $0$ ,  $-3aV_{dc}$ , 세 번째 모듈의 출력전압  $V3$ 는  $-9aV_{dc}$ ,  $0$ ,  $-9aV_{dc}$ 이 발생하게 된다.

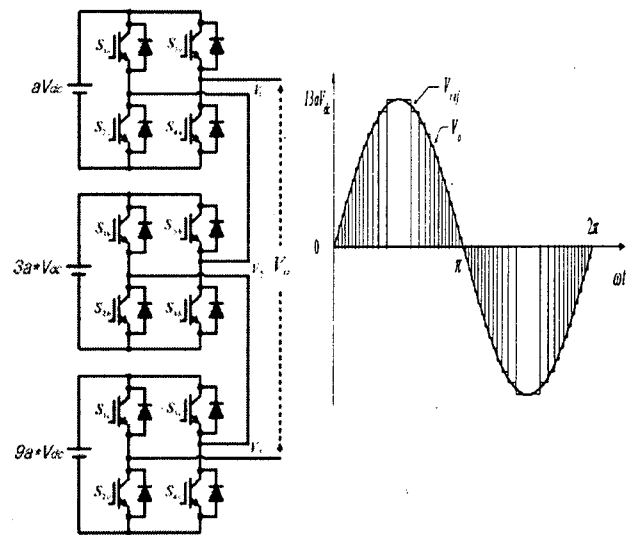


그림 3 제안하는 인버터의 구성 및 출력전압  
Fig. 3 Proposed 27-Level inverter configuration and output voltage

아래 표 1에서는 각각의 브릿지 모듈의 출력전압을 입력측에 연결된 인버터의 스위칭 동작에 대해 출력 전압이 정인 경우에 대하여 나타내고 있다. 표1에서의 출력전압을 일반식으로 표현하면 아래 식(1)과 같으며  $S_n$ 은 각 풀-브릿지 모듈의 스위칭 패턴을 나타낸다.  $S_n=1$ 이면 모듈 출력전압의 양극성,  $S_n=-1$ 이면 부극성  $S_n=0$ 이면 0를 나타내게 되는 것이다.

$$V_{out} = (9S_n + 3S_n + S_n) * aV_{dc} \quad S_n = 1, 0, -1 \quad (1)$$

표 1 DC입력전원에 대한 출력전압 레벨

Table 1 Output voltage levels by means of three input Voltage

단계	9aVdc	3aVdc	aVdc	출력전압(Vo)
0	0	0	0	0
1	0	0	+aVdc	+aVdc
2	0	+3aVdc	-aVdc	+2aVdc
3	0	+3aVdc	0	+3aVdc
4	0	+3aVdc	+aVdc	+4aVdc
5	+9aVdc	-3aVdc	-aVdc	+5aVdc
6	+9aVdc	-3aVdc	0	+6aVdc
7	+9aVdc	-3aVdc	aVdc	+7aVdc
8	+9aVdc	0	-aVdc	+8aVdc
9	+9aVdc	0	0	+9aVdc
10	+9aVdc	0	+aVdc	+10aVdc
11	+9aVdc	+3aVdc	-aVdc	+11aVdc
12	+9aVdc	+3aVdc	0	+12aVdc
13	+9aVdc	+3aVdc	+aVdc	+13aVdc

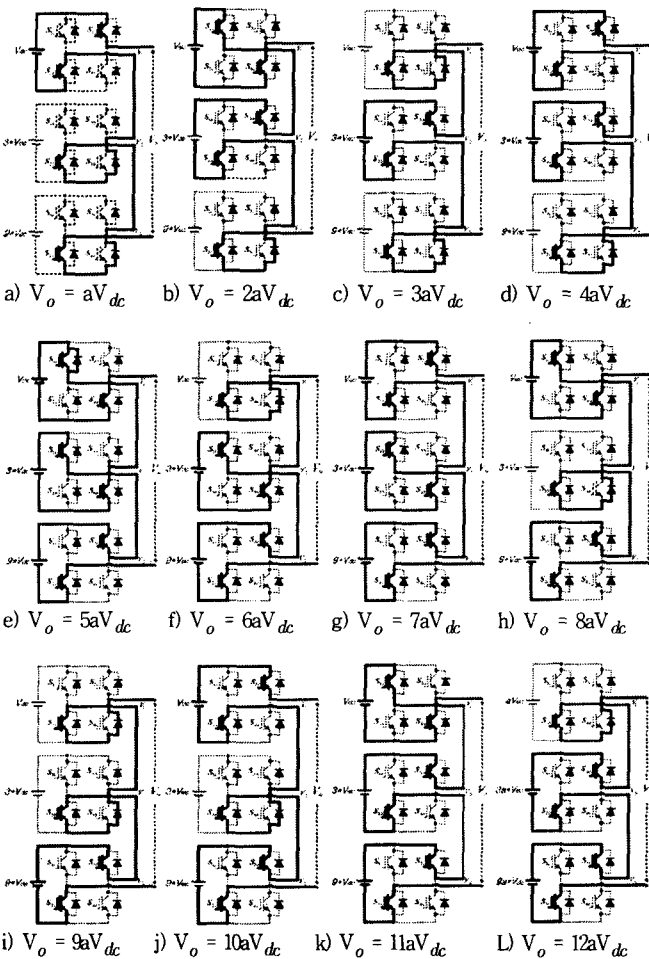


그림 4 출력전압의 스위칭 상태에 따른 등가회로

Fig. 4 Equivalent circuit according to switching state of output voltage

그림 4는 각각의 폴-브리지 모듈의 스위칭 상태에 따른 스위칭 등가회로를 나타내고 있으며.(aVdc

-12Vdc) 그림 5는 이에 대한 시스템의 전체 블록도를 나타내고 있다.

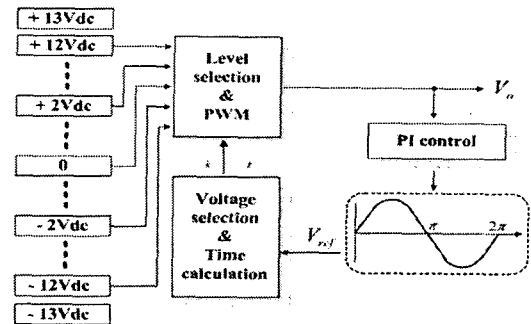


그림 5 제안한 다중레벨 인버터의 제어도

Fig. 5 Control block diagram of proposed multi-level inverter

$$V_n = 3^{n-1} \cdot V_{dc} \quad (n = 1, 2, 3, 4 \dots) \quad (1)$$

식(1)은 제안한 토폴라지의 인버터에서 적용가능한 입력전압을 생성시킬 수 있는 조건식이며 아래 식 (2)는 식 (1)에 의해 생성된 비율의 입력전압을 이용해 출력가능한 전압레벨수를 나타낸다.

$$V_n = 3^n \quad (2)$$

또한, 그림 3과 같이 구성된 인버터에서 원하는 출력전압을 얻기 위해서는 각 레벨의 출력전압의 선택과 그 선택시간이 결정되어진다. 출력전압의 선택시간은 다음과 같이 주어진다.

$$t_n = \sin^{-1} \left( \frac{V_P}{N \cdot 2} + (n-1) \cdot \frac{V_P}{N} \right) * \frac{1}{2\pi f} \quad (3)$$

\* n = 1, 2, 3, 4, ... 13, \* N = {(레벨수/2) - 1} 출력전압의 레벨은 0레벨을 제외하고 최대 13개이므로 t1-t13을 결정하여야 한다. 여기서 Vp는 지령사인전압의 피크치이고 n은 출력전압의 레벨수를 나타낸다. 아래 그림 6과 같이 한주기에 대한 출력전압의 레벨선택과 시간을 결정하기 위해 지령전압의 1/4에 대해 결정하고 이 정보와 지령전압의 대칭성을 이용하여 나머지의 스위칭 함수를 구하게 된다.

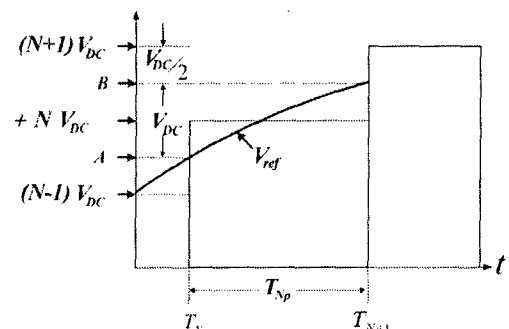


그림 6 출력전압의 결정

Fig. 6 Determination of output voltage

### 3. 시뮬레이션 및 실험파형

본 논문에서 제안한 Topology에 대한 하드웨어 구현의 타당성을 검증하기 위해 PSpice에 의한 시뮬레이션을 실시하였다.

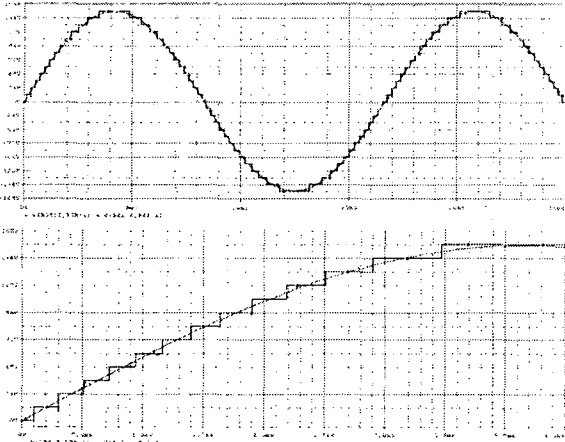


그림 7 제안된 멀티레벨 인버터의 시뮬레이션 파형  
Fig. 7 Simulated waveforms of the proposed multilevel inverter

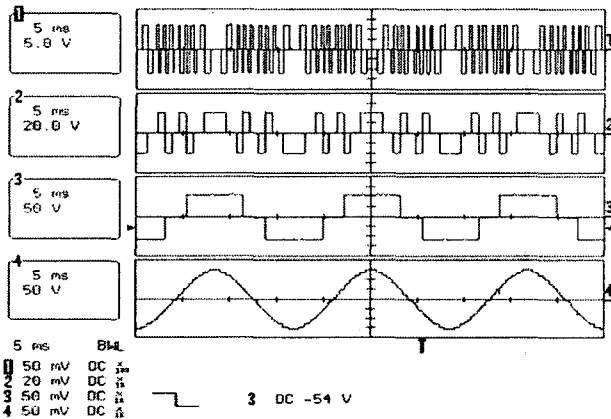


그림 8 제안된 멀티레벨 인버터의 각 모듈전압과 출력파형  
Fig. 8 Experimental waveform of the terminal voltage of each bridge module in proposed multilevel inverter

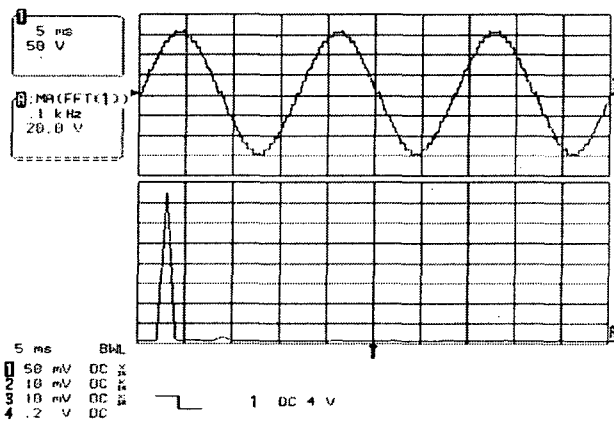


그림 9 제안한 멀티레벨 인버터의 출력전압과 FFT 결과  
Fig. 9 FFT result of output voltage for the proposed multilevel inverter

그림 7은 제안한 멀티레벨의 Topology를 검증하기 위해 시뮬레이션 결과 파형을 나타낸 것이고 그림 8, 9는 실제 시작품을 제작하여 측정된 출력파형이다. 각각의 브릿지 모듈의 출력전압과 전체 출력전압을 나타내었으며 전체적인 시스템은 TMS320F241을 사용하였다.

### 4. 결 론

본 논문에서는 출력 고조파 성분을 억제하여 정현적인 출력전압 파형을 얻기 위해 입력측 DC링크 전압의 조합을 이용한 새로운 멀티레벨 인버터를 제안하였다. 제안된 인버터는 27개의 연속적인 출력레벨을 형성하기 위한 3개의 풀-브릿지 모듈과 각각의 모듈에 원하는 출력레벨에 맞게 결정된 3개의 DC링크 전압으로 구성된다. 기존의 멀티레벨 방식과 비교해서 출력전압 파형개선을 통한 THD의 저감을 이룰 수 있었고 출력단의 필터용 인덕터가 필요없는 장점을 가진다. 제안된 27레벨 인버터의 타당성을 검증하기 위해  $12[V_{dc}]$ ,  $36[V_{dc}]$ ,  $108[V_{dc}]$ 의 DC입력전압을 이용하여  $60[Hz]$   $110[V_{ac}]$  교류전원을 발생시킬 수 있는 시작품을 제작하고 시뮬레이션과 실험파형을 비교하였으며 그 결과로부터 제안한 멀티레벨 인버터의 실용가능성을 확신할 수 있었다.

### 참 고 문 헌

- [1] J. S. Lai and F. Z. Peng, "Multilevel converters. A new breed of powerconverters," IEEE Trans. Ind. Applicat., vol. 32, pp. 509.517, May/June1996.
- [2] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point clamped PWM inverter," IEEE Trans. Ind. Applicat., vol. IA-17, pp. 518.523, Sept./Oct. 1981.
- [3] T. A. Meynard and H. Foch, "Multi-level choppers for high voltage applications," Eur. Power Electron. Drives J., vol. 2, no. 1, p. 41, Mar. 1992.
- [4] C. Hochgraf, R. Lasseter, D. Divan, and T. A. Lipo, "Comparison of multilevel inverters for static var compensation," in Conf. Rec. IEEE-IAS Annu. Meeting, Oct. 1994, pp. 921.928.
- [5] 서광덕, 김종규, 박영민, 조성준, "멀티레벨 인버터의 기술동향 및 제어특성 연구", 전력전자학술대회 논문집, pp.339-342, 2002. 7.
- [6] P. Hammond, "A new approach to enhance power quality for medium voltage ac drives," IEEE Trans. Ind. Applicat., vol. 33, pp. 202.208, Jan./Feb. 1997.