

## 스텝 펄스파를 사용하는 캐스케이드 인버터에서 스위치의 간단한 도통각 계산법

김형창, 김태진, 강대욱, 현동석  
한양대학교 전기공학과

### A Simple Method for Conducting Angle Calculation of Switch Devices in Cascaded Inverters Using Step Pulse Waves

H.C. Kim, T.J. Kim, D.W. Kang, and D.S. Hyun  
Dept. of Electrical Engineering, Hanyang Univ.

#### ABSTRACT

In recent years, the multilevel inverter synthesizing the output voltage with step pulse has been widely used as a solution for high power and high voltage applications. This paper proposes a simple method to obtain the conducting angle. It is calculated by using voltage-second areas of the divided reference voltage according to the output voltage levels and these areas have influence on output step pulse waves. It is possible to reduce an amount of calculation because it is not required to solve the simultaneous equations by an iterative method. Also, the proposed method can get the conducting angle by means of on line.

#### 1. 서 론

멀티레벨 인버터의 토팔로지는 다이오드 클램프 인버터, 플라잉 커패시터 인버터, 캐스케이드 인버터로 크게 3가지로 분류되어진다<sup>[1]</sup>. 이 중에서 캐스케이드 인버터는 숫자의 모듈화와 패키지가 가능하고 직류 링크 전압 불균형이라는 문제가 발생하지 않는다. 이로 인해, 캐스케이드 인버터는 SVG, stabilizer, STATCON 등을 포함한 높은 전력을 요구하는 장치에 꼭 넓게 적용되어져왔다<sup>[2]-[5]</sup>. 이와 함께, 멀티레벨 인버터는 다양한 PWM 기법들이 연구되어왔다. 그러나 이 기법들은 전동기 내부의 권선 내에 common mode 전압을 일으켜서 배어링을 빨리 높게 만들며 EMI 현상 등을 일으키는 문제점을 가지고 있다<sup>[6]</sup>. 한편 멀티레벨 인버터는 전압레벨이 증가함에 따라, 낮은 고조파 성분과 스위칭당 낮은 주파수와  $dv/dt$ 를 갖는다. 이러한 특징은 기본주파수당 한번만 스위칭하는 스텝 펄스파를 사용하는 멀티레벨 인버터를 가능해졌다. 이

것은 PWM으로 제어하는 인버터보다 훨씬 낮은 스위칭을 하기 때문에 각각의 스위치 소자들은 높은 효율을 갖는다<sup>[3]</sup>.

스텝 펄스파를 적용하는 멀티레벨 인버터에서는 스위치 소자가 도통하고 차단되는 시간 즉 도통각을 알아야 한다. 기존의 방법은 복잡한 뉴턴-랩선법과 같은 근사법과 같은 오프 라인으로 비선형 초월 연립방정식의 해를 구해야 하기 때문에 해를 구하기가 쉽지 않다.

본 논문은 도통각을 얻기 위한 간단한 방법을 제안한다. 제안한 방법은 기존의 방법보다 도통각을 구하기 위한 계산량이 훨씬 줄어든다. 게다가 제안한 방법은 변조 지수에 따라 온 라인으로 계산할 수 있는 이점이 있다.

#### 2. 스텝 펄스파를 사용하는 캐스케이드 인버터의 구조와 제어

그림 1은 캐스케이드 인버터의 한 상이다.

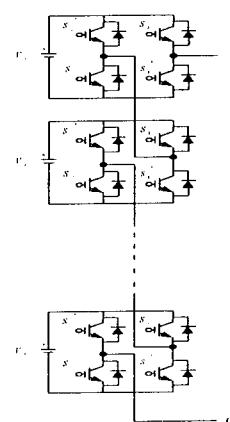


그림 1 캐스케이드 인버터의 한 상  
Fig. 1 One leg of cascaded inverters

H-브릿지 유닛은 네 개의 스위치  $S_1, S_1', S_2$  그리고  $S_2'$ 로 구성된다. 스위치  $S_1, S_2$ 는  $S_1', S_2'$ 에 대해 각각 상보적으로 동작한다. H-브릿지 유닛은  $+V_{dc}$ 를 얻기 위해서 두 스위치  $S_1, S_2$ 를 켠다. 반대로 스위치  $S_1', S_2'$ 가 켜지면  $-V_{dc}$ 의 전위가 생성된다. 마지막으로 0전위를 얻기 위해서는 스위치  $S_1$ 과  $S_2'$ 를 켠다가  $S_1', S_2$ 를 켠다.

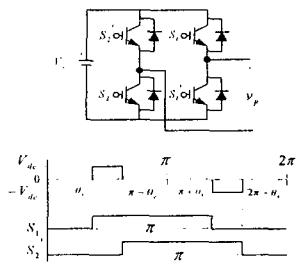


그림 2 H-브릿지 인버터의 구조와 스위칭 시간  
Fig. 2 Structure and switching timings of  
a H-bridge inverter

그림 2는 하나의 H-브릿지 인버터 유닛에서 준구형파를 만드는 스위칭 시간을 보여준다. 다시 말해서 스위칭 소자는 한 주기당 한번만 스위칭 한다.

$k$  스텝을 가진 펄스파형의 Fourier 변환은 다음과 같다.

$$V(\omega t) = \frac{4V_{dc}}{\pi} \sum_n [\cos(n\theta_1) + \cos(n\theta_2) + \dots + \cos(n\theta_k) \times \frac{\sin(n\omega t)}{n}], \text{ where } n = 1, 3, 5, \dots. \quad (1)$$

식 (1)을  $V_{dc}$ 에 대해 정규화하면, Fourier 계수의 크기는 다음 식과 같다.

$$H(n) = \frac{4}{\pi n} [\cos(n\theta_1) + \cos(n\theta_2) + \dots + \cos(n\theta_k)], \text{ where } n = 1, 3, 5, \dots. \quad (2)$$

여기서  $\theta_1, \theta_2, \dots, \theta_k$ 는 스위칭 시간각이다. 다시 말해 이 값들은 각 H-브릿지 유닛의 스위치의 도통과 차단 신호를 주는 시간각을 나타낸다.

이 때, 변조지수  $M_i$ 는 다음과 같이 정의된다.

$$M_i = \frac{V^*}{V_{max}} \quad (3)$$

여기서  $V^*$ 는 지령치 전압, 즉 출력 상전압의 기본파이다.  $V_{max}$ 는 캐스케이드 인버터가 최대로 얻을 수 있는 출력 상전압이다. 즉  $s \cdot V_{dc}$ 이다. 여기서  $s$ 는 H-브릿지 인버터 유닛의 수이다.

### 3. 기존의 도통각 결정 방법

각 H-브릿지 인버터 유닛은 하나의 도통각을 가지며 이러한 값들은 고조파 성분을 최소화하는 값으로 선택되어진다. 이 방법은 스텝 펄스파를 Fourier 급수 전개함으로서, 기본파와 고조파 성분으로 이루어진 연립방정식으로 정리한다. 그리고 고조파에 해당하는 성분의 식은 0으로 둔다. 5개의 H-브릿지 유닛을 사용할 경우, 기존의 방법은 기본파를 제외한 5, 7, 11, 13 고조파를 제거할 수 있다. 식 (2)로부터 다음과 같은 방정식을 세운다.

$$\begin{aligned} \cos(\theta_1) + \cos(\theta_2) + \cos(\theta_3) + \cos(\theta_4) + \\ \cos(\theta_5) &= 5 \cdot M_i \\ \cos(5\theta_1) + \cos(5\theta_2) + \cos(5\theta_3) + \cos(5\theta_4) + \\ \cos(5\theta_5) &= 0 \\ \cos(7\theta_1) + \cos(7\theta_2) + \cos(7\theta_3) + \cos(7\theta_4) + \\ \cos(7\theta_5) &= 0 \\ \cos(11\theta_1) + \cos(11\theta_2) + \cos(11\theta_3) + \cos(11\theta_4) + \\ \cos(11\theta_5) &= 0 \\ \cos(13\theta_1) + \cos(13\theta_2) + \cos(13\theta_3) + \cos(13\theta_4) + \\ \cos(13\theta_5) &= 0 \end{aligned} \quad (4)$$

기존의 방법은 몇 가지 문제점을 갖고 있다. 첫째, 연립 방정식이 식 (4)와 같은 비선형 초월 방정식의 해를 구하기가 매우 어렵다. 이것은 뉴턴 램프법과 같은 근사법에 의해 해를 구하며 이것은 연립 방정식의 수가 증가함에 따라 도통각을 구하기 위한 계산량은 복잡하고 많아지게 만든다. 두 번째, 도통각은 오프 라인으로 계산되어진다. 이렇게 계산되어진 각은 룩업 테이블(look up table)에 배열된다. 그러므로 기존의 방법은 변조지수에 따른 많은 스위칭 패턴을 필요로 한다.

### 4. 제안한 방법에 의한 도통각 결정법

#### 4.1. 도통각의 설계

제안한 방법은 출력하고자 원하는 지령치 전압파형의 전압-시간 면적을 캐스케이드 인버터의 스텝펄스파의 전압-시간 면적이 같도록 만들어서 도통각을 결정한다.

5개의 H-브릿지 유닛이 직렬로 연결되어 있을 경우, 캐스케이드 인버터는 11레벨을 가지며 이 때 제안한 방법은 다음과 같이 적용되어진다.

인버터의 지령치 전압은 식 (5)와 같다.

$$5 \cdot \frac{4V_{dc}}{\pi} M_i \cdot \sin \omega t \quad (5)$$

양의 반주기동안 11레벨 캐스케이드 인버터가 얻을 수 있는 전압 레벨은 다음과 같다.

$$m \cdot V_{dc} \quad (1 \leq m \leq 5 \quad m은 정수) \quad (6)$$

스위치가 실제로 도통하는 값을 구하기에 앞서, 먼저 식 (5)의 값과 식 (6)의 값이 서로 같을 때, 그 교점에 해당하는 각을 가짜 도통각,  $\theta_k$ 라고 정의하자.

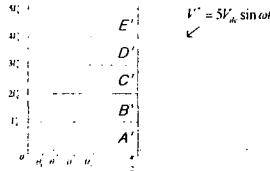


그림 3  $M_i = \pi/4$  일 때 지령치 전압과 가짜 도통각

Fig. 3 The reference voltage and dummy conducting angles in case of  $M_i = \pi/4$

그림 3은  $M_i = \pi/4$ 인 경우 가짜 도통각  $\theta_k'$ 를 보여준다. 면적  $A', B', C', D', E'$ 는 지령치의 1/4주기 동안 인버터의 지령치 전압 파형과 출력 전압 레벨에 의해 형성된 영역을 보여준다. 그리고 캐스케이드 인버터는  $A', B', C', D', E'$ 의 면적과 같은 스텝 펄스파를 만들도록 도통각을 결정한다.

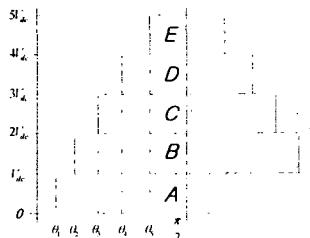


그림 4  $M_i = \pi/4$  일 때, 양의 반주기동안, 11레벨 캐스케이드 인버터의 출력 전압

Fig. 4 Output voltage of 11-level cascaded inverters during the positive half cycle, In case of  $M_i = \pi/4$

그림 4는 실제 도통각을 보여준다. 여기서 면적  $A, B, C, D, E$ 는 스텝 펄스파를 인버터의 출력레벨에 따라 분할할 때 형성된 영역이다. 그림 3에서와 같이 실제 도통각에 의한 면적  $A, B, C, D, E$ 는 각각  $A', B', C', D', E'$ 와 같다. 실제 도통각은 면적의 넓이를 통해 다음과 같이 구해진다.

먼저 면적  $A'$ 를 식 (7)과 같이 구한다.

$$\begin{aligned} A' &= (A' + B' + C' + D' + E') - (B' + C' + D' + E') \\ &= \int_0^{\frac{\pi}{2}} 5V_{dc} \sin wtd(wt) \\ &\quad - \int_{\theta_1}^{\frac{\pi}{2}} 5V_{dc} \sin wtd(wt) - (\frac{\pi}{2} - \theta_1) \cdot V_{dc} \end{aligned} \quad (7)$$

면적  $A$ 는 다음과 같다.

$$A = (\frac{\pi}{2} - \theta_1) \cdot V_{dc} \quad (8)$$

$A'$ 는  $A$ 와 같기 때문에, 제안한 방법에 의한 실제 도통각  $\theta_1$ 은 식 (9)와 같이 얻어진다.

$$\begin{aligned} \theta_1 &= \frac{\pi}{2} - \int_0^{\frac{\pi}{2}} 5 \sin wtd(wt) - \\ &\quad \left( \int_{\theta_1}^{\frac{\pi}{2}} 5 \sin wtd(wt) - (\frac{\pi}{2} - \theta_1) \right) \end{aligned} \quad (9)$$

위와 같은 방법으로,  $\theta_2, \theta_3, \theta_4$ 가 각각 얻어진다. 그러나  $\theta_5$ 의 경우에는 가짜 도통각  $\theta_5'$ 이 존재하지 않는다. 그래서  $\theta_5$ 는 면적  $E'$ 를 이용하여 얻어질 수 있다.

$$\begin{aligned} &\int_0^{\frac{\pi}{2}} 5V_{dc} \sin wtd(wt) - (A' + B' + C' + D') \\ &= (\frac{\pi}{2} - \theta_5) \cdot V_{dc} \end{aligned} \quad (10)$$

11레벨까지는 일반화된 도통각은 다음과 같이 나타낼 수 있다.

$$\begin{aligned} \theta_{k-4} &= \frac{20M_i}{\pi} \cos(\sin^{-1}\left(\frac{(k-4)\pi}{20M_i}\right)) - \cos(\sin^{-1}\left(\frac{(k-5)\pi}{20M_i}\right)) \\ &\quad + (k-4)\sin^{-1}\left(\frac{(k-4)\pi}{20M_i}\right) + (k-5)\sin^{-1}\left(\frac{(k-5)\pi}{20M_i}\right) \end{aligned}$$

$$\begin{aligned} \theta_{k-3} &= \frac{20M_i}{\pi} \cos(\sin^{-1}\left(\frac{(k-3)\pi}{20M_i}\right)) - \cos(\sin^{-1}\left(\frac{(k-4)\pi}{20M_i}\right)) \\ &\quad + (k-3)\sin^{-1}\left(\frac{(k-3)\pi}{20M_i}\right) - (k-4)\sin^{-1}\left(\frac{(k-4)\pi}{20M_i}\right) \end{aligned}$$

$$\begin{aligned} \theta_{k-2} &= \frac{20M_i}{\pi} \cos(\sin^{-1}\left(\frac{(k-2)\pi}{20M_i}\right)) - \cos(\sin^{-1}\left(\frac{(k-3)\pi}{20M_i}\right)) \\ &\quad + (k-2)\sin^{-1}\left(\frac{(k-2)\pi}{20M_i}\right) - (k-3)\sin^{-1}\left(\frac{(k-3)\pi}{20M_i}\right) \end{aligned}$$

$$\begin{aligned} \theta_{k-1} &= \frac{20M_i}{\pi} \cos(\sin^{-1}\left(\frac{(k-1)\pi}{20M_i}\right)) - \cos(\sin^{-1}\left(\frac{(k-2)\pi}{20M_i}\right)) \\ &\quad + (k-1)\sin^{-1}\left(\frac{(k-1)\pi}{20M_i}\right) - (k-2)\sin^{-1}\left(\frac{(k-2)\pi}{20M_i}\right) \end{aligned}$$

$$\begin{aligned} \theta_k &= \frac{\pi}{2} k - \frac{20M_i}{\pi} \cos(\sin^{-1}\left(\frac{(k-1)\pi}{20M_i}\right)) - \\ &\quad (k-1)\sin^{-1}\left(\frac{(k-1)\pi}{20M_i}\right) \end{aligned} \quad (11)$$

단,  $\theta$ 의 첨자가 0보다 크면, 도통각은 존재하지 않는다.  $k$ 는 표 1에서처럼 변조지수에 따라 결정된다.

표 1은 변조지수에 따른 도통각의 수를 보여준다. 제안한 방법은 식 (11)을 이용해 간단히 도통각을 얻는다.

표 1 변조지수에 따른 도통각의 수

Table 1 The number of conducting angles according to the modulation index

$M_i$ 의 범위	$k$
$0 < M_i < 0.571$	1
$0.157 \leq M_i \leq 0.3142$	2
$0.3142 \leq M_i \leq 0.4712$	3
$0.4712 \leq M_i \leq 0.6283$	4
$0.6283 \leq M_i \leq 1$	5

#### 4.2 고찰

제안한 방법에 의한 도통각의 수는 기존의 방법에 의한 도통각 수와는 다르다. 기존의 도통각의 수는 변조지수에 관계없이 항상 일정한 도통각을 가졌던 것에 비해, 제안한 방법은 표 1에서 본 바와 같이 변조지수와 도통각의 수는 크기에 비례한다. 표 2는 변조지수에 따른 도통각을 제안한 방법에 의해 구해본 예이다.

표 2 변조지수에 따른 도통각

Table 2 Conducting angles according to the modulation indices

$\theta_i$	변조지수							
	0.1	0.2	0.3	0.4	0.5	0.6	0.7	0.8
$\theta_1$	53.52	23.96	15.37	11.40	9.08	7.54	6.46	5.64
$\theta_2$	×	83.09	55.20	36.52	28.28	23.21	19.72	17.16
$\theta_3$	×	×	×	76.17	52.64	41.14	34.25	29.47
$\theta_4$	×	×	×	×	87.62	69.26	52.18	43.58
$\theta_5$	×	×	×	×	×	82.07	62.35	

제안한 방법은 변조지수에 따라 출력 스텝 펄스파의 기본파와 지령치의 크기가 잘 일치함을 알 수가 있다. 하지만 변조지수가 약 0.8보다 큰 경우, 스텝 펄스의 기본파의 크기가 변조지수에 따른 지령치의 기본파의 크기보다 작은 문제가 생긴다.

#### 5. 시뮬레이션 결과

제안한 방법의 타당성을 증명하기 위해 matlab/simulink를 통해 시뮬레이션 연구를 수행하였다. 시뮬레이션 조건은 표 3과 같다.

$M_i=0.8$ 인 경우에, 그림 5와 그림 6은 기존의 방법과 제안한 방법에 의한 각각 캐스케이드 인버터의 출력 전압파형과 그것의 FFT 파형을 보여준다. 두 그림은 각각의 시뮬레이션 결과가 거의 비슷한 것을 보여준다.

표 3 시뮬레이션 조건

Table 3 Simulation conditions

파라메터	값
상 주파수	단상 60[Hz]
$V_{dc}$	100[V]
부하	무부하

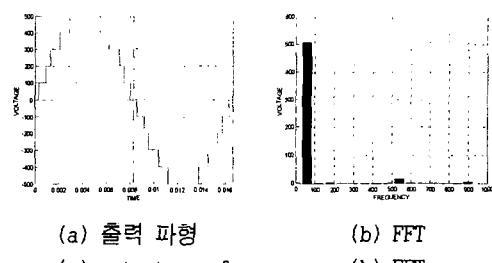


그림 5 기존의 방법에 의한 출력 스텝과 FFT  
Fig. 5 Output step pulses and their FFT by the conventional method

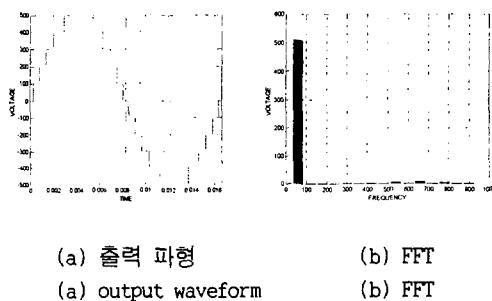


그림 6 제안한 방법에 의한 출력 스텝과 FFT  
Fig. 6 Output step pulses and their FFT by the proposed method

그림 7은  $M_i=0.2$ 일 때 제안한 방법에 의한 출력 전압파형과 그것의 FFT를 보여준다. 그림 8은  $M_i=0.4$ 일 때 출력 전압파형과 그것의 FFT이다.

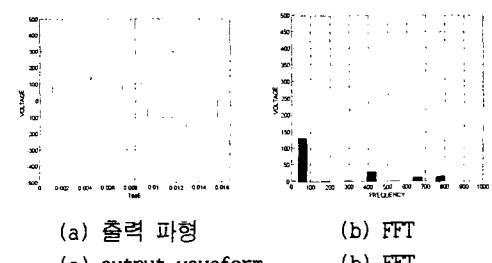


그림 7  $M_i=0.2$ 일 때 출력 스텝 펄스와 FFT  
Fig. 7 Output step pulses and their FFT according to  $M_i=0.2$

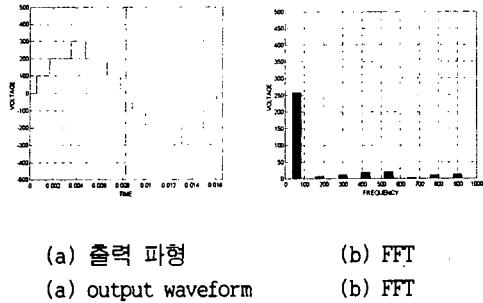


그림 8  $M_i=0.4$ 일 때 출력 스텝 펄스와 FFT

Fig. 8 Output step pulses and their FFT according to  $M_i=0.4$

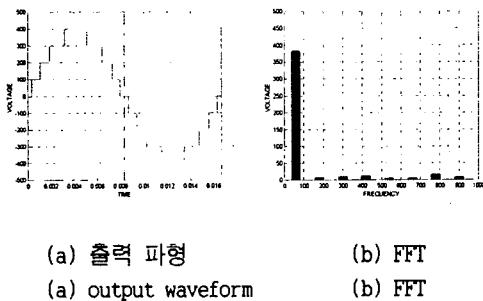


그림 9  $M_i=0.6$ 일 때 출력 스텝 펄스와 FFT

Fig. 9 Output step pulses and their FFT according to  $M_i=0.6$

위의 시뮬레이션 결과에서 보여진 것처럼, 고조파 성분이 조금 포함되어 있을지라도 제안한 방법은 스텝펄스파의 기본파의 크기가 변조지수를 잘 따르는 것을 알 수 있다.

## 6. 결 론

본 논문은 스텝 펄스파를 사용하는 멀티레벨 인버터에서의 스위치의 도통각을 얻는 간단한 방법을 제안하였다. 이 방법은 나누어진 지령치 전압 파형의 전압-시간 영역과 같은 넓이의 스텝 펄스파를 조합함으로써 기존의 방법인 근사법에 의해 비선형 초월 연립방정식의 해를 구해서 도통각을 설정해 스텝 펄스파를 조합하는 것보다 간단하다. 또한 제안한 방법은 온 라인 방법에 의해 계산되어진다.

## 참 고 문 헌

- [1] N.S. Choi et al., "A General Circuit Topology of Multilevel Inverter", *IEEE-PESC Conf. Rec.*, pp. 96-103, 1991.
- [2] F.Z. Peng, and J.S. Lai; "Dynamic performance and Control of a Static Var Generator Using Cascade

Multilevel Inverters", *IEEE Trans. Ind. Appl.*, vol. 33, pp. 748-755, May/June 1997.

- [3] L.M. Tolbert, F.Z. Peng, and T.G. Harbetler, "Multilevel converters for large electric drives", *IEEE Trans. Ind. Appl.*, vol. 35, pp. 36-44, Jan./Feb. 1999.
- [4] F. Huang, P. I. Lim and E. K. Goh, "Design and Implementation of a 3 - Phase Voltage Stabilizer Using 11 - level Voltage Source Inverters", *IEEE-IECON CONF. Rec.*, pp. 772-725, 1997.
- [5] 민완기, 민준기, 최재호, "FACTS 적용을 위한 직렬형 멀티레벨 전압형 인버터를 사용한 1MVar STATCON의 새로운 스위칭기법", 전기학회 논문지, 48B권, 제12, pp. 691-700, 1999년 12월.
- [6] J.M. Erdman, R.J. Kerkman, D.W. Schlegel, and G.L. Skibinski, "Effect of PWM inverters on AC motor bearing currents and shaft voltages", *IEEE Trans. Ind. Appl.*, vol. 32, pp. 250-259, Mar./Apr. 1996.