

중·대용량 인버터용 IGBT 병렬 운전 연구

박건태, 윤재학, 정명길, 김두식
현대중공업 기술개발본부 기계전기연구소

The Study on Parallel operation of IGBT for the Medium & the Large capacity Inverter

G.T. Park, J.H. Yoon, M.K. Jung, and D.S. Kim
Electro-Mechanical Research Institute, Hyundai Heavy Industries Co., Ltd.

ABSTRACT

IGBTs are widely used for the industrial inverters in the mid power range at low voltage (440V~660V) application. Advantageous features of the device are simple gate drive and high speed switching capability. Due to these advantages the application of IGBTs is enlarging into the high power application. However, to increase the power handling capacity at lower input voltage level, the current rating in each bridge arm must be enlarged. Therefore the parallel operation of IGBT devices is essentially needed.

This paper describes the feasible parallel structures of the power circuit for the mid & the high power inverters and introduces the important design condition for the parallel operation of IGBT devices.

To verify feasibility of the IGBT parallel operation, the feature of several IGBT devices (EUPEC, SEMIKRON's IGBT) are investigated and the power stacks are implemented and tested with these devices. The experimental results show the good characteristics for the parallel operation of IGBTs.

1. 서 론

최근 전력용 반도체 소자의 개발 기술이 급격히 발전하여 스위칭 속도가 빠르면서 저압(440~660V) 중·대용량 전력회로에 적합한 전력 소자가 꾸준히 개발되고 있다. 중·대용량 전력회로에 많이 사용되고 있는 소자는 IGBT (Insulated Gate Bipolar Transistor)라고 할 수 있으며, 소자 정격 용량이 3300V/1200A인 대용량 제품까지 다양하게 출시되고 있다. 대용량 전력회로에서 최소 개수의 소자를 사용하여 전력회로를 설계하면 전력 회로의 구성이 간단하면서도 고장 발생 요인이 줄어드는

장점이 있다.

그러나 일반적으로 전력소자의 정격용량이 높아 질수록 소자의 가격 상승의 폭이 크기 때문에 제품의 가격이 상대적으로 높게 된다. 따라서 저가의 낮은 용량의 전력소자를 여러 개 사용하여 전압 혹은 전류 용량을 증대하는 방법을 사용하면 제품 가격을 절감하면서 용량 증대를 다양하게 구현할 수 있다.

본 논문에서는 IGBT 소자 병렬 운전 방식을 통한 전력회로 설계시 필수적으로 고려하여야 할 주요 내용으로 IGBT Chip 구조에 따른 차이점과 제조사별 개발 동향 및 병렬 운전시 고려하여야 사항들을 간단히 기술하였다. IGBT 소자의 스위칭 특성, 즉 Turn_On/Off 과도 상태시의 병렬 운전 특성 해석을 위하여 SABER Tool을 사용하여 시뮬레이션을 수행하였다. 또한 IGBT 특성상 병렬 운전에 용이한 소자를 선택하여, 병렬 스택을 제작 및 시험을 수행하고 그에 대한 병렬운전 특성을 분석하였다.

2. IGBT 소자의 개발 동향

2.1 소자의 구조에 따른 분류

IGBT 소자는 실리콘 웨이퍼 구조상의 차이에 따라 NPT형과 PT형의 2가지로 분류된다. 그림 1(a)에 보이는 것은 대용량 전력회로에 많이 사용되고 있는 NPT(Non Punch Through)형의 소자로, 기본 구성의 대부분이 n-실리콘 웨이퍼로 구성이 되어 있다. 이 소자의 장점은 단락회로(Short-circuit)과 같은 비정상적인 상황에서 Turn_off시 강한 dv/dt 특성을 갖고 있어 Latch-up 되는 현상이 발생되지 않고, 최대 전류 및 전압 정격의 안전 동작 영역(Safe operating area)를 갖고 있는 것이다. 때문에 스너버레스 구조의 설계도 가능하고, V_{ce_sat} 값이 온도(Positive temperature coefficient) 특성을 갖고 있어, 소자의 병렬 운전이 쉽게 사용이 가능한 장점 등을

갖고 있다. 그림1(b)는 PT형(Punch Through)이라고 부르며, 제조공정상에 n+버퍼층이 생성되는 것으로 p+실리콘 substrate (0.5mm)층에 약 100 μ m의 n+, n-의 Epitaxial 층이 붙어 있는 구조로 되어 있다. 이 소자는 NPT 소자와 달리 소자 병렬 운전시 문제가 될 수 있는 부온도(Negative temperature coefficient) 특성을 갖고 있다.

또한 IGBT 소자의 Gate 구조에 따라 Planer(평형)과 Trench(참호형)으로 구분된다. 그림1(c)는 Trench Gate 구조를 갖는 IGBT 소자의 외형을 나타낸다. 반면에 그림1(a)와 그림1(b)는 Planer 구조로 되어 있는 것을 알 수 있다. Planer 구조는 Gate 전극이 실리콘 표면에 형성되어 있는 것에 비하여, Trench 구조에서는 Gate 전극이 실리콘 표면으로부터 n-층 까지 걸쳐 있다. 따라서 Planer 구조에서는 인접한 셀(Cell) 간에 구성되는 전류의 집중공간이(J-FET영역) 있지만, Trench 구조에서는 없기 때문에 포화전압(Vce_sat)이 낮아 도통손실의 저감이 가능하다.

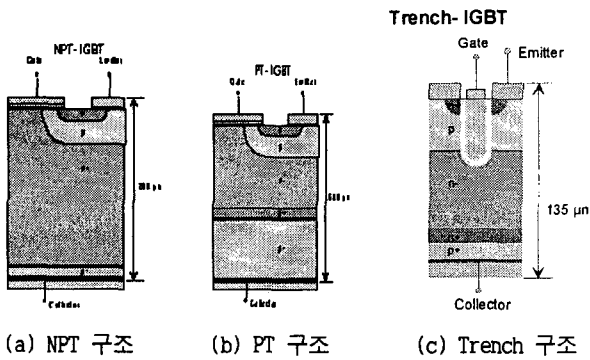


그림 1 IGBT 내부 구조에 따른 분류

2.2 IGBT 제조사별 최근 개발 동향

"F"사의 경우, 1,2,3 세대의 IGBT는 PT형을 근본으로 셀의 미세화 작업 기술에 의해 발전이 되었고, 4세대 IGBT에서는 NPT 구조 및 Trench 구조의 제품이 출시되고 있다. 최근에는 Field stop(FS) 구조의 IGBT가 제품화 되고 있다.

FS 구조에서는 공핍층을 멈추게 하기 위한 FS층이 형성되어 있으므로 NPT에 비하여 드리프트 층의 두께를 얇게 할 수 있어 기판 웨이퍼의 저항을 낮출 수 있다. 따라서 Vce_sat 값을 낮추는 것이 가능하다. 또한 FS 구조에서는 드리프트 층의 두께가 얇기 때문에 과잉 캐리어가 작고, 공핍층이 늘어난 상태에서 증성영역의 잔류 폭이 작기 때문에 Turn_Off 손실 저감도 가능하다.

"M"사의 경우, 1,2,3 세대의 IGBT는 PT형을 근본으로 Cell의 미세화 작업 기술에 의해 발전이 되었고, 4세대 IGBT에서는 Trench 구조가 적용되었다. 최근의 5세대 IGBT에서는 전하 축적형 Trench 구조의 CSTBT(Carrier Stored Trench Gate Bipolar Transistor)(PT기본)를 신모델로 내세우고 있다. 기존의 TIGBT(Trench

IGBT)의 P베이스층과 n-층과의 사이에 고불순물 농도를 갖는 n층을 추가한 것이다. 이 n층의 추가로 P베이스 n접합의 내장 전위가 TIGBT의 P베이스 n- 접합의 내장전위보다도 약 0.2v 높다. 이 높은 내장 전위로 인해 P+층으로부터 n-층에 주입되는 정공이 에미터측으로의 확산을 막는 장벽이 된다. 결국 n층이 P베이스층으로의 정공의 이동을 제한하게 되므로 소자내부에 정공이 축적되게 된다. 이 전하의 축적으로 소수캐리어인 정공분포가 pn 다이오드의 정공분포와 비슷한 형상이 되므로 CSTBT의 ON 전압 특성은 TIGBT에 비하여 대폭적으로 저감된다.

"E"사 및 "S"사의 경우, NPT형의 IGBT를 기본으로 생산하고 있고, 제품 출시 버전에 따라 Low loss IGBT와 Trench형의 IGBT, FS IGBT 구조로 세분화되어 제품이 출시되고 있다.

결론적으로 IGBT 제조사들의 개발 동향은 Vce_sat 전압을 상대적으로 낮추면서 Turn_Off시 특성을 향상시켜 Vce_peak 및 손실을 저감시키는 방향으로 꾸준히 발전하고 있다고 할 수 있다.

3. IGBT 병렬 운전 해석 및 시험

3.1 IGBT 병렬 운전시 고려 사항

상기와 같은 IGBT의 소자에 대한 특성들을 검토하여 병렬 운전에 적당한 소자를 선택하고, IGBT 병렬 운전시 전류 분담률에 대해서 전류 편차를 정격에 대한 10% 이하가 될 수 있도록 하기 위한 고려 사항들을 살펴보면 다음과 같다.

1) IGBT :

1상(Arm)에 취부되는 IGBT는 가능한 동일 제작사의 Lot Number 및 형명이 동일한 제품을 사용하여야 하며, 또한 가능한 한 Vce_sat 전압이 유사한 것으로 병렬 구성하여야 정상 상태시 전류 분담률이 우수하다. 또한 Vce_sat 및 프리휠링(Freewheeling) 다이오드의 온도 특성이 정온도 특성을 갖는 즉, 정선 온도(Tj)에 따른 전류 분담률의 차이가 적은 Type의 IGBT를 선정하여야 한다.

2) Driver 저항 값 :

게이트 On 저항 값이 증가할수록 지연이 생겨 전류 차이가 증가하기 때문에 스위칭 손실 및 방열판의 용량을 고려하여 최소한 작은 값을 적용하여 빠른 Turn On Time에 의해 과도 상태시 전류 편차를 줄일 수 있도록 하여야 한다. 게이트 Off 저항 값 변동에 대한 전류 차이는 미미하지만 Vce_peak치, 스위칭 손실 및 방열판의 용량을 고려하여 적절한 값을 적용하여야 한다.

3) Busbar 구조 :

Busbar 구조는 di/dt 및 Stray Inductance를 최대한

줄일 수 있는 판(Laminated) 구조 적용 및 전류 Path가 동일하도록 구성하는 것을 기본으로 설계하여, IGBT Turn_Off시 V_{ce_peak} 치를 저감시키도록 하여야 한다.

4) SC 값 :

스너버 콘덴서 SC의 값은 FC(DC Filter Capacitor)의 용량 및 위치에 따라 적절한 값을 선정할 필요가 있으며, SC의 용량에 따라 프리휠링 모드시 공진 현상을 유발하기 때문에 V_{ce_peak} 값이 소자의 정격 전압 이하가 될 수 있는 값으로 선정할 필요가 있으며, IGBT 단자에 최대한 가깝게 취부할 필요가 있다.

5) 냉각 설계 :

IGBT의 병렬 운전시 인버터의 정격 전류에 대한 IGBT 소자당 전류는 병렬 수만큼 분담이 되기 때문에 소자당 발열량은 작을 수 있다. 그러나 발열량이 작더라도 총 발열량에 기준하면 방열판의 온도 상승에 영향을 미치는 열저항 계수들은 상대적으로 많아지기 때문에 냉각 설계시 주의하여야 한다. 소자 병렬 수량 및 인버터 용량의 과부하 내량 등이 냉각과 밀접하게 관련되어 있기 때문에 적당한 방열판 크기, 강제 냉각의 경우 성능이 우수한 Fan 사용 및 손실이 적은 IGBT 소자를 사용하여야 한다.

3.2 IGBT 병렬 운전 시뮬레이션 해석 및 시험

3.2.1 IGBT 3병렬 특성향상을 위한 R_c 보상저항

IGBT 모델은 Hefner 모델^[2]를 사용하였으며, 그림 2는 간단한 Buck Converter 회로를 이용한 모델의 특성을 분석하기 위한 시뮬레이션 회로를 나타낸다. IGBT 병렬운전시에 게이트 지연(t_d)과 IGBT의 입력 캐패시턴스(C_{ies})의 변동에 의한 전류 불평형을 방지하기 위하여 게이트 단자간의 보상저항 R_{c1} , R_{c2} 를 3병렬 회로에 적용하고 시뮬레이션을 수행하여 검증하였다. 검증을 위하여 $L_{g1}=20nH$, $L_{g2}=40nH$, $L_{g3}=30nH$ 로 변동을 주었고, IGBT 1, 3의 C_{ies} 에 20%씩의 변동을 주었을 때 보상저항에 의하여 전류분담 특성이 크게 향상됨을 알 수 있다. 그림3은 이와 같은 시뮬레이션 결과 파형을 나타낸다.

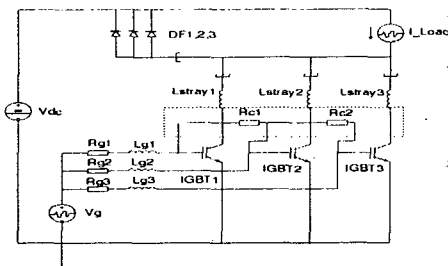


그림 2 IGBT 3병렬 특성 시뮬레이션 회로

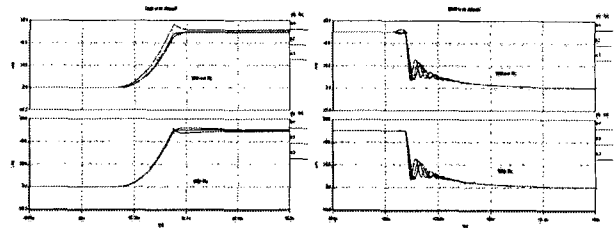


그림 3 Turn_On, Turn_Off 시 3병렬 IGBT 전류분담 특성

3.2.2 IGBT 3병렬 운전 특성 시험

그림 4는 IGBT 3병렬운전을 시험하기 위한 개략도이다. 그림의 Busbar 구조는 3상 구조로 쉽게 확장될 수 있도록 설계하였다.

그림 5는 실제 배선도를 기본으로 1cm당 10nH를 기준으로 wire나 Busbar에 존재하는 Stray inductance 성분을 시험용 전력 회로와 최대한 동일하게 구성하여 3병렬의 IGBT 병렬운전에서 문제가 되는 전류의 불균형 문제를 미리 해석하고 설계 및 시험에 반영하기 위한 전력회로를 모델링한 것이다. 이 모델을 이용하여 각각의 IGBT 간에 전류 불평형에 많은 영향을 주는 Busbar의 영역을 알 수 있다. 따라서 수동소자의 설계값 선정과 Busbar 제작에 많은 시간을 단축할 수 있었다.

그림 6은 Busbar의 Stray inductance와 외부 수동소자 설계 값을 최적화하기 전의 시뮬레이션과 시험 파형이다. 프리휠링 모드 및 과도상태 특성 분석을 위하여 2Pulse(Gate On-Off-On-Off)를 인가하였다. 시뮬레이션 파형과 실제 시험 파형이 유사함을 알 수 있다.

그림 7은 Busbar의 Stray inductance와 외부 수동소자 설계 값을 최적화 한 후의 시뮬레이션과 시험 파형이다. 전류 분담률이 크게 향상되었음을 알 수 있다. 그림8은 그림 7의 시험 파형에서 Turn_On 및 Turn_Off시를 확대하여 본 파형으로 프리휠링 모드 중에 다시 Turn_On되는 과도 상태에서도 전류 분담률 특성이 좋은 것으로 나타났다. 그림9는 시험에 사용된 단상 시험 스택 사진을 보인다.

그림 10은 1상이 IGBT 3병렬 구성인 3상 인버터의 전류 분담 파형을 측정된 것으로 전류 분담이 우수하다는 것을 알 수 있다. 그림10에서 전류 파형의 Scale은 100A/div이다.

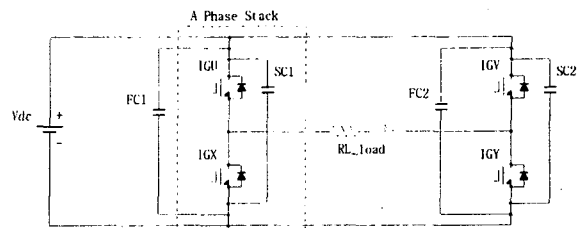


그림 4 3병렬 단상 IGBT 시험회로

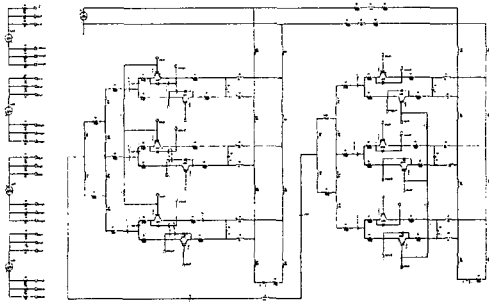


그림 5 시뮬레이션을 위한 전압, 전류 경로 모델

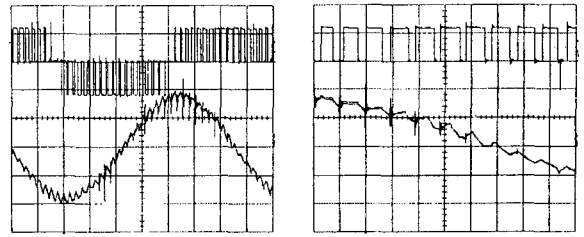


그림 10 3병렬 IGBT 구성의 3상 인버터 시험 파형

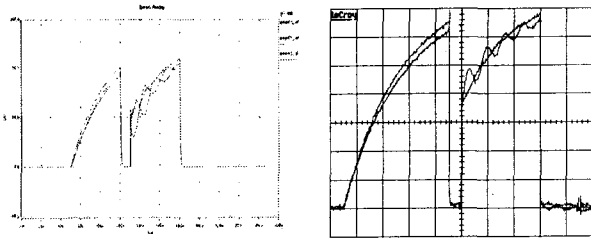


그림 6 A상 IGBT의 전류 분담 시뮬레이션 및 시험 (전력회로 최적화 이전 파형)

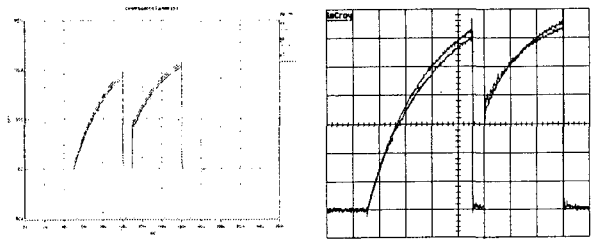
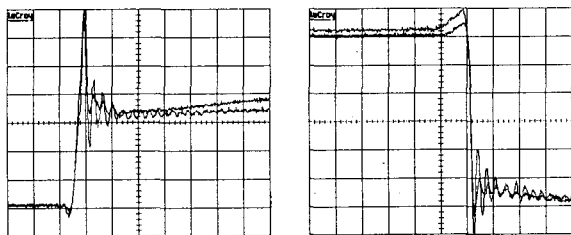


그림 7 A상 IGBT의 전류 분담 시뮬레이션 및 시험 (전력회로 최적화 이후)



(a) Turn_On 파형 (b) Turn_Off 파형
그림 8 A상 IGBT의 Turn_On 및 Turn_Off 파형 (전력회로 최적화 이후)

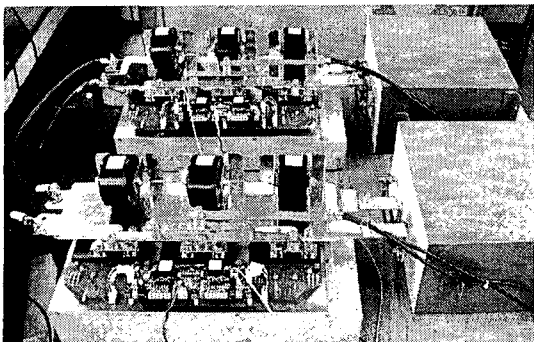


그림 9 단상 3병렬 IGBT 시험 Stack

4. 결론

본 논문에서는 중·대용량 인버터에 적용되고 있는 IGBT 병렬 운전에 대한 설계 고려 사항을 살펴 보았다.

IGBT 병렬 운전은 전력회로 측면에서 볼 때 장점보다는 단점으로 작용하지만, 제품 단가 측면에서 볼 때는 큰 장점으로 작용한다. 또한 소자의 정격 내량이 높지 않은 IGBT 도입기에서 적용되던 직·병렬 운전 방식은 소자의 정격 내량이 충분히 높아지고 소자의 신뢰성이 크게 향상된 현 시점에서는 단가 및 용량 증대 측면에서 크게 장점으로 부각이 되고 있다. 따라서 IGBT 병렬 운전을 적용할 경우에 상기에 언급된 고려 사항들을 준수한다면 제품의 용량 증대 시리즈에 대한 제반 운전 특성에서 큰 어려움이 없을 것으로 사료된다.

본 논문에서는 병렬 운전에 대한 제반적인 사항을 검토하고, 실증 시험을 통하여 그 타당성을 검증하였다.

참고 문헌

- [1] 윤재학, 박건태 "물리적인 전력소자 모델을 이용한 직·병렬 운전 특성 해석", 2002년 전력전자 추계학술 대회.
- [2] Allen R. Hefner, Jr., Daniel M. Diebolt " An Experimentally Verified IGBT Model Implementation in the Saber Circuit Simulator", IEEE Trans. on Power Electronics, Vol. 9, No. 5, pp. 532-542, Sept. 1994,
- [3] Masafumi Tabata, Seiki Igarashi, Kazuo Kuroki "Control Method of Current Balancing for Parallel Connected IGBTs" Proceedings of 1998 International Symposium on Power Semiconductor Devices & ICs, Kyoto, pp. 101-104.