

소프트 스위칭 방식의 새로운 DC-DC 컨버터에 관한 연구

이봉준, 안태영
청주대학교 정보통신 공학부

A Study on The Novel Soft Switching DC-DC Converter

B.J. Lee and T.Y. Ahn

Division of Information and Communication Engineering, Chongju University

ABSTRACT

In this paper, we report the experimental results of the novel Soft-Switching DC-DC converter and synchronous rectifier. The experimental converter, that has a output voltage 3.3V, output current 20A, maximum power of 66W, switching frequency of 100kHz and input voltage range of 44-52V, has been successfully implemented. As a result, in the entire voltage range the measured full load efficiency was above 90%, and the output voltage was regulated at 3.3V within $\pm 3\%$ tolerance.

1. 서 론

최근 전자, 정보통신 기술의 발달로 인하여 통신과 관련된 여러 시장도 함께 소형화로 발전되어 가고 있는 추세이다. 더불어, 정보통신과 관련된 장비역시 더욱 소형화, 멀티미디어화, 복잡화 되면서 전원장치 또한 소형화 경량화 박형화가 더욱 요구되고 있는 실정이다. 일반적으로 스위칭 전원장치는 높은 스위칭 주파수로 전력을 변환시키기 때문에 커패시터 및 변압기와 같은 소자의 용량과 크기를 줄일 수 있고, 소형 경량화가 가능하며, 비교적 고효율의 전력변환이 용이하다는 특징이 있어서 통신기용 전원장치 등에 폭넓게 사용되고 있다.

본 논문에서는 저 전압 대 전류 출력에 적합한 소프트 스위칭 방식의 새로운 DC-DC 컨버터를 제안하였다. 제안된 회로는 기본적으로 하프 브릿지 회로에서 유도된 회로이므로 두 개의 스위치를 사용하며, 스위치에 걸리는 최대전압이 입력전압으로 제한되기 때문에 낮은 내압의 스위치로 구성이 가능하다. 또한 입출력을 절연하기 위한 변압기는 두

개의 코어로 구성됨으로 전류용량이 분담되어 코어의 크기를 줄일 수 있기 때문에 전원장치의 크기를 소형, 박형화 시킬 수 있다. 제안된 회로의 기본 동작 특성을 조사하기 위해 정상상태의 등가회로를 유도하였고, 등가 회로로부터 상태별 동작설명과 이론파형을 나타내었으며, 정상상태 해석을 통해서 입출력 특성을 밝혔다.

제안된 회로의 유효성을 검증하기 위해서 통신기용 전원장치에 적합한 실험회로를 구성하여 관찰하였다. 실험회로는 입력전압 44-52V, 출력 전압 3.3V, 부하전류 20A인 저 전압 대 전류용 DC-DC 컨버터로 설계하였고, 이때 스위칭 주파수는 100kHz로 하였다. 특히 출력 전류에 의한 정류기 손실을 줄이기 위해서 동기 정류방식을 채택하였고, 제어회로를 간단히 하기 위해서 전류 제어형 PWM IC로 구성하였다.^[1]

2. 소프트 스위칭 방식의 DC-DC 컨버터

논문에서 제안한 두개의 직렬 변압기를 이용한 새로운 소프트 스위칭 DC-DC 컨버터의 기본 회로도를 그림 1에 나타내었다. 그림에서 변압기는 두 개로 구성되었고, 커패시터 C_1 , C_2 , 스위치 Q_1 과 Q_2 는 반도체 스위치를 나타낸다. 2차측 구성은 배 전압 정류방식을 이용하여 대 전류에서 발생하는 정류기의 손실을 저감시키기 위해서 2차측의 정류회로를 기존의 다이오드 정류방식 대신에 MOSFET를 Q_3 과 Q_4 를 사용하여 동기 정류기를 (Synchronous rectifier) 구성하였으며 L_F 와 C_F 는 출력 필터로 사용하였다. 특히 두 개의 변압기를 사용하여 전력을 변환하고, 절연하기 때문에 변압기의 크기를 줄여서 사용할 수 있다는 특징이 있다. 또한 동기정류기에서 사용된 스위치는 별도의 구동회로를 사용하지 않고, 변압기의 권선을 추가

하여 스위치를 구동하는 자기구동 방식을 이용하였기 때문에 제어회로를 간단하게 하였다.

그림 1의 기본회로가 일정한 스위칭 주파수 f_s 와 일정한 시비율 D 에서 동작하며, 각 반도체 소자가 이상적 이라고 가정하면, 기본회로는 그림 2와 같은 등가회로로 구성된다. MOSFET를 이상적인 스위치로 가정하고, 스위치 Q_1, Q_2 는 내부 다이오드 기생 커패시터 C_{eq1}, C_{eq2} 를 모두 고려하였고 변압기는 자화 인덕턴스 L_{M1}, L_{M2} 와 누설인덕턴스 L_{LK} 를 고려하였다. 커패시터 C_1, C_2 에는 정상상태에서 정전압 V_{C1}, V_{C2} 로 등가화 했고, 2차측 L_f 와 필터, 부하를 한 개의 정전류원으로 등가 하였다.

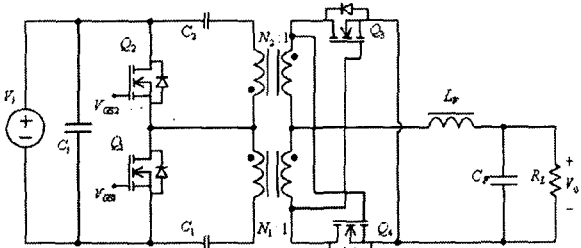


그림 1 두 개의 직렬 변압기를 이용한 새로운 소프트 스위칭 DC-DC 컨버터
Fig.1 The novel soft-switching DC-DC converter using Two series transformers

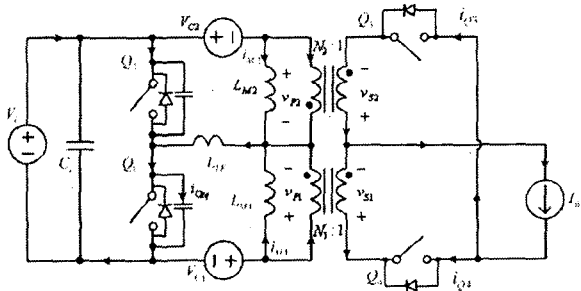
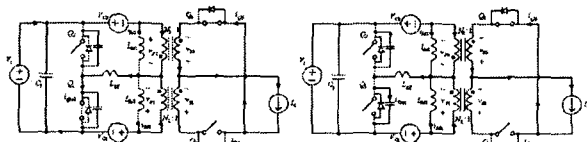
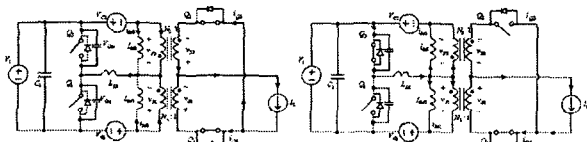


그림 2 등가 회로
Fig.2 Equivalent Circuit



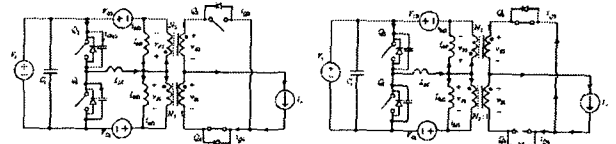
(a) $T_0 - T_1$

(b) $T_1 - T_2$



(c) $T_2 - T_3$

(d) $T_3 - T_4$



(e) $T_4 - T_5$

(f) $T_5 - T_6$

그림 3 각 상태별 등가회로

Fig. 3 Equivalent circuit for states of behavior

그림 2의 등가회로가 정상 상태에서 동작하는 경우 각 스위치 Q_1, Q_2, Q_3, Q_4 의 동작상태에 따라서 T_0 에서 T_6 까지 6개의 상태로 나눌 수 있으며 그림 3의 각 상태별 등가회로를 나타낼 수 있다. 그림 3의 상태별 등가회로와 그림 4의 이론 파형으로 회로의 동작은 다음과 같이 설명될 수 있다.

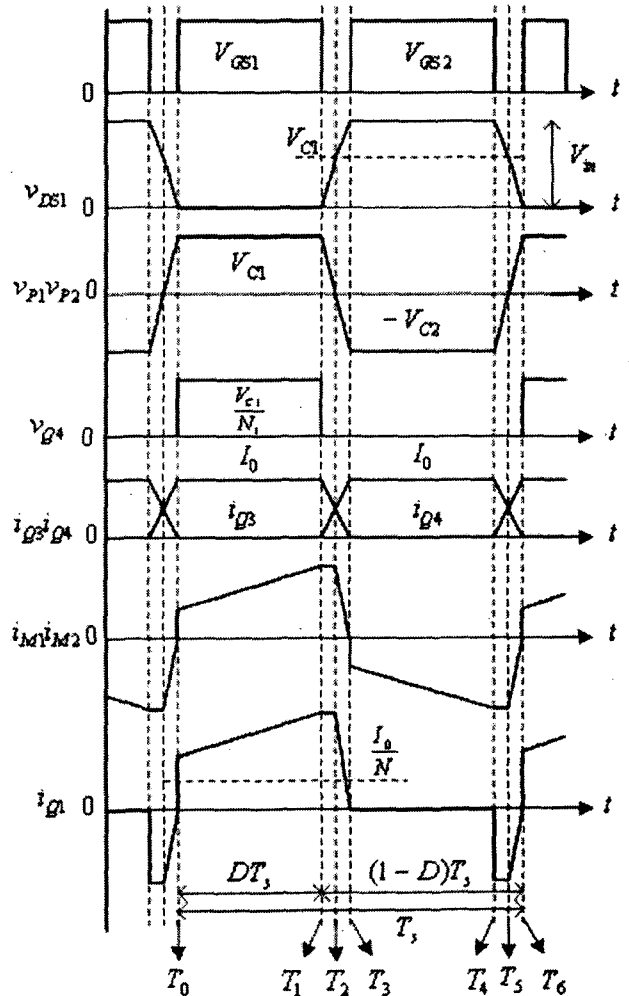


그림 4 각 상태별 이론 동작 파형

Fig. 4 Theoretical waveform for the states

일정한 데드타임을 가지고 스위칭 하는 V_{GS} 신호와 스위치 Q_1 과 Q_2 는 서로 DT_s 와 $(1-D)T_s$ 를 가지고 스위칭 신호에 의해서 제어된다.

그림 3 (a)은 스위치 Q_1 이 턴온 이 되면 1차측 변

압기에 v_{P1} 과 v_{P2} 에 V_{c1} 의 전압이 유기되고 권선비 N_2 에 의해서 2차측 전압이 유도되면, 동기 정류기 Q_3 을 턴온 Q_4 를 턴오프 시킨다. 자기 인덕턴스 L_{M2} 에 흐르는 전류와 $i_{Q_{sw1}}$ 흐르는 전류는 일정한 기울기를 가지고 증가한다.

그림 3 (b)은 스위치 Q_1 이 T_1 에서 턴오프 되면서 Q_2 의 등가용량 C_{eq2} 에 충전이 되었던 전압이 Q_1 의 등가용량 C_{eq1} 으로 i_{ceq1} 의 전류로 충전을 하고, T_2 에서 전압 V_{DS1} 이 V_{c1} 까지 선형적으로 증가한다.

그림 3 (c)은 T_2 에서 누설 인덕턴스 L_{LK} 와 C_{eq} 가 공진을 하면서 V_{DS1} 전압이 V_i 와 같아지게 된다. 2차측에 흐르는 전류는 i_{Q3} 턴온에서 턴오프로 진행을 하고 i_{Q4} 는 턴오프에서 턴온으로 동시에 진행을 하는 구간이다.

그림 3 (d)은 Q_2 가 제어신호에 의해서 턴온 되고, 1차측 트랜스포머에 v_{P1} 과 v_{P2} 에 $-V_{C2}$ 의 전압이 유기되면서 권선비 N_1 에 의해서 2차측 전압이 유도되면서 동기 정류기 Q_4 를 턴온 Q_3 을 턴오프 시킨다. L_{M1} 에 흐르는 전류는 일정한 기울기를 가지고 감소한다.

그림 3 (e)은 스위치 Q_2 가 T_4 에서 턴오프 되면서 Q_1 의 등가용량 C_{eq1} 에 충전이 되었던 전압이 Q_2 의 등가용량 C_{eq2} 에 i_{ceq2} 의 전류로 방전을 한다. T_5 에서 전압 V_{DS1} 이 V_{c1} 까지 선형적으로 감소한다.

그림 3 (f)은 누설 인덕턴스 L_{LK} 와 C_{eq} 가 공진을 하면서 V_{DS1} 전압이 최소가 되는 전압이 된다. 2차측 i_{Q3} 과 i_{Q4} 가 동시에 턴온과 턴오프가 되는 구간이다. 그림 3의 상태별 등가 회로와 그림 4의 이론 동작 파형으로부터 스위치 Q_1, Q_2, Q_3, Q_4 가 정상적인 동작을 수행함을 이론적인 파형으로 알 수가 있었다.

또한 스위치의 전압 스트레스의 크기가 입력전압임으로 낮은 내압의 MOSFET를 선택할 수 있을 뿐만 아니라 스위치 전압이 최소가 되었을 때 스위칭 하게 되므로 스위칭 손실을 저감 시킬 수 있고, MOSFET의 온(ON)저항도 낮출 수 있다. 그러므로 DC-DC 컨버터의 고 효율을 얻을 수 있다.

이상의 정상 상태 설명으로부터 데드 타임이 스위칭 주기에 비해 매우 작다고 가정 그림 2의 등가 회로의 출력전압은 다음 식으로 나타낼 수 있다.

$$V_i = V_{c1} + V_{c2} \quad (1)$$

$$V_0 = \frac{V_i \cdot 2D \cdot (1-D)}{N} \quad (2)$$

$$V_i = V_{DS} \quad (3)$$

식 (1)은 입력전압은 V_{C1} 과 V_{C2} 의 합이고, 식 (2)로부터 제안된 컨버터의 기본회로는 기존의 비대칭 하프브릿지 방식의 회로 방식과 마찬가지로 입력전압에 따라서 시비율이 0.5 이하로 제한된다는 것을 알 수 있다. 또한, 스위치에 걸리는 최대전압은 식 (3)에서 알 수 있듯이 입력전압과 같아지기 때문에 낮은 전압정격의 스위치를 사용할 수 있다는 것을 알 수 있다.

3. 실험 결과

앞 절에서 언급한 소프트 스위칭 방식의 새로운 DC-DC 컨버터의 특성을 검토하기 위해서 실험 회로를 구성하였으며, 전기적인 사양을 표 1에 정리하였다. 표 1의 사양으로부터 실험회로는 확장성과 신뢰성을 고려하여 전류제어 방식으로 제어회로를 구성하였다. 제어 회로는 1, 2차 절연을 위해서 포토커플러를 사용하였으며, 1차측 스위치에 흐르는 전류를 검출하기 위해 전류저항 R_s 를 사용하였다. 2차측 동기 정류기의 도통손실을 줄이기 위해서 각각 3개를 병렬로 사용하였고, 따라서 2차측 MOSFET를 총 6개를 사용하여 정류회로에서 발생하는 손실을 최소화하였다. 또한 두개의 변압기를 사용하여 전류의 용량을 분담했고, 자성체 코어는 RM10을 사용하였고, 인덕터는 PQ2016의 페라이트 코어를 사용하였다. 표 2에 변압기와 인덕터의 파라미터를 정리하여 나타내었다.

그림 5에서는 실험회로가 48V 입력전압에서 부하전류가 20A에서 스위치의 전압 V_{DS1} 과 V_{GS1} 의 전압파형, 스위치의 전압 V_{DS1} 과 변압기의 전류파형 i_T , 변압기의 V_{P2} 전압과 변압기의 전류파형 i_T ,을 나타내었다. 실험파형으로부터 스위치가 영전압 스위칭(Zero Voltage Switching)을 하고 있으며 변압기는 정상적인 리셋 동작이 수행되고 있다는 것을 확인할 수 있었다. 또한 스위치에 걸리는 전압의 최대값이 입력전압으로 제한된다는 사실을 실험 파형에서 보여 주고 있다.

그림 6에서 부하전류와 입력전압에 따른 전력 변환 효율을 측정하여 나타내었다. 그림에서 44, 48, 52V를 각각 측정하였고, 최대 효율은 8A에서 93.5%이며, 최대 부하에서 약 90%를 나타내고 있

다. 부하전류가 5A 이상에서 44, 48, 52V 모두 효율이 약 90% 이상으로 최대 부하까지 진행을 하고 있는 것을 볼 수가 있다.

그림 7는 부하전류와 입력전압에 따른 전력 손실을 보여주고 있다. 그림에서 최대 손실은 최대 부하에서 6.99W를 나타내고 있다.

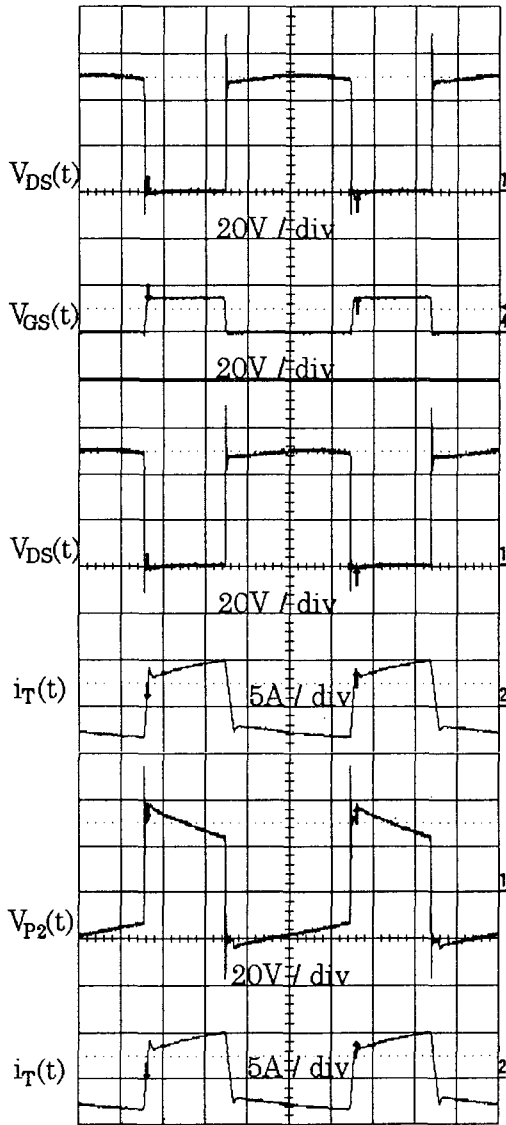


그림 5 실험 파형 $V_i = 48$ $i_o = 20A$
Fig. 5 Experimental waveform

표 1 실험 회로의 설계 사양
Table 1 Design of experimental circuit

Parameters	Var	Value	unit
Input Voltage range	V_s	44-52	V
Normal input voltage	V_s	48	V
Output voltage	V_o	3.3	V
Maximum load current	I_o	20	A
Maximum power	P_o	66	W
Switching frequency	f_s	100	kHz

표 2 트랜스포머와 인덕터
Table 2 Transformer and inductor

	Parameters	Name	Value	Unit
Transformer	Core	RM10	8	mm
	Inductance	L_M	133	μH
	Trans ratio	N_1, N_2	6	-
	Leakage inductance	L_{LK}	1.37	μH
Inductor	core	PQ2016	1.3	mm
	Inductance	L_1	1.53	μH
	Turns	N	2	-

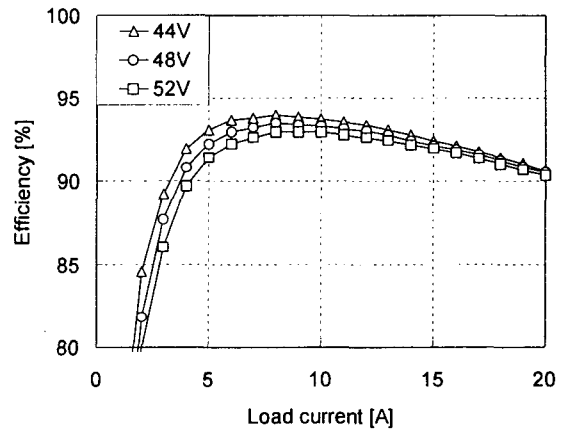


그림 6 부하 전류와 입력 전압에 따른 전력변환 효율
Fig. 6 Power conversion efficiency for load current and input voltage

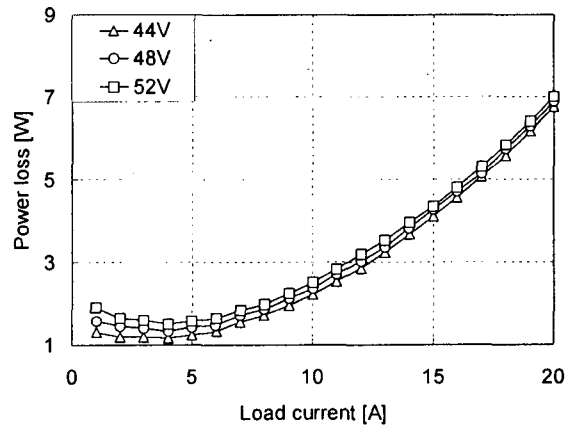


그림 7 부하 전류와 입력 전압에 따른 전력손실
Fig. 7 Power loss for load current and input voltage

4. 결 론

본 논문에서는 저 전압 대 전류 출력에 적합한 소프트 스위칭 방식의 새로운 DC-DC 컨버터를 제안하였다. 제안된 회로는 기본적으로 두 개의 스위치를 사용하며, 스위치에 걸리는 최대전압이 입력 전압으로 제한되기 때문에 낮은 내압의 스위치로 구성이 가능하다. 또한 입출력을 절연하기 위한 변

압기는 두 개의 코어로 구성됨으로서 전류용량이 분담되어 코어의 크기를 줄일 수 있기 때문에 전원 장치의 크기를 소형, 박형화 시킬 수 있었다.

제안된 회로의 기본 동작 특성을 검토하기 위해 정상상태의 등가회로를 유도하였고, 등가회로로부터 상태별 동작설명과 이론파형을 나타내었으며, 정상상태 해석을 통해서 입출력 특성을 밝혔다.

또한 회로의 유효성을 검증하기 위해서 통신기기용 전원장치에 적합한 실험회로를 구성하여 관찰하였다. 실험회로는 입력 전압 44-52V, 출력 전압 3.3V, 부하전류 20A인 저 전압 대 전류용 DC-DC 컨버터로 설계하였다. 실험 결과 출력전압은 정상 동작 범위에서 안정적으로 동작을 수행 하였으며, 중 부하에서 최대 효율이 93.5%를 보였고, 최대 부하에서 약 90%의 전력 변환 효율을 얻을 수 있었다.

이 연구는 과학 기술부·한국과학재단 지정 청주대학교 정보통신 연구 센터의 지원에 의한 것입니다.

참 고 문 헌

- [1] Haruo Watanabe, Hirofumi Matsuo, "Design oriented analysis of a novel soft-switching DC-DC converter with 2V/20A DC output", Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual, Volume: 2, 17-21, June 2001.