

동기정류기를 이용한 저전압/대전류용 DC-DC 컨버터

황선민
동양계전공업(주)

The Low Voltage and High Current DC-DC Converter Using Synchronous Rectifier

S.M. Hwang
Dongyang Instrument IND. CO., LTD

ABSTRACT

In this paper, we report the experimental results of the Forward-flyback DC-DC converter with current doubler and synchronous rectifier. The experimental converter, that has a output voltage 3.3V, output current 20A, maximum power of 66W, switching frequency of 290kHz and input voltage range of 36-75V, has been successfully implemented. As a result, in the entire voltage range the measured full load efficiency was above 85%, and the output voltage was regulated at 3.3V within $\pm 3\%$ tolerance.

해서 현재 사용되고 있는 정보의 처리 능력보다 훨씬 많은 용량을 처리하기 위한 고속, 대용량 시스템이 필요하게 되었다. 이러한 서비스 처리능력의 확대는 향상된 고속의 연산처리를 요구하게 되었고, 고성능이면서 고속의 프로세서를 장착한 시스템이 필요하게 되었다. 한정된 프로세서의 물리적 크기 때문에 동작속도는 최대 소비전력에 의해서 제한 받는다. 즉, 프로세서의 소비전력 P 는 다음과 같이 계산된다.

$$P = \frac{1}{2} C_o V^2 f \quad [W] \quad (1)$$

단, C_o 는 프로세서의 게이트 등가용량, V 는 동작전압, f 는 동작 주파수이다. 식 1에서 알 수 있듯이, 한정된 소비전력에서 고속의 연산이 가능한 프로세서를 설계하기 위해서는 동작전원의 전압을 낮추면서 출력전류를 높이지 않으면 안 된다^[1,2].

본 논문에서는 통신기용 전원장치에 적용하기 위해서 3.3V/20A급 저전압 대전류용 Forward-Flyback DC-DC 컨버터를 제작, 시험하였고, 그 결과를 보고하였다. 입력 전압은 통신기용 전원장치에 적합하도록 36-75V으로 설계하였고, 스위칭 주파수는 290kHz로 하였다. 또한 확장성과 신뢰성을 고려하여 전류제어용 IC를 사용하여 출력 전압을 제어시켰고, 대 전류에서 전도손실 등을 억제하기 위해서 동기정류 및 배전류 정류 방식을 적용하였다. 그 결과 제작된 컨버터는 3% 이내로 출력 전압이 안정되었고, 중 부하에서 88%, 최대 부하에서 87% 이상의 전력변환 효율을 얻을 수 있었다^[1].

1. 서 론

최근 이동통신 기기의 수요가 급증하면서 통신 관련 장비의 시장도 함께 증가하고 있다. 특히 교환기 및 중계기 등에 안정된 전원을 공급하는 전원장치의 용량은 매년 증가하면서 신뢰성은 더욱 높게 요구되고 있다. 이러한 전원장치는 시스템에서 필요한 전력을 안정적으로 공급하면서 필요한 공간은 최소화시키지 않으면 안 된다. 따라서 시스템에서 요구하는 공간을 최소화시키기 위해서는 전원장치를 소형·경량·박형화 시키면서 전력 변환 효율을 높여서 방열판 등 불필요한 소자의 크기를 줄이는 것이다. 일반적으로 스위칭 전원장치는 높은 스위칭 주파수로 전력을 변환시키기 때문에 커패시터 및 변압기와 같은 소자의 용량과 크기를 줄일 수 있고, 소형 경량화가 가능하며, 비교적 고효율의 전력변환이 용이하다는 특징이 있어서 통신기용 전원장치 등에 폭넓게 사용되고 있다.

한편, 통신 교환기 및 중계기에서 필요한 전원장치의 외형은 효율적인 시스템의 설계를 위해, 과거의 독립된 모듈 방식에서 인쇄회로 기판(PCB) 위에 직접 장착할 수 있는 온 보드(On board) 형태로 전환되면서 기술적으로 해결해야 할 문제들이 다수 대두되었다. 예를 들면 온 보드형 전원장치인 경우, 전원장치에 요구되는 높이가 제한되고, 별도의 방열판 없이 정격출력을 낼 수 있는 높은 효율이 요구된다. 더구나 통신 시스템의 기능과 용량이 점차 증가하고 있으며, 좀더 다양한 서비스를 위

2. 동기정류기를 이용한 DC-DC 컨버터

그림 1은 배전류 및 동기정류기를 갖는 DC-DC 컨버터의 기본 회로를 나타내었다^[3,4]. 그림에서 1차 측에서는 주 스위치 Q_1 과 변압기의 리셋 동작을 위해서 보조 스위치 Q_2 와 커패시터 C_d 이 구성되었다. 2차 측의 인덕터 L_1 과 L_2 , 스위치 Q_3 과 Q_4 가 배전류 정류기를 구성한다. 특히 대전류에서 발생하는 정류기의 손실을 저감시키기 위해서 2차 측의 정류 회로를 기존의 다이오드 정류방식 대신 MOSFET를 사용한 동기정류 방식으로 대체하였다^[5].

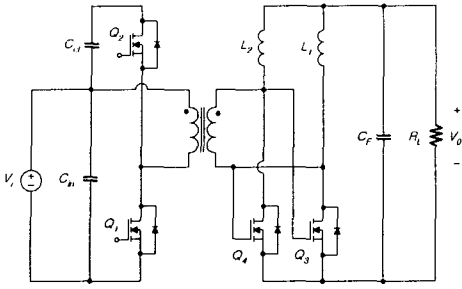


그림 1. 배전류 및 동기정류기를 갖는 Forward-Flyback DC-DC 컨버터의 기본 회로

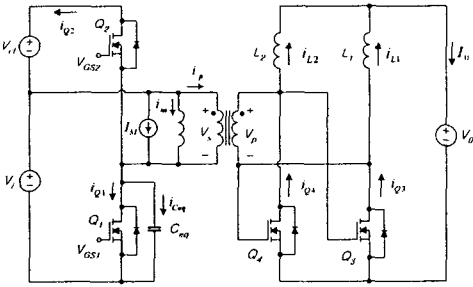


그림 2. 배전류 및 동기정류기를 갖는 Forward-Flyback DC-DC 컨버터의 등가 회로

각 소자가 이상적인 특성을 갖는다고 가정하면, 그림 1의 회로는 그림 2와 같은 등가회로를 구성할 수 있다. 이때, 스위치 \$Q_1\$과 \$Q_2\$는 기생커패시터 \$C_{eq}\$만 고려하였고, 변압기는 자기 인덕턴스 \$L_m\$과 1, 2차 누설 인덕턴스 \$L_{lkp}, L_{lks}\$를 고려하였다. 또한 커패시터 \$C_d\$과 출력 커패시터 \$C_F\$는 각각 정전압 \$V_{d0}\$과 \$V_{o0}\$로 등가 하였다^[4]. 그림 2의 배전류 및 동기정류기를 갖는 Forward-Flyback DC-DC 컨버터의 등가 회로가 정상상태에서 동작하는 경우, 각 스위치 \$Q_1, Q_2, Q_3, Q_4\$의 동작상태에 따라서 \$t_0\$에서 \$t_6\$까지 6개의 상태로 나누어진다^[4]. 그림 3에서는 각 6개의 상태별 등가회로를 나타내었다. 그림 4에서는 각 상태에 대한 이상적인 동작 파형을 나타내었다. 이때 두 개의 스위치 \$Q_3\$과 \$Q_4\$는 일정한 데드타임을 갖는 스위칭 신호에 의해서 제어된다.

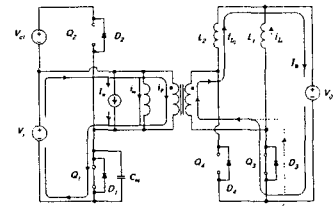
각 상태별 등가회로와 이론 동작 파형으로부터 주 스위치의 전압이 일정한 전압으로 제한된다는 것을 알 수 있으며, 이때 스위치의 전압은 변압기의 전압 파형으로부터 다음 식으로 간단히 나타낼 수 있다. 이때 데드타임이 스위칭 주기에 비해 매우 작다고 가정하였다.

$$V_{DS1}^{max} = V_i + V_i \left(\frac{D}{1-D} \right) \quad (2)$$

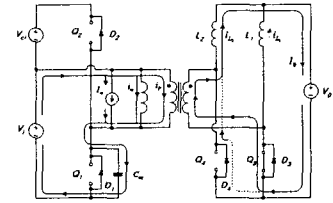
또한, 출력전압은 다음 식과 같이 나타난다.

$$V_o = D \left(\frac{V_i}{N} \right) - V_F \quad (3)$$

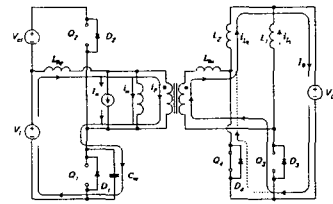
이때 \$N\$은 변압기의 권선비, \$V_F\$는 2차측의 전압 강하분이다. 식 (2)를 (3)에 대입하여 정리하면, 권선비 \$N\$은 스위치의 최대 정격전압으로 구할 수 있다는 것을 알 수 있다. 한편, 변압기의 2차 측 전압 \$v_s\$가 동기정류기를 구



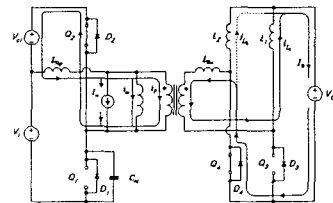
(a) T0



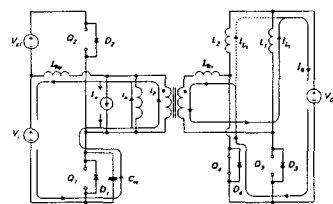
(b) T1



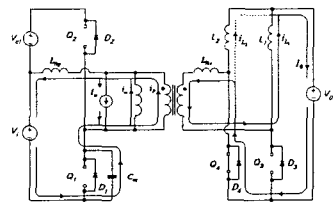
(c) T2



(d) T3



(e) T4



(f) T5

그림 3. 각 상태별 등가 회로

성하는 스위치 \$Q_3, Q_4\$의 게이트 전압으로 인가되기 때문에 전도 손실의 대부분을 결정하는 온(on) 저항을 낮추기 위해서 충분히 높은 전압으로 인가할 필요가 있다. 그림 4의 파형으로부터 \$Q_3, Q_4\$가 정상적인 스위칭 동작과 동기정류기의 기능을 수행하고 있음을 알 수 있다. 특히 상태 T6에서 스위치의 전압 \$v_{DS1}\$이 턴 온 되는 순간 변압기의 1차측 누설 인덕턴스 \$L_{lkp}\$와 등가 커패시턴스 \$C_{eq}\$에 의해서 공진하고, 그 결과 영전압 스위칭에 의한 스위칭 손실이 저감될 것으로 기대된다.

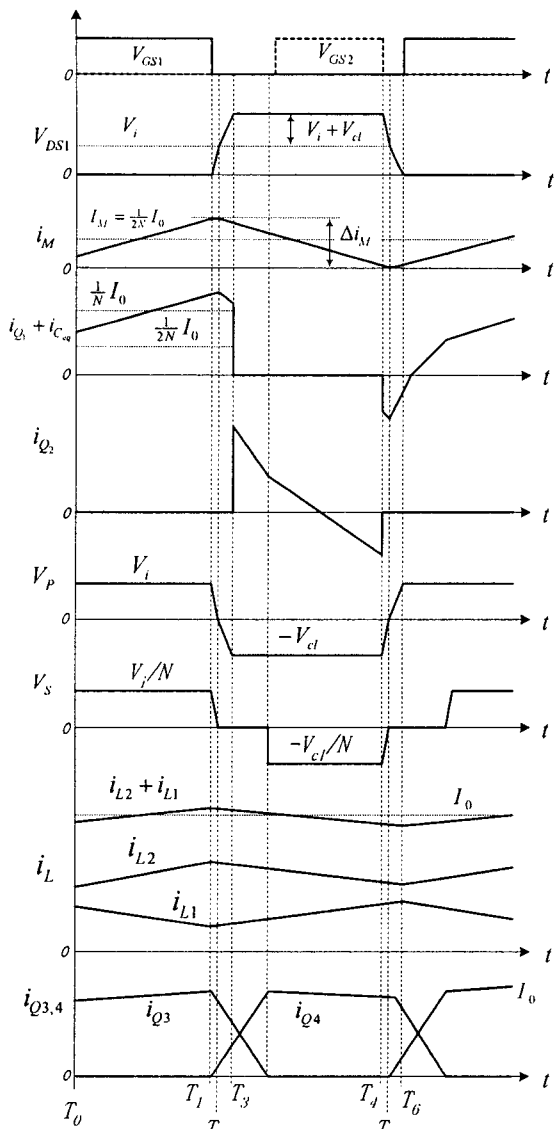


그림 4. 각 상태별 이론 동작 파형

3. 실험 결과

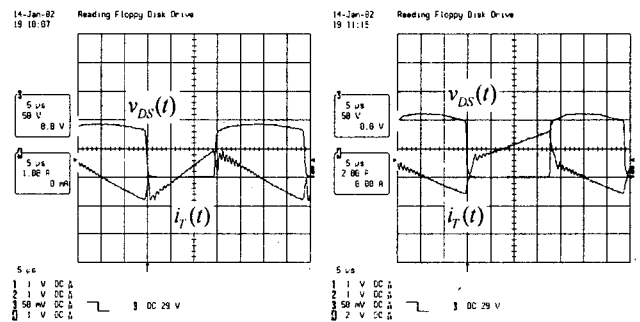
앞 절에서 언급한 배전류 및 동기정류기를 갖는 Forward-Flyback DC-DC 컨버터의 특성을 검토하기 위해서 표 1과 같은 사양의 실험회로를 구성하였다. 입력전압은 48V이며, 출력전압은 3.3V, 출력은 66W, 스위칭 주파수는 290kHz이다. 최대의 전력변환 효율을 얻기 위해서 데드 타임과 스위칭 주파수는 회로를 구성한 후에 재조정되었으며, 확장성과 신뢰성 등을 고려하여 전류제어 방식을 사용하였다. 또한, 동기정류기는 30V/11.5A, 12.5mΩ의 정격인 MOSFET 3개씩을 병렬로 구성하였다.

그림 5에는 실험회로가 48V 입력 전압에서 무 부하 및 최대 부하일 때, 스위치 전압과 변압기 전류의 실험 파형을 나타내고 있다. 파형으로부터 주 스위치가 영전압 스위칭하고 있으며, 변압기는 정상적인 리셋동작이 수행되고 있다는 것을 확인 할 수 있다.

그림 6에서는 3개의 입력전압에 대해 실험 회로의 전력변환 효율을 측정하여 정리한 것이다. 그림에서 최대 효율은 입력전압이 48V, 출력전류가 약 15A일 때 발생하며, 측정 효율은 88.3%를 나타내었다. 최대부하에서도 48V일 때 약 87%의 효율을 얻을 수 있었다. 이때 실험 회로의 출력전압은 정상 동작 범위 내에서 최대 3% 이내로 안정되었다.

표 1. 실험회로의 설계사양

항 목	기 호	값	단 위
입력 전압 범위	V_S	36 - 75	V
출력 전압	V_O	3.3	V
최대 출력 전류	I_O	20	A
최대 출력 전력	P_O	66	W
스위칭 주파수	f_s	290	kHz
목표 효율	η	85 이상	%



(a) $V=48V, I_o=0A$

(b) $V=48V, I_o=25A$

그림 5. 스위치 전압과 변압기 전류의 실험 파형

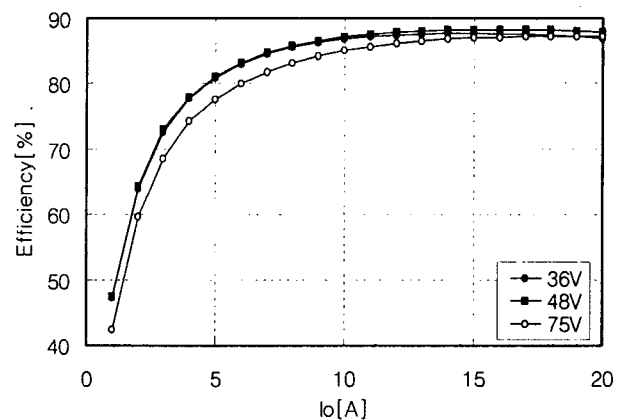


그림 6. 실험 회로의 전력변환 효율

4. 결 론

본 논문에서는 저전압 대전류용 Forward-Flyback DC-DC 컨버터를 제작, 시험하여 그 결과를 보고하였다. 입력전압은 통신기용 전원장치에 적합하도록 36-75V, 출력전압은 3.3V, 출력전류는 20A, 66W급으로 설계하였고,

스위칭 주파수는 290kHz로 하였다. 또한 확장성과 신뢰성을 고려하여 전류제어 방식을 사용하여 출력전압을 제어시켰고, 대전류에서 전도손실 등을 억제하기 위해서 동기정류 및 배전류 정류 방식을 적용하였다.

실험 결과 출력전압은 정상 동작 범위 내에서 최대 3% 이내로 안정되었고, 중 부하에서 88%, 최대 부하에서 87%의 전력변환 효율을 얻을 수 있었다. 또한, 출력전류가 중 부하 이상에서는 다이오드 정류 방식에 비해서 동기정류방식의 효율이 약 7-9% 정도 상승하며, 따라서 동기 정류 방식이 약 7W의 컨버터 내부 손실을 저감시킬 수 있다는 것을 알 수 있었다.

참 고 문 헌

- [1] Haruo Watanabe, Hirofumi Matsuo, Haruhiko Hatakeyama, "Analysis of the Novel Soft Switching DC-DC Converter with Low Output Voltage," IEEE PESC 00. pp. 1503-1509, 2000.
- [2] Haruo Watanabe, Hirofumi Matsuo, Haruhiko Hatakeyama, "Design Oriented Analysis of a novel Soft-Switching DC-DC Converter with 2V/20A DC Output," IEEE PESC 01. pp. 884-889, 2001.
- [3] 엄재은, 김희준, 안태영, "능동 클램프 영전압 스위칭 PWM 포워드 컨버터에 관한 연구", 대한전기학회 춘계 전력전자연구회 논문집, pp. 20-24, 1997.
- [4] Laszlo Huber, Milan M. Jovanovic', "Forward- Flyback Converter with Current Doubler Rectifier: Analysis, Design, and Evaluation Results," IEEE Trans. on Power Electronics, vol. 14, No. 1, pp. 184-192, January 1999.
- [5] Yuri Panov and Milan M. Jovanovic', "Design and Performance Evaluation of Low-Voltage/ High Current DC-DC On Board Moudules" IEEE Trans. on Power Electronics, vol. 16, No. 1, January 2001.