

다목적 실용위성 2호 DC-DC 컨버터의 환경시험에 관한 연구

박희성, 장성수, 박성우, 장진백, 이종인
한국항공우주연구원

A Study of environment test for DC-DC Converter of KOMPSAT-2

H.S. Park, S.S. Jang, S.W. Park, J.B. Jang, and J.I. Lee
Korea Aerospace Research Institute

ABSTRACT

DC-DC converter for KOMPSAT-2 has been developed to meet the converter requirement in the PCU equipment specification. The function and capability have been verified by the simulation, functional and environmental test during the KOMPSAT-2 development period.

PCU(Power Control Unit)가 우주환경에서 정상적인 동작을 할 수 있는지를 검증하기 위해 Random Vibration, Thermal Cycling, Thermal Vacuum과 같은 환경시험을 수행하였다. 본 장에서는 우주비행 모델용 PCU에 적용된 환경시험의 스펙과 방법에 관해 기술코자 한다.

1. 서 론

다목적 실용위성 2호는 685Km 고도의 태양동기 궤도에서 하루 14.5번 지구를 선회하며, 이때 지상의 환경과 다른 다양한 악조건을 접하게 된다. 이러한 우주환경에서 위성 내부의 DC-DC 컨버터는 저 전력을 사용하는 주요 전장품의 입력 전원으로 사용된다. 그리고 컨버터의 성능은 위성의 수명과 직결되므로 높은 신뢰성이 요구된다. 따라서 위성의 임무기간 동안 DC-DC 컨버터의 동작 특성을 분석하기 위하여 우주환경을 모사한 시험장비에서 컨버터의 성능검증이 반드시 필요하다.

본 논문에서는 다목적 실용위성 2호 DC-DC 컨버터의 제작 및 우주환경시험, 그리고 컨버터의 성능에 관해 고찰해 보았다.

2. 환경시험

KOMPSAT-2 DC-DC 컨버터는 1차 전력버스(28V±6V)로부터 전력을 공급받아 2차 전원 +5.45V, ±15V를 생성한다. 이 컨버터의 전력 용량은 KOMPSAT 1호기의 경우 60W이었으며, 2호기는 90W급으로서 1호기의 Heritage를 이용하여 개발하였다. 본 연구에서는 DC-DC 컨버터와 각 전장품에 전원 분배를 위한 릴레이를 내장하고 있는

2.1 Random Vibration

위성체는 지상에서 발사되어 궤도에 진입하는 동안 진동의 영향을 받는다. 이러한 진동의 영향을 받았을 때 PCU가 진동을 견딜 수 있는지를 확인하기 위해 랜덤 진동 시험을 거치게 된다. 시험은 유닛의 X, Y, Z축에 관해 각각 수행 되었으며 KOMPSAT-2를 위한 진동시험의 시험 조건은 그림 1과 같이 overall 10[G]의 진동을 가하였다.

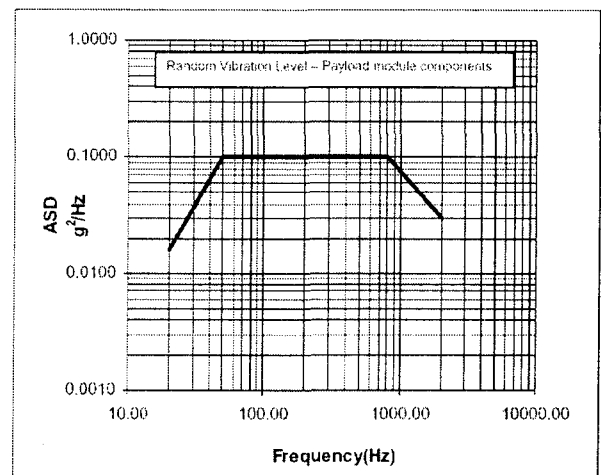


그림 1 PCU를 위한 랜덤 진동 기준
Fig. 1 Random Vibration Level for PCU

진동시험의 과정은 시험 전 기능 시험을 수행하고, 시험 동안 전원을 인가하여 진동 중의 데이터를 수집한다. 시험 종료 후 최종적으로 기능 시험

을 수행하여 PCU의 정상 동작을 확인하였다.

2.2 Thermal Cycling\Thermal Vacuum

온도 및 주위 압력에 관한 시험으로써 그림 2는 위성 전장품의 온도에 관한 설계와 테스트의 한계점을 표현해 준다. 본 연구에 사용한 PCU의 우주 비행 모델에서는 Acceptance Limits(-22°C ~ 50°C)에서 시험을 수행하였다.

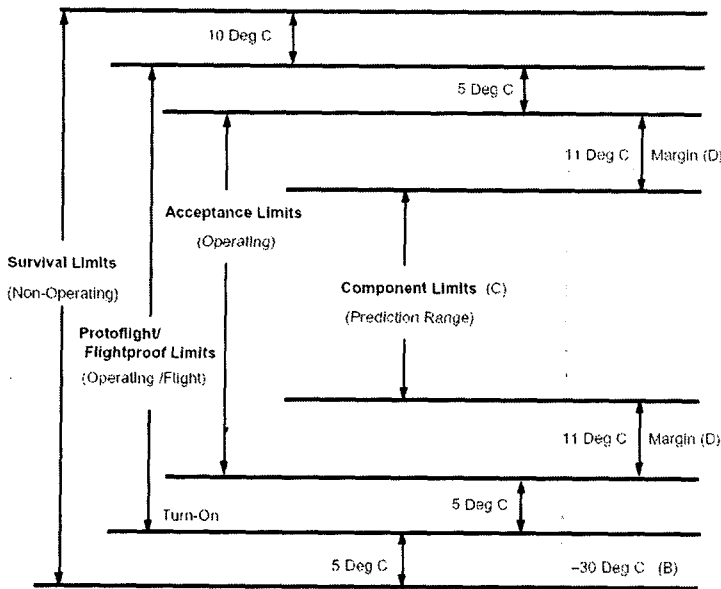


그림 2 온도 설계와 시험 한계
Fig. 2 Temperature Design and Test Limits

T/C(Thermal Cycling) 시험은 대기 압력에서의 재료나 제작상의 결함을 찾기 위해 수행한다. T/C 시험을 위해서 시험 요건으로 정한 최소 8번의 사이클을 수행하였으며, 시험 동안의 시간적 순서는 그림 3과 같이 수행하였다. 초기의 사이클은 제품의 오염과 응축 효과를 최소화 하고자 (+)의 온도 기울기로 시작하였으며, 마지막 사이클에서는 낮은 온도에서 끝나게 되어 +35°C까지 상승시킨 후 대기 온도로 돌아오도록 함으로써 응축 효과를 최소화 하였다. Thermal soak 기간에는 환경시험의 조건에 맞추어 처음과 마지막 사이클 동안 최소 6시간의 고온과 저온 상태를 유지하였으며, 중간 사이클 동안에는 고온과 저온을 1시간 이상 유지하였다. 또한 thermal soak 동안의 측정은 온도가 안정화된 후 전원을 인가한 시점부터 시작하였다.

T/V(Thermal Vacuum)시험은 T/C와 같은 온도 사이클을 적용하며, 대신 시험을 위한 압력을 1×10^{-5} 의 진공 상태로 만든 후 시험을 하였다.

3. 시뮬레이션 및 시험 결과

KOMPSAT-2의 DC-DC 컨버터에 적용하는 트랜스포머 및 인덕터는 우주환경에서의 악조건에서 견디기 위하여 1호기의 우주 비행 모델에 기 적용한 Scotchcast 281의 재료를 사용하여 합침을 수행 하지만 국산화 기간동안 합침 및 T/V 시험 중 과도한 온도 상승에 의해 인덕턴스 값이 큰 폭으로 변동하는 현상이 발생하였다.

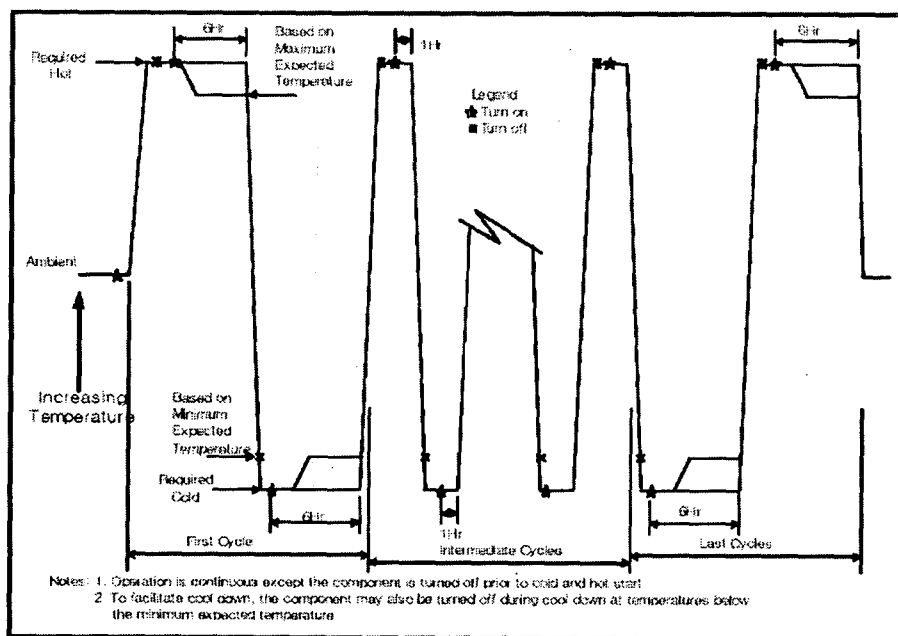


그림 3 써멀 사이클 프로파일
Fig. 3 Timeline for Thermal Cycle Profile

또한, 컨버터 개발 중 또 하나의 문제점은 트랜스포머 및 스너버 저항의 과도한 온도 상승이었으며, 원인으로서는 컨버터 보드와 컨버터 보드 지지 프레임 및 하우징 사이의 접촉 부족과 스너버 저항의 정격용량 부족임을 확인하였다. 그림 4은 컨버터 보드의 성능을 입증하기 위한 열 진공 시험 구성을 나타내며 표 1은 열 진공 시험 결과로서 컨버터 보드의 개선 전 및 개선 후의 각 부분 온도 측정 결과이다.

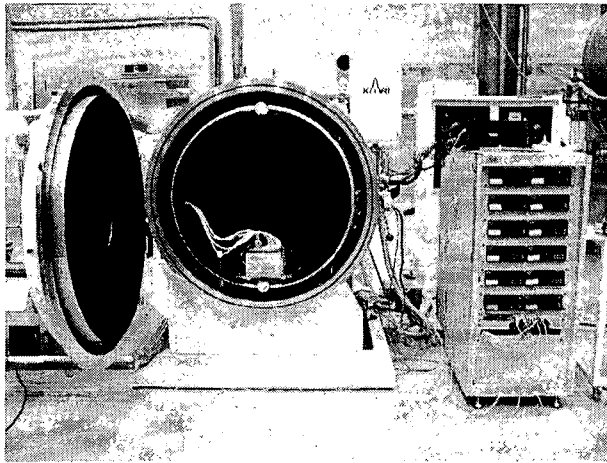


그림 4 열 진공 시험 구성

Fig. 4 The Configuration for Thermal Vacuum Test

표 1 열진공 시험 측정 결과

Table 1 The Results of Thermal Vacuum Test

Chamber Condition	Bakeout +55	Air Ambient	Vacuum Ambient	Vacuum Ambient	Vacuum Ambient	Vacuum Ambient
Test Condition	+28Vdc Voltage[V]	+231	+23.654	+23.6	+23.6	+23.640
	+28Vdc Current[A]	-	4.16	-	-	4.3
	+545Vdc Voltage[V]	+54	+5.3942	+5.4	+5.4	+5.4033
	+545Vdc Current[A]	85	8.505	8.5	8.8	8.490
	+15Vdc Voltage[V]	+15.2	+14.578	+14.6	+14.5	+15.352
	+15Vdc Current[A]	1.1	1.103	1.1	1.17	1.1
	-15Vdc Voltage[V]	-15.2	-14.633	-14.6	-14.5	-15.389
	-15Vdc Current[A]	1.2	1.2	1.2	1.28	1.2
	Input Power[W]	-	98.874	-	-	101.652
	Output Power[W]	80.86	79.517	79.48	88.445	81.228
Power Loss[W]	-	19.357	-	-	20.424	
Efficiency[%]	-	80.042	-	-	79.908	
Primary (C)	Capacitor(C22)	-	39.74	48.48	53.93	43.01
	Transformer(T1) surface	127.38	47.93	66.47	76.13	43.57
	Transformer(T1) board	93.49	42.06	53.88	60.38	43.45
	Inductor(L3)	104.28	45.42	59.97	68.17	43.43
	Snubber resistor(R32)	1.00E+09	49.24	64.21	72.07	43.64
	Diode(CR11)	91.52	40.79	52.16	57.91	43.11
	FET(Q6)	83.37	39.05	51.91	57.83	43.39
	Current Sensing Resistor(R29)	101.74	48.77	64.07	73.01	43.73
	IC(U3,1644)	-	49.42	62.02	68.93	43.61
	Converter Frame	90.84	37.28	48.97	54.39	43.35
Redundant (C)	Capacitor(C22) Board	-	38.26	47.88	53.23	42.51
	Inductor(L3) Board	98.35	42.25	54.21	60.82	42.85
	Housing inner bottom	-	33.84	42.59	46.74	41.69
	Capacitor(C22)	-	35.53	39.85	49.27	47.35
	Transformer(T1) surface	-	35.47	39.91	49.37	66.63
	Transformer(T1) board	-	36.18	45.45	50.01	52.83
	Inductor(L3)	-	-	-	-	-
	Snubber resistor(R32)	-	35.36	44.81	49.43	62.64
	Diode(CR11)	-	35.14	44.27	48.76	51.17
	FET(Q6)	-	35.51	44.42	48.96	48.31
Redundant (C)	Current Sensing Resistor(R29)	-	35.45	44.76	49.35	62.44
	IC(U3,1644)	-	36.01	44.68	49.16	57.91
	Converter Frame	-	36.32	45.27	49.74	47.74
	Capacitor(C22) Board	-	36.45	45.61	50.19	48.38
	Inductor(L3) Board	-	36.09	45.28	49.83	53.02
	Housing inner bottom	-	34.73	45.79	48.07	42.39

함침 후의 DC-DC 컨버터 트랜스포머의 인덕턴스 값 변화는 약 50%까지 감소하였으며, 이에 대한 분석을 수행하기 위하여 함침 전후의 측정된 인덕턴스 및 누설 인덕턴스 값을 활용하여 시뮬레이션을 수행하였다.

그림 5 및 그림 6은 함침 전, 컨버터 입력으로부터 +5.45V 출력단의 시뮬레이션을 위한 등가 모델이며 그림 6은 결과 파형이다. 그림 7 및 그림 8은 함침 후의 시뮬레이션 등가 모델과 분석결과이다. 그리고 그림 9는 컨버터의 실험 결과를 나타낸다. 그림 5와 그림 7의 등가 모델에서 보는 바와 같이 컨버터의 인덕턴스 값이 변하였음에도 결과파형인 그림 6과 그림 8에서 보이는 바와 같이 미세한 차이만 확인되어 컨버터가 정상 동작함을 확인할 수 있었다.

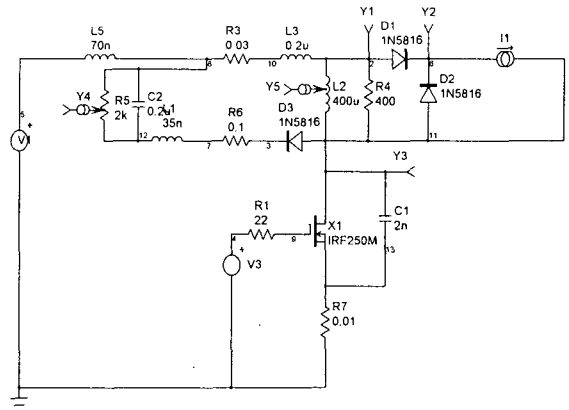


그림 5 DC-DC 컨버터 함침 전 등가 모델
Fig. 5 The Equivalent Model of The DC-DC Converter before Impregnation

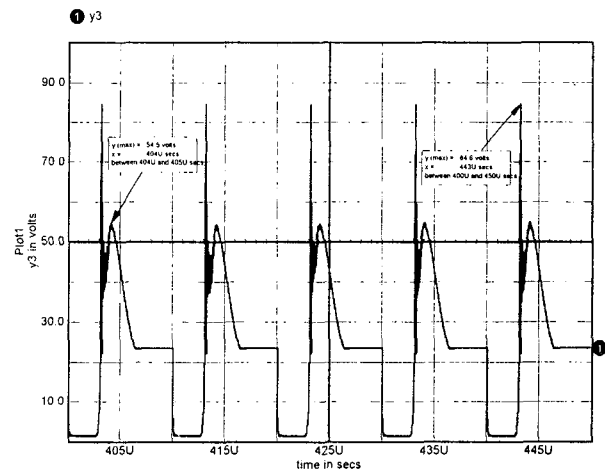


그림 6 함침 전 FET d-s 시뮬레이션 파형
Fig. 6 The Simulation Wave of FET d-s before Impregnation

4. 결 론

위에 기술한 바와 같이 다목적 실용위성 2호 우주비행 모델의 DC-DC 컨버터를 제작하였으며, 진동시험 및 T/C, T/V의 환경시험을 수행하여 우주 환경에서의 정상 동작 가능성을 확인하였다. 또한, 시험동안에 문제시 되는 컨버터의 인덕턴스 값의 변화가 시스템에 미치는 영향을 시뮬레이션을 통해 해석하고 실제 파형과 비교하여 제작한 컨버터의 타당성을 입증하였다.

참 고 문 헌

- [1] KARI, KOMPSAT-2 Equipment Specification for Power Control Unit, K2-SP-440-00.7
- [2] KARI, KOMPSAT-2 Components Environmental Design and Test Specification, K2-SP-330-001.
- [3] KARI, KOMPSAT-2 Critical Design Audit for Electrical Power Subsystem.

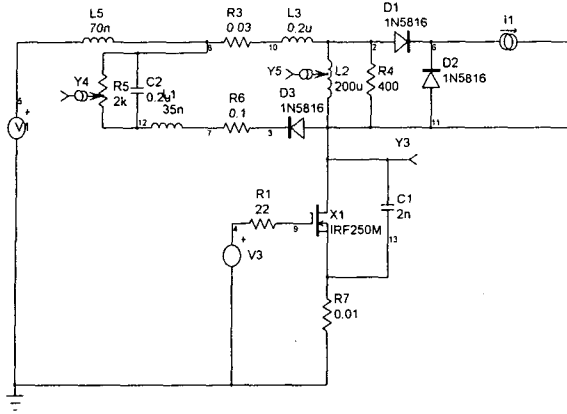


그림 7 DC-DC 컨버터 함침 후 등가 모델
Fig. 7 The Equivalent Model of The DC-DC Converter after Impregnation

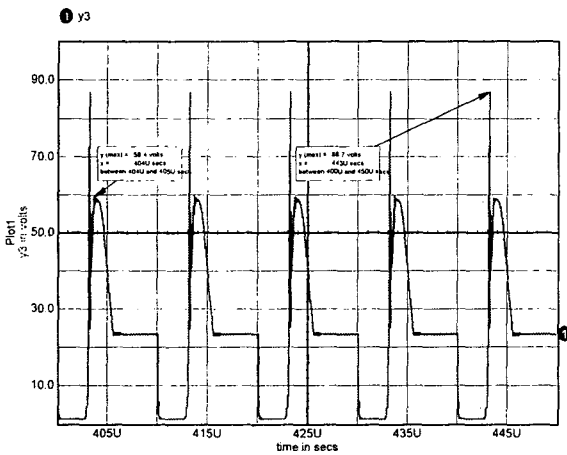


그림 8 함침 후 FET d-s 시뮬레이션 파형
Fig. 8 The Simulation Wave of FET d-s after Impregnation

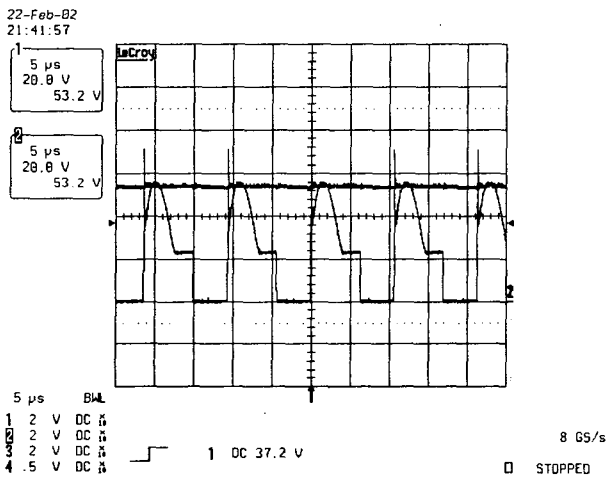


그림 9 FET 스위칭 파형(입력전압 23Vdc, 부하 90W)
Fig. 9 The FET's Switching Wave(Input Voltag=23Vdc, Load=90W)