

능동 클램프형 DC-DC 컨버터의 효율에 관한 연구

연제선, 안태영
청주대학교 정보통신공학부

A Study on Efficiency of Active Clamp Type DC-DC Converter

J.S. Yon, and T.Y. Ahn

Division of Information and Communication Engineering, Chongju University

ABSTRACT

In this paper, to analyze efficiency characteristic, one of important factors in design of DC-DC converter prototype, theoretically derived power loss of individual components generating in DC-DC converter and compared theoretical results with experimental results. For evaluation of results, active clamp type Forward DC-DC converter with synchronous rectifier was composed of experimental converter. Efficiency result measured in experimental converter was compared with theoretical efficiency result derived in this paper. In comparative results, a fact that derived theoretical value and experimental value comparatively correspond have been able to verify.

1. 서 론

스위칭 전원장치는 고효율이면서 소형화가 가능하기 때문에 산업 전반에 널리 사용되고 있는 추세이다. 특히 전원장치의 전력변환 효율은 회로의 내부 손실과 밀접한 관계가 있고, 손실이 증가함에 따라서 전원장치의 발열량이 비례하기 때문에 방열 설계에서 중요한 평가기준이 되기도 한다. 따라서 전원장치의 효율을 높이게 되면, 장치의 신뢰성이 높아지고, 운전 수명이 길어지며, 방열을 효율적으로 운용할 수 있기 때문에 제품의 외형을 소형화시킬 수가 있다. 전원장치의 전력 손실은 일반적으로 크게 세 개로 대별할 수 있다. 즉, 스위칭 손실, 전도 손실, 코어 손실이다. 이러한 손실을 특성별로 예측하거나, 분류할 수 있다면 손실 분석이 가능하기 때문에 효과적으로 손실을 저감시킬 수 있을 것이다.

본 논문에서는 스위칭 전원장치의 설계에서 중요한 요소 중의 하나인 효율 특성을 분석하기 위해서 전원장치 내부에서 발생하는 주 소자들의 손실을 이론적으로 유도하였고, 이론 결과와 실험 결과를 비교하였다. 유도된 이론 손실은 크게 전도 손실, 스위칭 손실, 코어 손실 등으로 세분화 하였으며, 특히 코어 손실은 코어 제조사의 데이터를 커브 피팅 등을 이용해서 함수화 하고 최종 유도식에 반영하였기 때문에 전체 손실 계산을 용이하게 할 수 있었다.^[1]

2. 능동 클램프형 파워드 컨버터

그림 1은 배전류 및 동기 정류기를 갖는 능동 클램프형 파워드 DC-DC 컨버터의 기본 회로를 나타내었다. 그림에서 1차측에서는 주 스위치 Q_1 과 변압기의 포화를 방지하기 위해서 보조 스위치 Q_2 와 커패시터 C_{cl} 이 구성되었다. 2차측의 인덕터 L_1 과 L_2 , 스위치 Q_3 와 Q_4 가 배전류 정류기(Current doubler rectifier)를 구성한다.

그림 1의 기본 회로가 일정한 스위칭 주파수 f_s 와 일정한 시비율 D 에서 동작하며, 각 소자가 이상적인 특성을 갖는다고 가정하면, 기본 회로는 그림 2와 같은 등가 회로를 구성할 수 있다. 이때, MOSFET를 사용한 반도체 스위치는 이상적인 스위치로 생각하였고, 단 스위치 Q_1 은 내부 다이오드와 기생커패시터 C_{cs} 만 고려하였다. 변압기 T 는 여자전류 I_m , 자기 인덕턴스 L_m 과 누설 인덕턴스 L_{lk} 를 고려하였다. 또한 커패시터 C_{cl} 과 출력 커패시터 C_f 는 충분히 크다고 가정하여 각각 전압원 V_{cl} 과 V_o 로 등가화 하였다.^[2]

그림 2의 등가 회로가 정상상태에서 동작하는 경우, 각 스위치 Q_1 , Q_2 , Q_3 , Q_4 의 동작 상태에 따른

상태별 등가 회로를 그림 3에 나타내었다. 또한 각 소자에서 발생하는 이론적인 손실을 계산하기 위해 저항 성분을 등가화 하여 표현하였다.

그림 4에서는 각 상태에 대한 이상적인 동작 파형을 나타내었다. 그림 3의 등가 회로와 그림 4의 이론 파형으로부터 해석을 간단히 하기 위해 데드타임은 무시하였고, 회로의 동작은 Q₁이 ON이고 Q₂가 OFF 되었을 때와 Q₂가 ON이고 Q₁이 OFF 되었을 때의 두 가지 상태로 다음과 같이 설명된다.

우선 두 개의 스위치 Q₁과 Q₂는 일정한 주파수 f_s 와 시비율 D 를 갖는 스위칭 신호에 의해서 제어된다고 가정한다. 그림 3 (a)의 등가 회로에서 주 스위치 Q₁이 제어 신호에 의해서 도통되면 변압기 1차측 전압은 입력 전압 V_{IN} 와 같아지고, 변압기 권선비 N 에 의해서 2차측 전압이 유기되면서 Q₃는 ON 상태가 되고, Q₄는 역바이어스 이므로 OFF 상태가 된다. 그림 3 (b)의 등가 회로에서 보조 스위치 Q₂가 제어 신호에 의해서 턴 온 되고, 변압기 1차측 전압이 클램프 전압 V_{CL} 과 같아지면서 변압기 권선비 N 에 의해서 동기 정류기 Q₄는 ON 상태가 되고, Q₃는 OFF 상태가 된다.

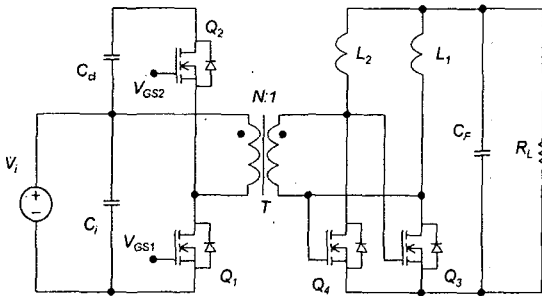


그림 1 능동 클램프형 포워드 DC-DC 컨버터의 기본 회로
Fig. 1 Basic topology of active clamp type Forward DC-DC converter

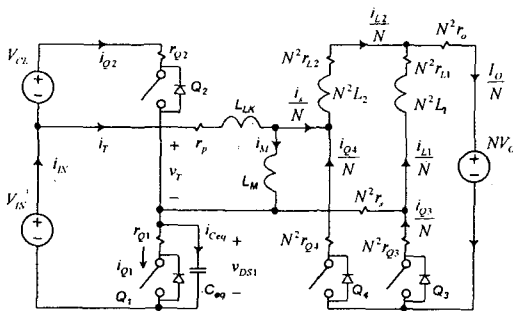


그림 2 등가 회로
Fig. 2 Equivalent circuit

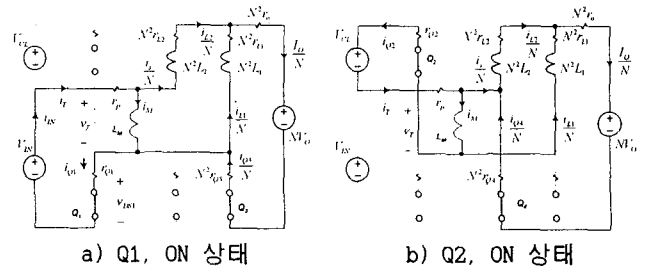


그림 3 각 상태별 등가 회로
Fig. 3 Equivalent circuit for the switch states

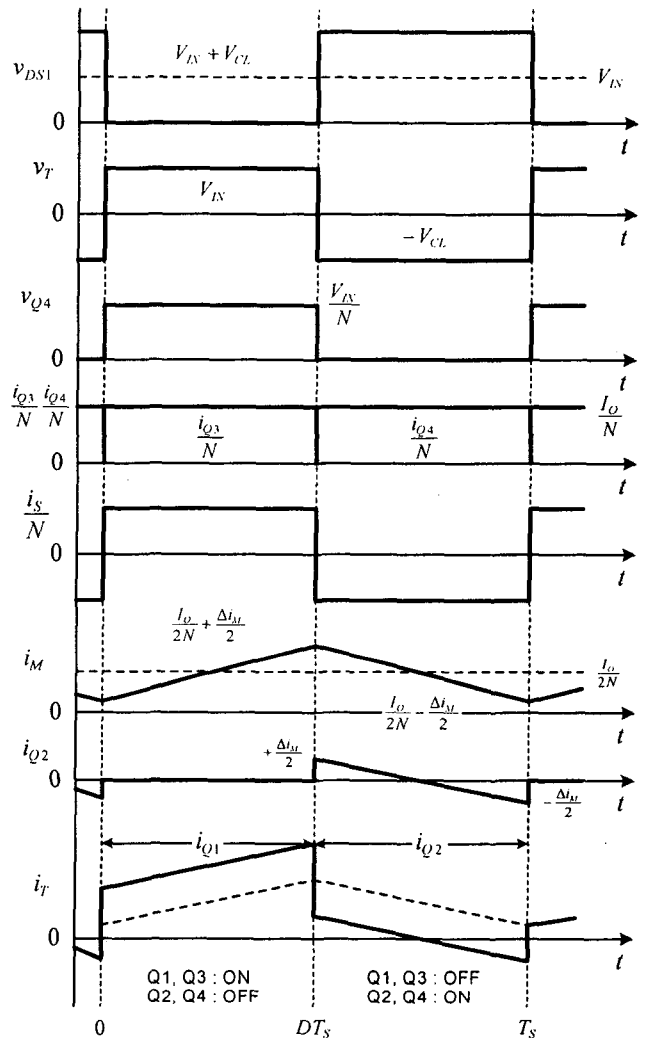


그림 4 각 상태별 이론 동작 파형
Fig. 4 Theoretical waveform for the switch states

그림 3의 상태별 등가 회로와 그림 4의 상태별 이론 동작 파형으로부터 변압기의 자화인덕턴스의 전류 변화량과 실효값은 다음과 같이 구할 수 있다.

$$\Delta i_M = \frac{V_{IN} \times D}{L_M \times f_s} \quad (1)$$

$$i_T = \frac{(2\sqrt{3} \times I_o \times \sqrt{D} + \Delta i_M N)}{2\sqrt{3} \times N} \quad (2)$$

또한, 각 스위치에 흐르는 전류의 실효값을 다음과 같이 구할 수 있다.

$$i_{Q1} = \frac{(\Delta i_M N + 2\sqrt{3} \times I_o) \times \sqrt{D}}{2\sqrt{3} \times N} \quad (3)$$

$$i_{Q2} = \frac{\Delta i_M \times \sqrt{1-D}}{2\sqrt{3}} \quad (4)$$

$$i_{Q3} = \frac{I_o^2 \times D}{4} \quad (5)$$

$$i_{Q4} = \frac{I_o^2 \times (1-D)}{4} \quad (6)$$

또한, 변압기의 2차측 전류의 실효값과 배전류 정류기의 인덕터에 흐르는 각각의 실효 전류는 다음과 같이 구할 수 있다.

$$i_s = \frac{I_o^2}{4} \quad (7)$$

$$i_{L1} = i_{L2} = \frac{I_o^2}{4} \quad (8)$$

3. 컨버터의 전력 손실

스위칭 전원장치의 효율을 계산하기 위해서는 전원장치의 내부 전력 손실을 정확하게 계산하여야 한다. 일반적으로 스위칭 전원장치의 손실은 MOSFET와 다이오드 등에서 발생하는 스위칭 손실, 변압기와 인덕터에서 발생하는 코어 손실, 회로의 내부 저항에 의해서 소모되는 전도 손실 등으로 나눌 수 있다. 특히 코어 손실의 계산은 코어의 제조 회사에서 제공된 주파수와 코어 손실 그래프를 참조하기 때문에 전원장치의 손실을 간단하게 계산할 수 없었다. 일부 코어 제조회사의 경우, 자성체 재질에 따른 주파수와 코어 손실을 함수화 하여 제공하기도 하지만, 대부분의 경우 그래프로만 제공하고 있다. 본 논문에서는 변압기와 인덕터에서 사용된 코어의 재질에 대한 주파수-코어손실의 관계를 함수화 시키기 위해서 코어 제조사에서 제공한 그래프를 기준으로 커브 피팅 등을 통하여 함수화 시키고, 그 결과를 이용하여 코어 손실을 계산하였다.

그림 5 (a)에는 본 논문의 실험용 전원장치에서 사용된 인덕터의 코어 손실 그래프를 나타낸 것이다. 그림에서 코어의 손실은 자속 밀도와 사용 주

파수가 증가할수록 코어 손실이 비례하여 증가한다는 것을 알 수 있다. 그림 5 (b)는 코어 손실 그래프의 데이터를 커브 피팅을 통해서 함수화 하고, 그 함수를 이용하여 각각의 주파수에 대한 자속 밀도와 코어 손실의 관계를 나타낸 것이다. 마찬가지로 실험용 회로의 변압기에서 사용된 TDK사의 PC40 재질에 대한 코어 손실의 함수는 식 (10), (11)과 같이 구할 수 있다.

$$P_c = (1.2 \times 10^{-3} + 0.1 \times 10^{-3} f) \times B_m^{(2.2 + 0.2 \times 10^{-3} f)} \left[\frac{mW}{cm^3} \right] \quad (10)$$

$$P_c = (5.5 \times 10^{-5} + 1.3 \times 10^{-6} f + 3.4 \times 10^{-8} f^2) \times B_m^{(2.6 - 4.8 \times 10^{-5} f)} \times 10^{-3} \left[\frac{W}{cm^3} \right] \quad (11)$$

한편, 사용된 변압기의 최대자속밀도 B_m 은 식 (12), 인덕터의 최대자속밀도는 식 (13)으로 계산할 수 있다.

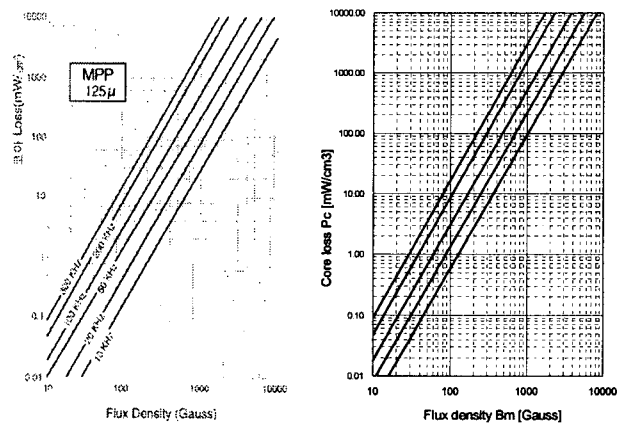
$$B_m = \frac{(L_M \times \Delta i_M) \times 10^7}{N \times A_c} \quad [T] \quad (12)$$

$$B_m = \frac{(L_l \times \Delta i_{L1}) \times 10^7}{N \times A_l} \quad [T] \quad (13)$$

식 (12), (13)의 최대자속밀도에서 식 (10)과 (11)의 단위체적당 코어 손실을 계산하기 위해서는 사용 코어의 단면적 A_c 와 평균자로길이 l_m 을 고려하면, 식 (14), (15)와 같이 전력 손실로 계산된다.

$$P_{ct} = K_c \times B_m^j \times A_c \times \ell_m \quad [W] \quad (14)$$

$$P_{cl} = (K_c \times B_m^j \times A_c \times \ell_m) \times 2 \quad [W] \quad (15)$$



(a) MPP 코어의 코어손실 (b) 함수에 의한 코어손실
그림 5 코어손실
Fig. 5 Core loss

일반적으로 스위칭 손실은 소자의 손실 뿐만 아니라, 구동 손실도 발생하기 때문에 MOSFET와 같은 스위치 소자를 사용하는 경우 반드시 포함시켜야한다. 식 (16)은 스위치가 턴 온될 때 스위치에 걸리는 전압을 나타내고 있으며, 식 (17)은 스위치의 기생 커패시턴스에 의해서 발생하는 손실을 나타내고 있고, 구동 손실을 식 (18)에 나타내었다.

$$V_s = V_i - Z_o \times \left(\frac{\Delta i_M}{2}\right) \quad [V] \quad (16)$$

$$P_{sw} = \frac{1}{2} \times C_{eq} \times V_s^2 \times f_s \quad [W] \quad (17)$$

$$P_d = \frac{1}{2} \times ((Nq \times Q_y) \times (V_{GS} \times f_s)) \times 2 \quad [W] \quad (18)$$

이상의 결과로부터 능동 클램프형 포워드 컨버터의 전력 손실은 크게 전도 손실, 스위칭 손실, 코어 손실로 구분 할 수 있으며, 다음 식과 같이 유도할 수 있다.

$$P_T = \sum i_{rms} \times r + \sum P_c + P_{sw} + P_d \quad (19)$$

4. 효율 비교

본 논문에 대한 이론 효율 결과의 평가를 위해서 표 1과 같은 45W급 동기 정류 방식의 능동 클램프형 포워드 컨버터를 실험 회로로 구성하였고, 실험 회로의 전력변환 효율을 측정하여 본 논문에서 유도된 효율 결과와 비교를 수행하였다.

회로에서 주 스위치와 보조 스위치는 200V, 4A, 80mΩ의 정격인 Vishay Silsconix사의 Si4490DY를 각각 사용하였다. 동기 정류기는 30V, 23A, 4mΩ의 정격인 Si4430DY 3개를 각각 병렬로 구성하였으며, 따라서 총 6개의 FET를 동기 정류용 소자로 사용하였다. 또한 변압기는 TDK사의 PC40재질의 RM10 코어를, 인덕터는 Changsung사의 MPP 코어인 CM166125를 사용하였다. 변압기의 권선비 N은 11:1이었으며, 인덕터 권선 수는 각 8회 이었다.

그림 6에서는 표 1의 실험 회로를 이용하여 입력 전압이 각각 36, 48, 75V일 때 측정된 전력변환 효율과 본 논문에서 유도된 이론 효율을 비교하여 나타낸 것이다. 이때 각 점은 실험값이고, 실선은 이론 효율이다. 그림으로부터 각 입력 전압에 대해 이론 효율이 실험 효율과 비교적 잘 일치하고 있다는 것을 알 수 있다.

표 1. 실험 회로의 사양

Table 1 Specifications of experimental converter

Parameters	Name	Value	Unit
Input voltage range	V_i	36-75	V
Output voltage	V_o	1.8	V
Output current	I_o	25	A
Maximum output power	P_o	45	W
Switching frequency	f_s	300	kHz

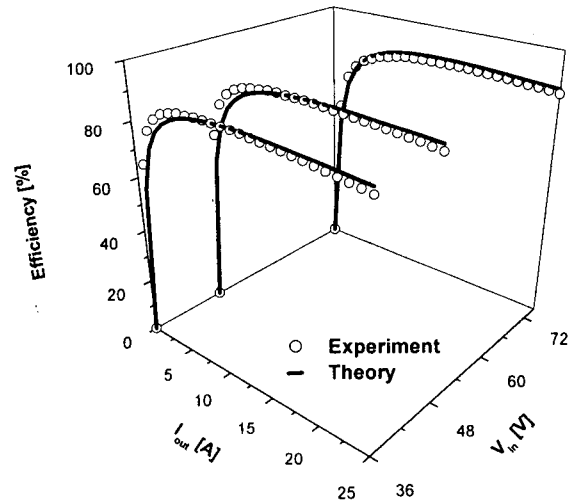


그림 6 전력변환 효율 비교

Fig. 6 Comparison of power conversion efficiency

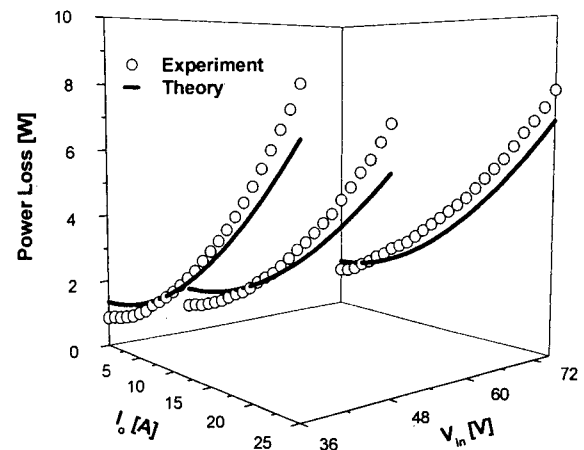


그림 7 전력손실 비교

Fig. 7 Comparison of power loss

그림 7에서는 입력 전압이 각각 36, 48, 75V일 때 측정된 컨버터의 전력 손실과 본 논문에서 유도된 이론 손실을 비교하여 나타낸 것이다. 그림에서 알 수 있듯이 표 1의 실험 회로를 이용하여 측정한

손실과 이론 손실이 넓은 범위에서 잘 일치하고 있음을 알 수 있다. 특히, 부하전류가 증가할수록 측정 손실이 이론 손실에 비해서 다소 차이가 나는 것은 본 논문에서 고려하지 않았던 2차측 정류 다이오드의 스위칭 손실과 변압기의 표피효과 손실 등에 의한 것이라고 판단된다.

5. 결 론

본 논문에서는 스위칭 전원장치의 효율 특성을 분석하기 위해서 전원장치 내부에서 발생하는 주 소자들의 손실을 이론적으로 유도하였고, 이론 결과와 측정 결과를 비교하였다. 유도된 이론 손실은 크게 전도 손실, 스위칭 손실, 코어 손실 등으로 세분화 하였다.

이론 효율과 손실에 대한 결과의 평가를 위해서 45W급 동기 정류 방식의 능동 클램프형 포워드 컨버터의 전력변환 효율과 컨버터의 내부 전력 손실을 측정하여 본 논문에서 유도된 효율과 손실을 비교하였다. 그 결과 유도된 이론값과 측정값이 비교적 넓은 범위에서 잘 일치하고 있다는 것을 알 수 있었으며, 따라서 본 논문에서 유도된 전력변환 효율과 손실의 결과가 컨버터의 설계와 회로방식의 결정에서 중요한 기준으로 이용될 수 있을 것이라고 판단된다.

이 연구는 과학기술부·한국과학재단 지정 청주대학교 정보통신연구센터의 지원에 의한 것입니다.

참 고 문 헌

- [1] 안태영, 황선민, 조인호, "저전압 대전류용 개방형 DC-DC 컨버터 모듈에 관한 연구", 전기학회논문지, 제52권 제4호, pp. 183-190, 2003년 4월.
- [2] Laszlo Huber, Milan M. Jovanovic', "Forward - Flyback Converter with Current Doubler Rectifier: Analysis, Design, and Evaluation Results," IEEE Trans. on Power Electronics, vol. 14, No. 1, pp. 184-192 January 1999.