

소프트 스위칭 방식의 PDP용 DC-DC 컨버터

주정규, 안태영

청주대학교

A Study on the DC-DC Converter for PDP using Soft Switching

J.K. Ju and T.Y. Ahn

Division of Information and Communication Engineering, Chongju University.

ABSTRACT

Recently the PDP is the most remarkable media for a next generation display device. In this paper, we proposed the PDP dedicated DC-DC converter using a new soft switching method because the PDP has a lot of power dissipation so we need to develope. The proposed converter using one transformer has soft switching and a advantage to lower voltage stress in switch and also is predicted to have high power efficiency. we proposed the principles and theory using the zero voltage switching and verified the validity through a simulation.

500W급 정도의 출력을 필요로 하고 있으며, 따라서 시스템의 신뢰성을 높이기 위해서는 전원장치의 효율을 높이는 것이 중요하다.

본 논문에서는 고효율 특성이 필요한 PDP용 전원 장치의 회로방식에 적합한 새로운 소프트 스위칭 방식의 DC-DC 컨버터를 제안하였다. 제안된 회로는 정상상태 해석을 통해서 출력전압이 최대값을 갖는 시비율에 의해서 제어되며, 변압기의 누설인덕턴스를 이용하여 소프트 스위칭이 가능하고, 스위치의 전압 스트레스가 입력 전압으로 제한되기 때문에 전력 변환 효율을 높일 수 있다는 것을 밝혔다. 제안된 회로의 동작 특성을 각 상태별로 분석하였으며, 시뮬레이션을 통하여 그 결과를 확인하였다.

1. 서 론

지난 40 여년동안 TV는 우리의 생활에 가장 비중 있는 정보전달 매체였지만, 과학기술 발전과 생활수준의 향상으로 보다 크고 선명한 매체를 필요로하게 되었다. 브라운관을 사용하는 기존의 CRT 방식은 이러한 요구에 부응하지 못했고, 이후 새로운 종류의 평판형 표시장치가 필요로하게 되었다. 특히 현재 가장 활발히 검토되고 있는 평판 표시장치로서는 LCD(Liquid Crystal Display), ELD(Electro Luminance Display), PDP(Plasma Display Panel) 등이 있으며, 그 중에서도 고전압 방전을 이용한 평면 표시 장치인 PDP가 차세대 디스플레이용으로 대형 화면에서 가장 주목을 받고 있다. PDP의 특징은 넓은 시야각과 박형, 대형, 고화질의 화면을 비교적 쉽게 제조할 수 있기 때문에 다름 표시장치보다 유리한 조건을 가지고 있다.

그러나 50인치 이상의 PDP 시스템은 일반적으로

2. 소프트 스위칭 방식의 DC-DC 컨버터

그림 1에는 본 논문에서 제안한 새로운 소프트 스위칭 방식의 DC-DC 컨버터의 기본회로가 나타나 있다. 그림에서 변압기의 1차측에 존재하는 Q_1 , Q_2 는 2개의 스위치를 나타내고 있고, 인덕터 L_{LK} 는 변압기 내부의 누설 인덕턴스를 나타낸다. 또한 변압기의 2차측은 배전압 방식의 정류기를 구성하였고, 2개의 다이오드와 LC 출력 필터로 구성되었다.

그림 2는 그림1의 기본회로가 일정한 스위칭 주파수 f_s 에서 일정한 데드타임을 갖는 스위칭 신호에 의해 주 스위치 Q_1 과 보조 스위치 Q_2 가 제어된다고 가정하였을 때 나타낸 동가회로이다. 이때 두 개의 스위치는 서로 동시에 도통되지 않도록 번갈아가면서 스위칭 한다. 그림에서 스위치 Q_1 , Q_2 과 병렬로 존재하는 기생 커패시터를 C_{eq1} , C_{eq2} 라고 가정하였고, 변압기에는 자화 인덕턴스 L_{M1} , L_{M2} 와 내부 누설인덕턴스 L_{LK} 를 고려하였다. 정상상태에

서 1차측의 커패시터 C_1, C_2 를 충분히 크다고 가정하면 정전압원으로 가정할 수 있으며, 변압기 2차측에 존재하는 정류기의 필터와 부하저항을 정전류원으로 등가 하였다.

그림 2의 등가회로가 정상 상태에서 동작하는 경우, 각 스위치 Q_1, Q_2 와 다이오드 D_1, D_2 의 동작 상태에 따라 제안된 회로는 T_0 에서 T_6 까지 6단계로 나누어서 동작이 설명되며 이때의 각 상태별 등가회로가 그림 3에 나타나 있다. 그림 4에는 그림 2의 등가회로가 정상상태에서 동작하는 경우, 각 소자에 걸리는 전압과 흐르는 전류의 이론 동작파형을 나타낸 것이다.

먼저 그림 3 (a)에서 주스위치 Q_1 이 제어 신호에 의해 온 되면 변압기 1차측의 v_{P1}, v_{P2} 는 V_{cl} 으로 제한되고 변압기 2차측 전압 v_{S1}, v_{S2} 에는 정전압이 유기된다. 또한 D_1 는 온이 되면서 전류는 D_1 를 통하여 흐르게 되고, 이때 D_2 는 역바이어스가 걸리게 되므로 턴 오프가 된다. 그림 3(b)에서 알 수 있듯이 주스위치 Q_1 이 시작 T_1 에서 오프 되면 C_{eq} 를 통하여 전류가 흘러 v_{DS1} 은 V_{cl} 으로 충전 된다. 그림 3(c)에서 변압기의 누설 인덕턴스 L_{LK} 와 C_{eq} 가 공진을 하면서 v_{DS1} 은 입력전압 V_i 과 같아진다. 따라서 주스위치의 전압 스트레스는 다음과 같다.

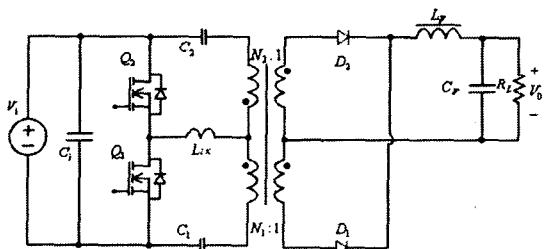


그림 1 새로운 소프트 스위칭 방식의 DC-DC 컨버터
Fig. 1 Basic topology of The novel soft switching DC-Dc Converter

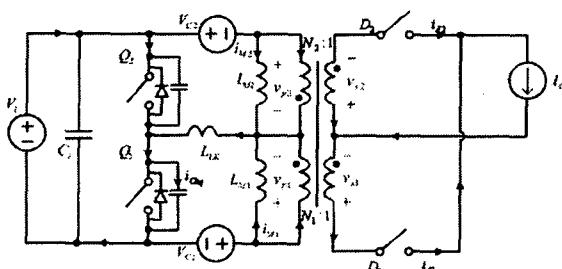
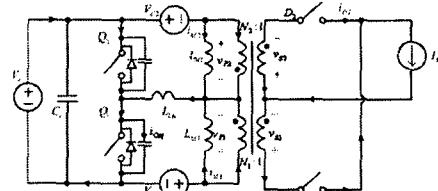
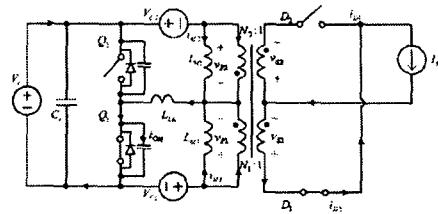


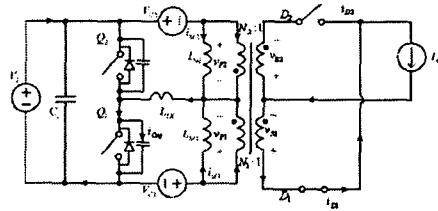
그림 2 등가 회로
Fig. 2 Equivalent circuit



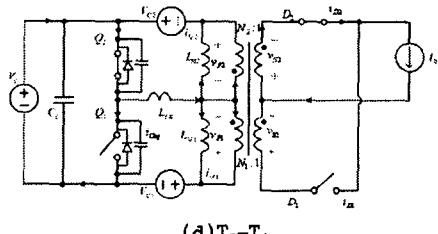
(a) T_0-T_1



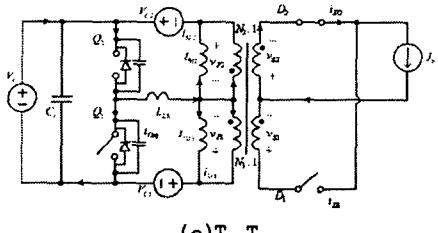
(b) T_1-T_2



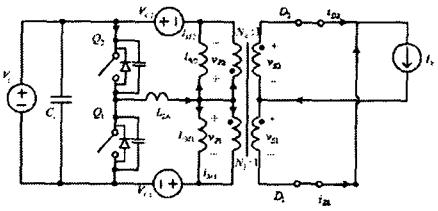
(c) T_2-T_3



(d) T_3-T_4



(e) T_4-T_5



(f) T_5-T_6

그림 3 각 상태별 이론 동작 파형
Fig. 3 Equivalent circuit for states of behavior

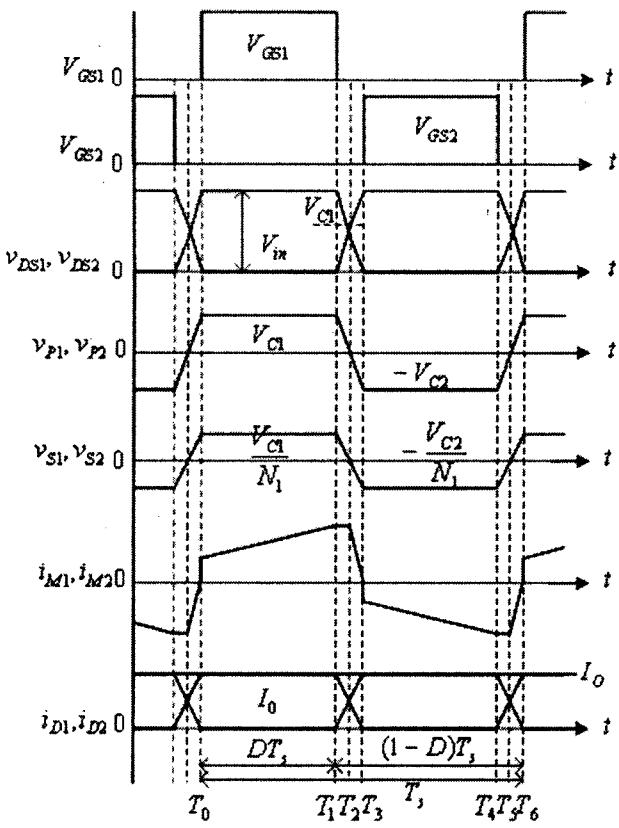


그림 4 각 상태별 이론 동작 파형

Fig. 4 Theoretical waveform for the states

$$V_{DS1}^{\max} = V_{DS2}^{\max} = V_i \quad (1)$$

그림 3(d)에서 제어 신호에 의해 보조 스위치 Q_2 가 턴 온이 되면, v_{P1}, v_{P2} 는 $-V_{C2}$ 의 전압과 같아지게 되고 권선비에 의해 2차측 전압은 $-V_{C2}/N$ 으로 유도되어 D_2 가 턴 온이 되며, 이때 D_1 는 역 바이어스가 되면서 차단된다. 그림 3(e)보조 스위치 Q_2 가 오프 되고 C_{eq} 에 충전되었던 전압이 방전을 하기 시작하면서 v_{DS1} 은 V_{C1} 까지 감소한다. 그림 3(f)에서는 변압기 누설 인덕턴스 L_{LK} 와 C_{eq} 가 공진을 하여 v_{DS1} 의 전압이 0으로 감소한다. 이때 스위치의 전압은 공진에 의해서 영전압 스위칭이 가능하며 따라서 스위칭 손실을 저감시킬 수 있다.

이상의 동작 상태 설명으로부터 제안된 컨버터가 주 스위치의 시비율에 의해서 출력전압이 제어된다는 것을 알 수 있었으며, 시비율에 의한 출력전압을 구하기 위해서 그림 4의 이론 동작파형에서 존재했었던 데드타임이 전체 주기에 비해 무시할 수 있을 정도로 작다면, 변압기의 전압과 시간은 다음의 조건을 만족한다.

$$DV_{C1} = (1 - D) V_{C2} \quad (2)$$

또한, 그림 2의 등가회로로부터 두 개의 커패시터의 전압은 입력전압과 같아지므로 다음과 같다.

$$V_{C1} + V_{C2} = V_{in} \quad (3)$$

제안된 회로가 정상상태에서 동작하는 경우 식 (1)과 (2)로부터 각 커패시터에 걸리는 전압은 다음과 같이 구할 수 있다.

$$V_{C1} = DV_{in}, \quad V_{C2} = (1 - D) V_{in} \quad (4)$$

이상의 결과를 정리하면 정상상태에서 제안된 컨버터의 출력 전압은 다음과 같이 구할 수 있다.

$$V_o = \frac{V_i \cdot 2D(1 - D)}{N} \quad (5)$$

그림 5는 식 (5)를 이용하여 시비율에 의한 입출력 전압비 M 을 그래프로 나타낸 것이다. 식 (5)와 그림 5에서 알 수 있듯이 시비율에 의한 출력전압은 권선비 N 이 일정한 상태에서 시비율 D 가 0.5에서 최대가 되며, 이때 입출력 전압비 M 도 마찬가지로 최대 0.5를 나타내고 있다. 즉, 제안된 컨버터는 시비율 D 를 최대 0.5 이하에서 제한할 필요가 있으며, 반면 보조 스위치의 시비율은 최소 0.5를 갖게 된다. 그림 5와 같은 입출력 전압비의 특징은 비대칭 하프 브릿지 형태의 회로방식에서 일반적으로 볼 수 있으며, 제안된 회로 방식의 경우 두 개의 권선비 N_1, N_2 에 의해 입출력 특성을 변화 시킬 수 있다는 특징이 있다.

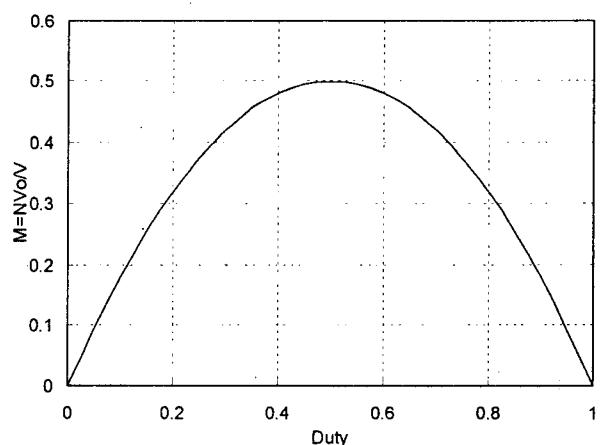


그림 5 시비율에 대한 입출력 전압비

Fig. 5 The ratio of Input output voltage for the duty

3. 시뮬레이션

본 논문에서 제안된 새로운 소프트 스위칭 컨버터가 앞 절의 정상상태 동작설명과 일치하는지를 확인하기 위해서 그림 6과 같은 시뮬레이션 회로를 구성하였다. 회로의 시뮬레이션은 PSpice 9.0을 사용하여 수행하였으며, 정상상태에서 각 파형을 그림 7에 나타내었다. 그림 7의 시뮬레이션 결과로부터 스위치의 전압이 입력전압으로 제한되고 있다는 것과, 스위치에 흐르는 전류 i_{Q1} 과 전압 v_{DS1} 로부터 영전압 스위칭이 이루어지고 있다는 것을 확인할 수 있었다.

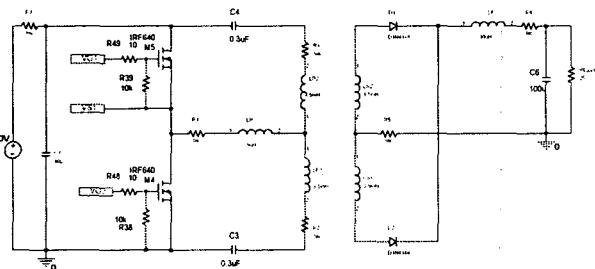


그림 6 시뮬레이션 회로도

Fig. 6 Simulation Circuit

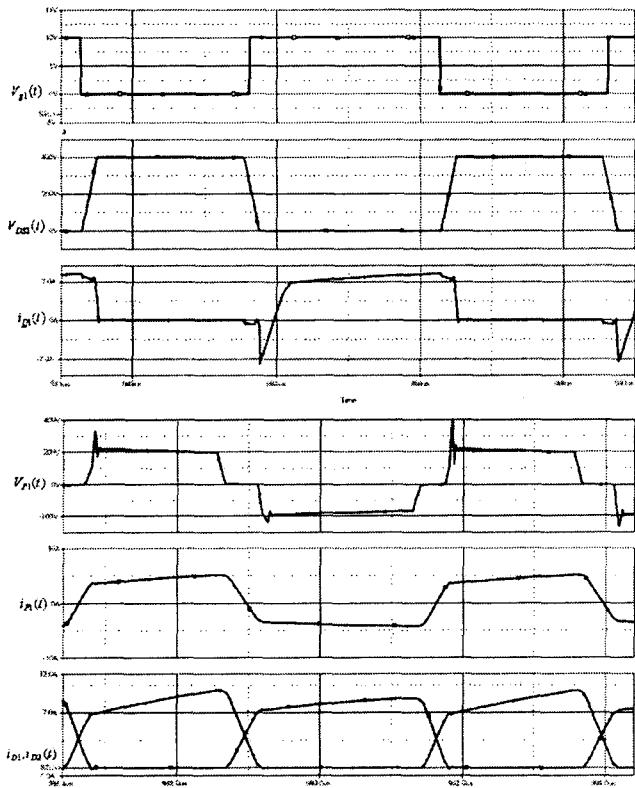


그림 7 시뮬레이션 파형

Fig. 7 Simulation Waveform

또한, 회로의 변압기 2차측 전압과 전류로부터 2차측 정류회로가 정상적인 배전압 정류기로서 동작하고 있으며, 출력단의 LC 필터도 정상동작하고 있음을 알 수 있었다.

4. 결 론

본 논문에서는 고효율 특성이 필요한 PDP용 전원장치의 회로방식에 적합한 새로운 소프트 스위칭 방식의 DC-DC 컨버터를 제안하였다.

제안된 회로는 정상상태 해석을 통해서 출력전압이 최대값을 갖는 시비율에 의해서 제어되며, 변압기의 누설 인덕턴스를 이용하여 스위치의 소프트 스위칭이 가능하고, 스위치의 전압 스트레스가 입력 전압으로 제한되기 때문에 저저항의 낮은 전압 정격의 반도체 스위치를 사용할 수 있어서 전력 변환 효율을 높일 수 있다는 것을 밝혔다.

제안된 회로의 동작 특성을 각 상태별로 해석하였으며, 시뮬레이션을 통하여 그 결과를 확인하였다.

이 연구는 과학 기술부 · 한국과학재단 지정 청주대학교 정보통신 연구 센터의 지원에 의한 것입니다.

참 고 문 현

- [1] Haruo Watanabe Hirofumi Matsuo, "Design orient Analysis of a Novel Soft-Switching DC-DC Converter with 2V/20A DC Output", Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual, Volume: 2, 17-21 June 2001.
- [2] Yi-Hsin Leu , Chern-Lin, "Analysis and Design of Two-Transformer Asymmetrical Half-Bridge Converter", 2002 IEEE.
- [3] Sergey Korotkov, Valery Meleshin, Rais Miftahutdinov, Simon Fraidlin, "Soft-switched Asymmetrical Half- bridge DC/DC Converter: Steady-state Analysis of Switching Processes", Telecommunications Energy Special Conference, 97, 1997, pp. 177-184.
- [4] Marcelo Lobo Heldwein, Alecander Ferrari de Souza and Ivo Barbi, " A Primary Side Clamping Circuit Applied to the ZVS-PWM Asymmetrical Half-Bridge Converter", INTELEC 2000, pp. 199-204.
- [5] Jim H. Liang, Po-Chu Wang and Kuo-Chien Huang, "Design Optimization for Asymmetrical Half-Bridge Converter" ,2001. IEEE pp. 697-70.