

## 출력 전압파형 개선을 위한 새로운 Hybrid형 멀티레벨 인버터

주성용, 강필순, 김철우, 박성준\*, 김태진\*\*

부산대학교, 동명대학\*, 한국전기연구소\*\*

### A novel hybrid type multilevel inverter for output voltage waveform improvement

S.Y. Joo, F.S. Kang, S.J. Park\*, T.J. Kim\*\*, and C.U. Kim

Pusan National University, Tongmyoung College\*, KERI\*\*

#### ABSTRACT

This paper presents a novel hybrid type multilevel inverter in order to improve the waveshape of output voltage. The proposed multilevel inverter is consist of two full-bridge modules for level creation and one full-bridge module for PWM operation. The generated levels are total 11-level: 9-level by the level inverter and 2-level by the PWM inverter. The operational principles and analysis are explained and validity of the proposed system is verified through the experimental results using a prototype.

#### 1. 서 론

최근 공장자동화를 위한 FA(factory automation)나 HA(home automation), 의료 기기 같이 높은 신뢰성이 중요시되는 분야에는 전력용 반도체 소자의 빠른 스위칭 주파수에 의한 높은  $dc/dt$ 가 고조파와 EMI문제 등을 유발시킨다. 멀티레벨 인버터 방식의 경우는 저압 범용소자를 사용하여 구성할 수 있으므로 부품 수급이 용이하고  $dv/dt$ 에 의한 전동기권선의 절연파괴, 커먼모드 노이즈 등의 문제가 적어진다. 기존의 풀-브릿지 모듈의 직렬결합 방식(IHC)에 의한 다중 레벨 인버터는 다이오드 클램핑 방식이나 플라잉 커패시터 방식과 비교하여 클램핑 다이오드나 부가적인 커패시터가 필요 없는 비교적 간략한 구조의 전력회로로 구성되어진다.. 그러나 입력측에는 독립된 DC링크 전압을 공급해야 하므로 전원 분리를 위한 다권선 변압기와 각 모듈을 구성하기 위한 소자의 증가 때문에 전력손실을 초래한다.

본 연구에서는 출력전압을 생성하는 두개의 풀-브릿지 모듈과 PWM출력파형을 위한 하나의 풀-

브릿지 모듈로 구성되어 있는 새로운 멀티레벨 인버터를 제안한다. 인버터의 입력 DC링크 전압[Vdc]을 1:3으로 구성하여 출력전압을 9레벨로 생성시키고 PWM출력을 위한 풀-브릿지 모듈에 의한 2레벨의 출력전압을 생성시켜 총 11레벨의 출력파형을 가지는 인버터를 구성 할 수 있다. 결과적으로 인버터 각 모듈의 주 스위칭 소자수를 기준의 방식과 비교하여 상당히 저감시킬 수 있으며 PWM인버터와 같이 출력단에 LC필터를 설치하여 생기는 시스템 크기 및 비용에 대한 단점을 극복 할 수 있다. 또한, 입력측 DC링크 전압을 적절히 선택하여 직류전원에 대한 정수비의 연속적인 전압 레벨의 발생이 가능하고 스위칭 주파수를 저감시킴으로 인해 생기는 손실을 감소 시킬 수 있다. 제안된 Hybrid형 인버터의 이론적인 원리와 타당성을 시뮬레이션과 실험결과로 확인 할 수 있었다.

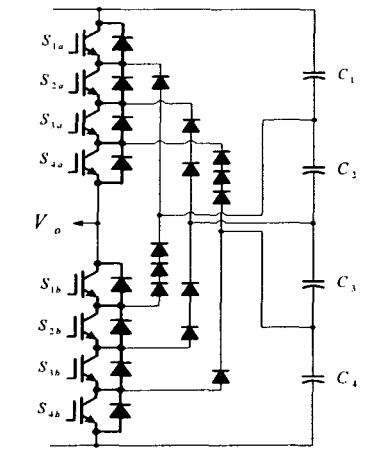
#### 2. 본 론

##### 2.1 기존의 멀티레벨 인버터 방식

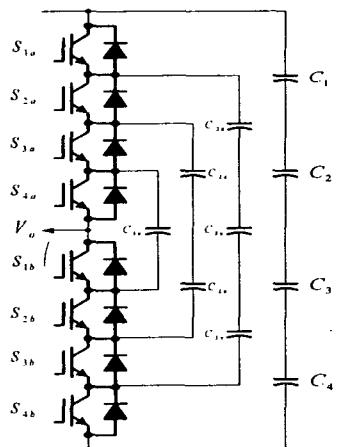
멀티레벨 인버터는 크게 다이오드클램프 방식을 적용하여 출력레벨을 형성하는 diode clamped circuit(DCC)방식, 플로팅 상태의 분리된 커패시터를 이용하여 출력레벨을 형성하는 flying capacitor circuit(FCC)방식, 절연된 풀-브릿지 형태를 모듈화하여 결합시킨 Isolate H-bridge circuit(IHC)방식으로 크게 구분 할 수 있다<sup>[1]-[4]</sup>.

그림 1(a)의 DCC방식에서는 각 레벨의 생성을 위해서 4개의 스위치 소자와 커패시터, 그리고 다이오드의 조합이 필요하다. 각 커패시터의 전압은 DC링크단의 1/4이며, DC 링크 커패시터의 전압의 균형을 제어하여야 한다. 소량의 고조파와 낮은  $dv/dt$ 라는 장점을 가지지만 복잡한 PWM제어가 요구되고 다이오드의 개수가 증가하는 단점을 가진다<sup>[5][6]</sup>.

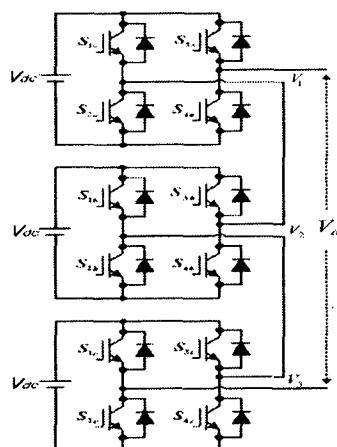
그림 1(b)는 4E, 3E, 2E, E로 분리된 커패시터 총



(a) diode clamped circuit (DCC)



(b) flying capacitor circuit (FCC)



(C) Isolated H-bridge circuit (IHC)

그림 1 멀티레벨 인버터의 구분

Fig. 1 Classification of multilevel inverter

들을 가지는 FCC의 형태이다. 여기서 전압 4E는 입력단으로부터 충전되고 나머지 커패시터들은 접지로부터 플로팅 되어있는 상태로 동작하게 된다.

적은 소자로 멀티 레벨을 구성할 수 있는 장점을 가지지만 다수의 커패시터로 인한 전체 시스템의 부피가 증가하는 단점을 가진다<sup>[7]</sup>. 마지막으로 그림 1(C)에 도시한 IHC방식은 저압의 풀-브릿지 형태의 회로를 직렬로 연결하여 독립된 DC링크단을 가지는 셀들로 구성되고, 모듈화 설계가 가능하다. 결과적으로 최종 출력전압은 각 풀-브릿지 회로의 출력전압의 합과 같아 출력전압의 멀티 레벨화를 가능하게 하지만 각 모듈을 구성하기 위한 소자수의 증가는 가격의 상승을 초래하는 문제점을 가지게 된다.<sup>[8]-[9]</sup>

## 2.2 제안하는 Hybrid형 멀티레벨 인버터

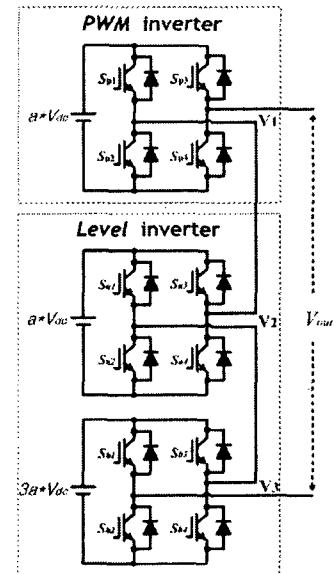


그림 2 제안하는 Hybrid형 인버터

Fig. 1 Proposed Hybrid type inverter

제안하는 Hybrid형 11레벨 인버터를 그림 2에 나타내었다. 제안하는 인버터는 두개의 풀-브릿지 모듈과 직렬로 연결된 PWM 생성용 풀-브릿지 모듈로 구성되어 있다. 출력 전압의 레벨을 생성하기 위한 입력측 DC전압을  $aV_{dc}$ ,  $3aV_{dc}$ 로 하면 2번째 풀-브릿지 모듈의 출력전압  $V_2$ 는  $+aV_{dc}$ ,  $0$ ,  $-aV_{dc}$ 의 3레벨이 발생하며 3번째 풀-브릿지 모듈의 출력전압  $V_3$ 는  $+3aV_{dc}$ ,  $0$ ,  $-3aV_{dc}$ 의 3레벨이 발생하게 된다. 여기에 PWM생성용 인버터 모듈의 입력전압이  $aV_{dc}$ 이므로 2개의 레벨을 더 생성 할 수 있게 된다.

아래 표1에서는 출력전압에 대해 각각의 풀-브릿지 출력전압을 입력측에 연결된 인버터의 스위칭 동작에 대해 나타내고 있다. 그리고 표1에 나타난 다중 출력 전압 형성을 위해 필요한 스위칭 상태를 표2에 나타내고 있다. 전압이 정인 경우에 대한 스위칭 함수를 나타내고 있으며 출력레벨이 부인 경우는 표1에 -1을 곱하여 구할 수 있다.

표 1 제안하는 인버터의 출력전압 레벨  
Table 1 Out voltage levels of proposed inverter

출력 전압레벨		PWM Inverter		Level Inverter	
		$S_p$	$S_a$	$S_b$	
0	0	0	0	0	0
1	$+aV_{dc}$	$1 \rightarrow 0$	0	0	0
2	$+2aV_{dc}$	$1 \leftrightarrow 0$	P	1	0
3	$+3aV_{dc}$	$1 \leftrightarrow 0$	W	-1	1
4	$+4aV_{dc}$	$1 \leftrightarrow 0$	M	0	1
5	$+5aV_{dc}$	$1 \leftrightarrow 0$		1	1

표 1의 스위칭 함수를 이용하여 제안한 인버터의 출력전압식을 아래 식 (1)과 같이 나타낼 수 있다.

$$V_{out} = (3S_b + S_a + S_p) * aV_{dc}, \quad S_n = 1, 0, -1 \quad (1)$$

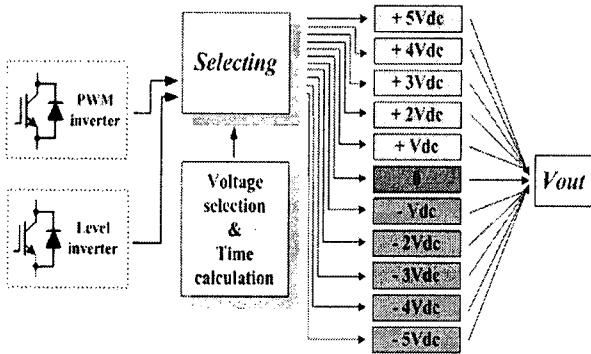


그림 3 제안하는 멀티레벨 인버터의 제어도  
Fig. 3 Control block diagram of proposed multilevel inverter

그림3은 제안하는 멀티레벨 인버터의 제어 블록도를 나타낸다. 각각의 스위칭 함수에 의해 결정된 출력전압을 얻기 위해서는 각 레벨의 출력전압의 선택과 그 선택시간이 고려되어져야 한다.

$$t_n = \sin^{-1} \frac{n \times (aV_{dc})}{V_p}, \quad n = 1, 2, 3, \dots \quad (2)$$

영전압을 제외한 출력전압의 레벨은 최대 4개이므로 각 레벨을 선택하는 시간은 최대 4개의 구간을 결정하여야 한다. 이를 결정하기 위해 일반화 한 것이 위의 식(2)와 같다. 여기서  $V_p$ 는 지령사인전압의 피크치이고,  $n$ 은 출력전압의 레벨수를 나타낸다.

그림 4는 제안하는 인버터에서 출력전압을 결정하는 개념도를 나타낸다. 출력전압의 레벨과 선택시간을 결정하기 위해서 지령전압의 1/4주기에 대하여 결정하면 대칭성을 이용하여 나머지 구간의 스위칭 함수를 쉽게 구할 수 있다. 영전압을 제외한 출력전압의 레벨은 최대4개이므로 각 레벨을 선택하는 시간은 최대 4개의 구간을 결정하여야 한다.

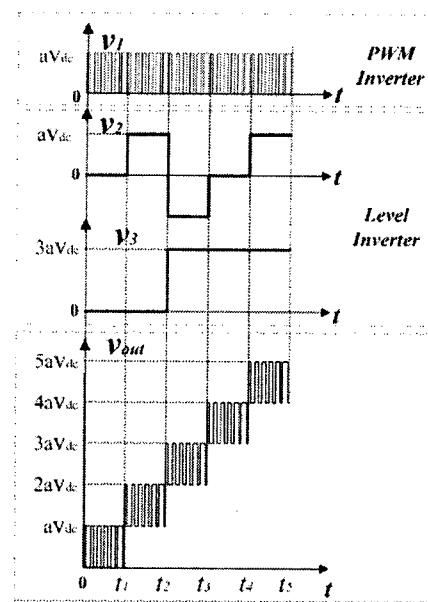
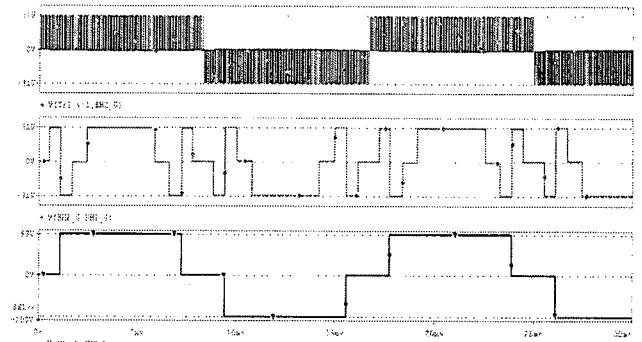


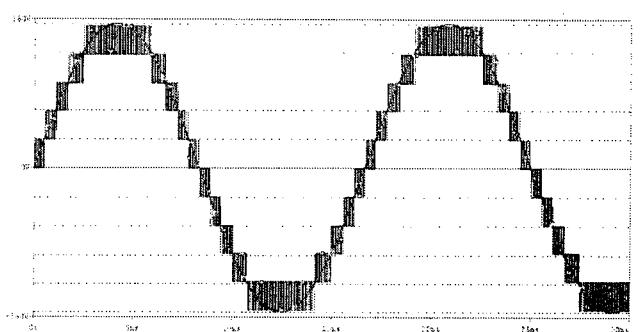
그림 4 출력전압의 결정  
Fig. 4 Determination of output voltage

### 3. 시뮬레이션 및 실험결과

본 논문에서 제안한 Hybrid형 멀티레벨 인버터의 타당성을 검증하기 위해 아래그림(5)과 같이 PSpice를 이용한 시뮬레이션을 실시하였다.



(a) 풀-브릿지 모듈 각부 전압 파형



(b) 출력 파형

그림 5 제안한 멀티레벨 인버터의 시뮬레이션 파형  
Fig. 5 Simulated results of proposed multilevel inverter

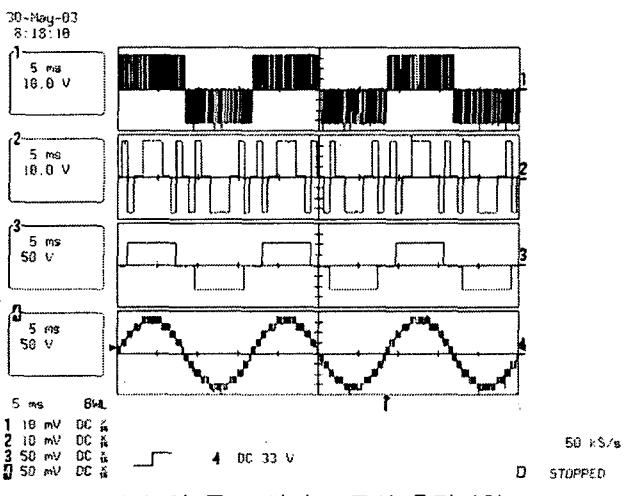
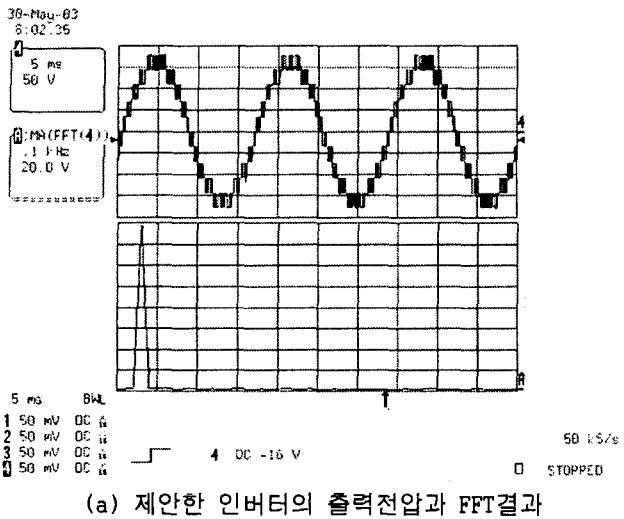


그림 6 제안된 멀티레벨 인버터의 각 모듈전압과 출력파형  
Fig. 6 Experimental waveform of the terminal voltage of each bridge module in proposed multilevel inverter

그림 6은 제안한 인버터의 최종 출력 전압의 파형(a)과 각 풀-브릿지 인버터 모듈의 전압파형(b)을 나타낸다. 시뮬레이션과 실험파형에서도 알 수 있듯이 영전압을 포함한 총 11레벨의 연속적인 전압레벨이 형성되어지는 것을 알 수 있고 각각의 레벨마다 PWM 스위칭이 이루어지고 있는 것을 알 수 있다.

#### 4. 결 론

본 논문에서는 출력전압 파형을 개선하고 고조파 성분을 억제하기 위해 요구하는 출력파형에 맞게 선택되어진 입력측 DC전압을 이용하여 9개의 연속적인 전압레벨을 형성하였고 PWM 스위칭을 적용하여 출력 전압파형을 정현화하였다. 즉, 각각의 풀-브릿지 인버터 모듈을 이용하여 총 11레벨의 출력

레벨을 형성 할 수 있으며 기존의 인버터와 비교했을 때 주 스위칭 소자저감과 회로구성의 간략화를 이를 수 있는 Hyhrid형 멀티레벨 인버터를 제안하였다. 제안된 11레벨 인버터의 타당성을 검증하기 위해 31[V<sub>dc</sub>], 93[V<sub>dc</sub>]을 이용하여 9개의 전압레벨을 생성가능하게 하고, PWM스위칭을 위한 풀-브릿지 모듈에는 31[V<sub>dc</sub>]의 DC입력전압을 인가하여 60[Hz] 110[V<sub>ac</sub>]교류전원을 발생시킬 수 있는 시작품을 제작하고 비교, 분석 하였다.

#### 참 고 문 헌

- [1] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point clamped PWM inverter," IEEE Trans. Ind. Applicat., vol. IA-17, pp. 518-523, Sept./Oct. 1981.
- [2] 김경서, "산업용 인버터 하드웨어 기술", 전력전자학회지 제7권, 제3호, pp. 19-24, 2002. 6.
- [3] Newton, C. and Summer, M., "Multi-level convertors a real solution to medium/high-voltage drives?", Power Engineering Journal, Vol. 12 Issue. 1, 1998, Feb.
- [4] 서범석, 현동석, "대용량 전압형 인버터의 기술동향", 전력전자학회지, 제3권, 제3호, pp. 19-25, 1998.9
- [5] Ying Cheng, and Crow, M.L., "A diode-clamped multi-level inverter for the StatCom/BESS," IEEE Power Engineering Society Winter Meeting, Vol. 1, pp. 470-475, 2002.
- [6] Yo-Han Lee, Rae-Young Kim, and Dong-Seok Hyun, "A novel SVPWM strategy considering DC-link balancing for a multi-level voltage source inverter," IEEE APEC'99, Vol. 1, pp. 509-514, 1999.
- [7] Sang-Gil Lee, Dae-Wook Kang, Yo-Han Lee, and Dong-Seok Hyun, "The carrier-based PWM method for voltage balance of flying capacitor multilevel inverter," IEEE PESC'01, Vol. 1, pp. 126 -131, 2001.
- [8] Corzine, K.A., Sudhoff, S.D., and Whitcomb, C.A., "Performance characteristics of a cascaded two-level converter," IEEE Trans. on Energy Conversion, Vol. 14, Issue 3, pp. 433 -439, 1999, Sept.