

디지털 위상 고정 루프를 이용한 계전기용 주파수 측정 장치

윤영석, 최일홍, 이상윤, 황등환, 이상정, 장수형, 이병진, 박장수, 정영호
충남대학교 전자공학과, LG산전 전력연구소, 한국전력공사 전력연구원 전력기반조성사업실

Frequency Relay for a Power System Using the Digital Phase Locked Loop

Yoon Young Seok, Il Heung Choi, Sang Yoon Lee, Dong-Hwan Hwang, Sang Jeong Lee,
Su Hyeong Jang, Byung Jin Lee, Jang Soo Park, Yeong Ho Jeong

Abstract - 전력 계통에서 안정한 전력을 공급하는 것은 매우 중요하다. 전력 계통의 오류는 전압 및 주파수를 감시함으로써 검출 가능하다. 본 논문에서는 디지털 위상 고정 루프를 이용한 전력 계통의 주파수 측정 장치를 제안하고 이를 구현한 결과를 제시하고자 한다.

제안한 주파수 측정 장치는 위상 고정 루프의 기본요소로 구성된다. 위상분별기는 배타적 논리연산을 통해 위상오차를 검출하고 위상의 앞섬 및 뒤짐의 검출이 가능하도록 설계하였으며, 전력 계통의 주파수 동특성을 고려해서 3차의 루프 필터를 설계하였다. DCO는 출력 주파수의 분해능을 고려하여 입력 신호를 정확하게 추정할 수 있도록 설계하였다. 제안한 주파수 측정 장치의 성능을 검증하기 위하여 모의실험을 통해 주파수 변동량의 측정 범위 및 정확도를 검토하였으며, FPGA와 CPU를 포함하는 하드웨어를 구현하였다. FPGA에는 Verilog HDL로 디지털 위상 고정 루프의 위상분별기와 DCO를 구현하였으며 루프필터는 소프트웨어로 구현하였다. 제안한 디지털 위상 고정 루프의 성능 검증을 위해 정밀한 함수 발생기의 출력을 인가한 후 출력 주파수를 측정된 결과 및 전력 계통에 대한 실험 결과를 제시하였다.

2. 디지털 위상 고정 루프를 이용한 주파수 측정 장치

그림 1에 본 논문에서 제안하는 주파수 측정 장치의 전체구조를 나타내었다. 제안한 주파수 측정 장치는 크게 입력신호처리부와 위상분별기 및 루프 필터(Loop filter), DCO(Digitally Controlled Oscillator)로 구성된다. 입력신호처리부는 아날로그신호를 디지털로 변환하기 위해서 히스테리시스(Hysteresis)를 가지는 비교기로 구현할 수 있다. 위상분별기 및 DCO는 하드웨어 설계 언어중의 하나인 Verilog HDL(Hardware Description Language)로 설계할 수 있으며, FPGA(Field Programmable Gate Array)를 이용하여 구현한다. 루프 필터는 소프트웨어로 작성하며 상용의 CPU를 이용하여 구현한다. 검출된 주파수의 표시는 계전기에 곧바로 적용이 가능하도록 호환성 있게 설계한다. 본 논문에서 제안한 구조의 각 구성 요소는 재구성 가능하도록 설계할 수 있으므로 새로운 알고리즘으로의 확장이나 변환이 용이한 장점을 지닌다.

1. 서 론

전력 계통에서 안정한 전력을 공급하는 것은 매우 중요하다. 전력 계통의 오류 발생 시 이를 차단하여 송배전 설비의 안정성을 보장할 수 있어야 하며 이를 위하여 전압 및 주파수를 감시하는 기능을 가지는 보호 계전기에 대한 연구가 끊임없이 이루어지고 있다[3][6]. 특히, 주파수의 감시를 위하여 영교차점을 이용한 방법(Zero Crossing Method)이나 DFT(Discrete Fourier Transform), 프로니 방법(Prony's method)등을 응용한 주파수 검출 방법들이 제안되어 왔다[3][6]. 이러한 방법들은 입력 신호에 왜곡이 발생하거나 잡음이 더해졌을 때 정확한 주파수를 측정하는데 취약한 단점을 가진다[3][6]. 이러한 단점을 극복하기 위한 연구가 진행되어 왔으며 전압 파형의 왜곡이나 잡음이 있을 때에도 전력 계통의 주파수 검출이 가능한 방법이 새롭게 제안되고 있다[4]. 본 논문에서는 디지털 위상 고정 루프를 이용하여 전력 계통의 주파수를 측정하는 방법을 제안하였다. 위상 고정 루프는 저주파 통과 필터(Low Pass Filter) 역할을 하는 루프 필터(Loop Filter)를 포함하고 있기 때문에 고주파 성분을 갖는 잡음의 영향을 줄일 수 있다[1]. 이러한 장점 때문에 위상 고정 루프를 이용한 주파수 검출 방법에 대한 연구가 통신공학 등의 여러 분야에서 꾸준히 진행되고 있다[3]. 위상 고정 루프는 구현상의 용이성 때문에 아날로그 위상 고정 루프에서 디지털 위상 고정 루프로 적용 사례가 변화하는 추세에 있다[2][3]. 본 논문에서는 제안한 디지털 위상 고정 루프의 각 구성 요소를 설계하여 구현하였으며 이에 대한 실험 결과를 제시한다.

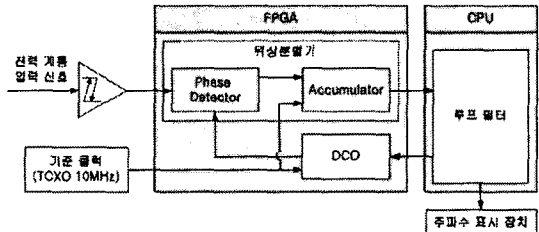


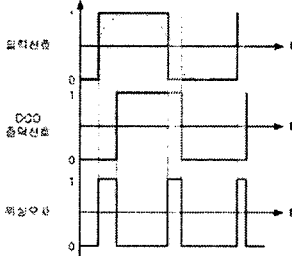
그림 1. 주파수 측정 장치의 시스템 구조

3. 각부 시스템 설계

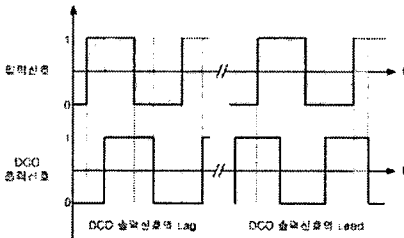
3.1 위상분별기

전력 계통에서는 계통 상태에 따라서 전압의 파형에 잡음이 더해지거나 왜곡이 발생하게 된다. 그 동안 제안된 위상오차의 검출을 위한 디지털 알고리즘의 대부분은 전압 파형에 왜곡이 생기거나 잡음이 더해졌을 때 잘못 측정된 위상 오차 결과를 내 줄 수 있다[3][4]. 본 논문에서는 이러한 단점을 최대한 제거하기 위해 히스테리시스를 가지는 비교기를 사용하여 전력 계통에 전압 파형의 왜곡이나 잡음이 다소 있을지라도 위상 오차 검출에 주는 영향을 줄이도록 하였다. 또한, 위상 오차를 검출하는 기준 클럭으로 1.0ppb(parts per billion)의 안정도를 가지는 10MHz TCXO(Temperature Compensated Crystal Oscillator)를 사용하여 정확한 위상 오차 검출을 가능하도록 하였다.

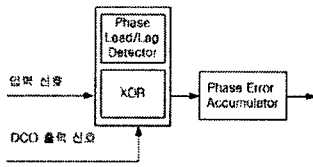
그림 2는 위상분별기의 위상 오차 검출 방법 및 내부 구조를 나타낸다. 입력신호와 DCO출력신호의 위상 오차를 검출하기 위해서 두 신호의 배타적 논리연산(XOR, Exclusive-OR)을 수행하고 기준 클럭을 이용하여 위상 오차의 검출 신호를 측정함으로써 위상 오차 검출이 가능하며, 위상의 앞섬 및 뒤짐(Lead and Lag)의 검출 또한 가능하다[1].



(a) 단일 비트 이산화 된 입력 신호와 DCO 출력신호 및 XOR 연산을 통한 위상 오차의 검출



(b) 위상의 앞섬 및 뒤짐 검출



(c) 위상 분별기 내부 구조

그림 2. 위상분별기의 위상검출방법 및 내부 구조

위상 오차는 일정시간(T_m)마다 측정하며, 위상 오차의 측정치(e_m)는 식(1)과 같은 위상 오차 판별 함수(Phase Error Discriminator Function)를 통해 위상 오차로(θ)로 변환이 가능하다.

$$2\pi : T_m = \theta : e_m \quad (1)$$

3.2 루프 필터(Loop filter)

그림 3은 위상 고정 루프의 선형 모델을 나타낸다. 루프 필터는 입력 주파수의 추종을 보장하며 위상 오차($\theta(s)$) 측정 잡음의 영향을 줄이는 기능을 담당한다[1][2]. 본 논문에서는 전력 계통의 주파수에 대한 동특성을 고려하여 3차의 루프 필터를 설계하였다[2][6]. 식(2)와 식(3)은 각각 위상 고정 루프의 전달함수와 루프 필터의 함수를 나타낸다[2].

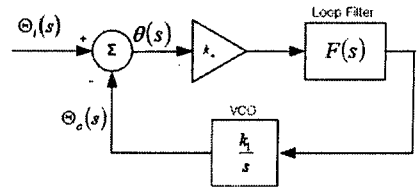


그림 3. 위상 고정 루프의 선형 모델

$$H(s) = \frac{\Theta_o(s)}{\Theta_i(s)} = \frac{k_0 k_1 F(s)}{s + k_0 k_1 F(s)} \quad (2)$$

$$F(s) = \frac{bw_0 s^2 + aw_0^2 s + w_0^3}{s^2} \quad (3)$$

식(3)에 나타난 루프 필터 함수는 해석을 위한 모델이다. 이를 디지털로 구현하기 위한 방법은 쌍일차 Z-변환(Bilinear Z-Transform)이나 후향 차분(Backward Difference) 방식의 Z-변환을 이용한다. 디지털로 필터는 새로운 설계 계수로 샘플링 시간(T)를 갖게 되므로 이에 대한 설계가 고려되어야 한다[2].

그림 4는 루프 필터 구조를 나타낸다[2]. 디지털 위상 고정 루프의 필터 구현을 위해 후향 차분(Backward Difference) 방식의 Z-변환을 이용하였다.

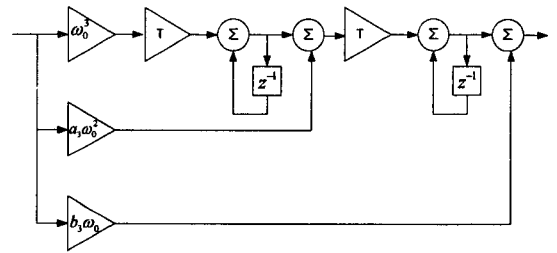


그림 4. 루프 필터의 구조

3.3 DCO

그림 5에 DCO의 구조를 나타내었다. DCO는 누산기의 비트수와 기준 클럭의 주파수에 따라 출력 주파수의 분해능을 결정할 수 있으며, 증가값(W_c)을 이용해 출력 주파수의 제어가 가능하다. 본 논문에서는 DCO의 출력 주파수가 입력 신호를 정확하게 추정 가능하도록 식(4)에 의하여 출력 주파수의 분해능이 $f_s/2^N = 10^7/2^{30}$ 인 30 비트 길이의 누산기를 가지는 DCO를 설계하였으며, 정확한 DCO의 제어를 위해서 10MHz TCXO를 DCO의 기준 클럭으로 사용할 수 있다[2].

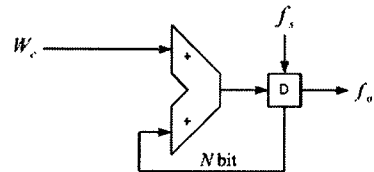


그림 5. DCO의 구조

식(4)는 그림 4와 같은 DCO의 출력 주파수를 나타낸다. f_s 는 기준 클럭의 주파수이며 W_c 는 DCO 누산기의 증가값, N 은 누산기의 비트수를 나타낸다[2].

$$f_o = \frac{f_s W_c}{2^N} \quad (4)$$

4. 실험결과 및 검토

제안한 디지털 위상 고정 루프의 알고리즘의 검증을 위해 실험을 수행하였다. 모의실험을 통해 주파수의 변화가 있을 때 변화된 주파수로의 정확한 추정 가능성이 확인되었다. 또한 함수 발생기를 이용한 실험 및 전력 계통에 대한 실험을 수행하여 전력 계통의 주파수 측정 장치로서 이용 가능성을 보였다. 실험 결과의 비교 대상으로 영교차점을 이용한 주파수 측정 방법의 결과를 제시하였다.

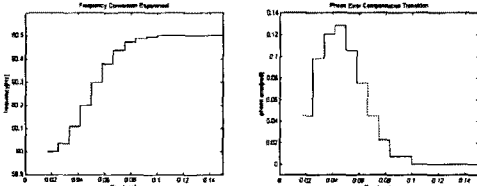
4.1 모의실험

표 1은 모의실험을 위한 실험 환경을 나타낸다.

표 1. 모의실험 환경

모의실험 환경	
DCO 초기 주파수	60 Hz
입력 신호 주파수	60.5 Hz

그림 6는 실험 결과를 나타낸다. 제안한 알고리즘으로부터 입력 신호와 DCO 출력신호의 위상오차로부터 0.1초 이내에 5mHz내의 정확도로 수렴함을 알 수 있다.

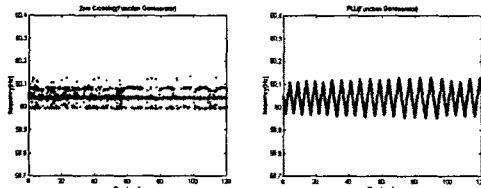


(a) 주파수 보상 추이 (b) 위상 오차 보상 추이

그림 6. 모의실험 결과

4.2 함수 발생기를 이용한 실험

그림 7과 표 2는 함수 발생기를 이용한 실험 결과를 나타낸다. 영교차점(Zero Crossing)방법을 이용한 주파수 측정 결과를 비교 대상으로 하였다. 함수 발생기는 안정도 5%~8%인 상용 제품을 사용하였으며 약 2분간의 측정치에 대한 결과이다.



(a) 영교차점 방법 (b) 디지털 위상고정루프를 이용한 방법

그림 7. 함수 발생기를 이용한 실험 결과

표 2. 함수 발생기를 이용한 실험 결과

구분	평균[Hz]	표준편차[Hz]
영교차점을 이용한 방법	60.0407	0.0130
디지털 위상고정루프를 이용한 방법	60.0405	0.0355

4.3 전력 계통에 대한 실험

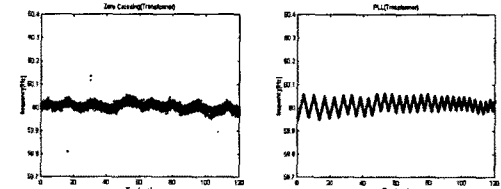
그림 8은 전력 계통에 대한 실험을 위한 주파수 측정 장치의 구성을 나타낸다. 실험을 위해 110V AC전원을 5V AC전원으로 변환해주는 변압기를 사용하였으며, 측

정된 주파수의 표시를 위해 직렬 통신을 이용해 주파수 측정 결과를 PC의 화면에 출력하도록 하였다.



그림 8. 전력 계통에 대한 실험을 위한 환경 구성

그림 9과 표 3은 실제 전력 계통에 대한 실험 결과를 나타낸다. 비교 대상으로 영교차점 방법의 주파수 측정 결과를 함께 제시한다.



(a) 영교차점 방법 (b) 디지털 위상고정루프를 이용한 방법

그림 9. 전력 계통에 대한 실험 결과

표 3. 전력 계통에 대한 실험 결과

구분	평균[Hz]	표준편차[Hz]
영교차점을 이용한 방법	60.0083	0.0142
디지털 위상고정루프를 이용한 방법	60.0130	0.0255

5. 결론 및 추후과제

본 논문에서는 전력 계통에서 주파수 측정을 위한 장치로서 디지털 위상고정루프를 사용한 방법을 제안하고, 이를 검증하였다. 제안한 주파수 측정 장치는 전력 계통으로부터 입력 신호의 처리를 위해 히스테리시스를 가지는 비교기를 사용하였고 디지털 위상 고정 루프로 구현하였으므로 입력 전압 파형의 잡음이나 왜곡에 의한 영향을 받지 않는 장점을 가진다. 실험 결과로부터 제안한 디지털 위상고정루프의 알고리즘이 전력 계통의 주파수 측정에 이용 가능성을 알 수 있었다. 앞으로 디지털 위상고정루프를 이용한 주파수 측정에 있어서 보다 빠른 수렴속도를 가지는 연구가 진행되어야 할 것이다.

[참고 문헌]

- [1] Roland E. Best, *Phase-Locked Loops 4th Edition*, McGraw-Hill, 1999
- [2] Elliot D. Kaplan, *Understanding GPS principles and applications*, Artech House, 1996
- [3] Tadeusz Lobos and Jacek Rezmer "Real-Time Determination of Power System Frequency," *IEEE Transactions and Measurement*, Vol. 46, No. 4, August, 1997
- [4] Vikram Kaura, Vladimir Blasko, "Operation of a Phase Locked Loop System Under Distorted Utility Conditions," *IEEE Transactions on Industry Applications*, Vol. 33 No. 1, January/February, 1997
- [5] Sidhu, Sachdev, "An Iterative Technique for Fast and Accurate Measurement of Power System Frequency," *IEEE Transactions on Power Delivery*, Vol. 13, No.1, January, 1998
- [6] 홍준희, "전자기 과도현상 해석을 위한 시간영역에서의 등가 축약법", 서울대학교 박사학위논문, 1995