

시그마델타 변조기를 이용한 승압형 정류기의 입력전류 고조파 저감

배 창 한, 이 병 송, 박 현 준, 이 중 우
한국철도기술연구원

Harmonic Reduction of Input Current in Boost-type Rectifier Using Sigma-Delta Modulation

C. H. Bae, B. S. Lee, H. J. Park, J. W. Lee
Korea Railroad Research Institute

Abstract- This paper presents Sigma-Delta Modulation(SDM) schemes to generate switching waveform for a high-power factor boost-type rectifier. The SDM scheme can be implemented by simple digital algorithm unlike conventional PWM schemes with several hardware, and has the characteristics of spectrum-spreading and noise- shaping effects, which are profitable in harmonic reduction of input current in the boost-type rectifier. The comparison results of their spectrum performances shows that the 1st-order SDM has better harmonic suppression effect than conventional PWM scheme and Dithered SDM scheme

1. 서 론

전원공급장치의 역률 개선과 입력전류 파형의 일그러짐 저감을 위한 연구가 많이 이루어지며 PWM 스위칭 파형을 이용한 승압형 정류기가 보편적이다[1].

이 논문에서는 듀티비 패턴으로 제어되는 승압형 정류기를 기존의 PWM기법에 의한 스위칭 방법 대신 SDM 기법을 적용해 듀티비패턴을 스위칭 파형으로 변환하고 입력전류의 고조파 왜율을 줄이고자 한다. 일반적인 PWM 기법은 스위칭 주파수의 고조파 성분들에 스위칭 노이즈 전력이 집중되어 입력 전류의 전고조파왜율(Total Harmonic Distortion, THD)이 크다. 스위칭 주파수를 높여서 THD와 역률을 개선할 수 있으나 PWM-IC 또는 듀티시간을 계산하기 위한 타이머가 필요하다. 승압형정류기의 듀티패턴을 만드는 마이크로프로세서 또는 DSP 상에서 간단한 디지털 소프트웨어 알고리즘으로 높은 스위칭 주파수 구현이 가능한 SDM 기법을 사용한다 [2]. SDM기법은 기존의 디지털 제어 알고리즘에 추가적으로 몇 줄의 소프트웨어 알고리즘으로 이루어진 1개의 인터럽터를 추가해 만들 수 있는데 이는 전체 시스템에 영향을 주지 않으면서도 높은 스위칭 주파수로 구현될 수 있다. 또한 SDM의 고조파 분산과 잡음경감기능으로 승압형 정류기의 입력 전류의 저차고조파 성분을 줄일 수 있다. 난수를 양자기 입력단에 가해 입력전류에 존재하는 스펙트럼 스파이크를 제거할 수 있는 Dithered SDM기법을 사용해 일반적인 PWM 기법 그리고 1차 SDM기법과 비교한다. 시뮬레이션에 사용된 승압형정류기는 그림 1과 같은 시스템으로 주전류가 흐르는 회로상에 단지 2개의 전력반도체가 존재하여 순방향 손실을 줄일 수 있는 장점이 있다[3].

2. 승압형 정류기의 듀티 패턴

그림 1 에서 반도체 스위치가 이상적이고 스위칭주파

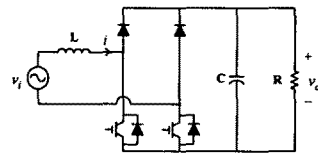


그림 1 승압형 정류기

수가 높으며 전류가 연속이라고 가정하면 평균화된 등가 회로는 그림 2로 회로방정식은 식(1)로 표현된다.

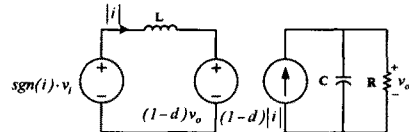


그림 2 평균화된 승압형 정류기의 등가회로

$$\begin{aligned} L \frac{d|i|}{dt} &= -(1-d)v_o + \text{sgn}(i) \cdot v_i \\ C \frac{dv_o}{dt} &= -\frac{v_o}{R} + (1-d)|i| \end{aligned} \quad (1)$$

위에서 $\text{sgn}(i)$ 는 입력전류의 부호, d 는 듀티비, v_i 는 교류측 입력전압, v_o 는 출력전압을 나타낸다. 단위역률이 목표이므로 $v_i = V \sin \theta$ 라 할 때 $i = I \sin \theta$ 가 되게 하면 $\text{sgn}(i) \cdot v_i = V |\sin \theta|$ 로 나타낼 수 있어 스위칭 한 주기의 위상차를 Δ 라 하고 $\theta - \Delta/2$ 에서 $\theta + \Delta/2$ 까지 전압방정식을 적분하면 식(2)와 같은 듀티비를 얻는다.

$$d = 1 - \text{sgn}(\sin \theta) \text{sinc}\left(\frac{\Delta}{2}\right) \left(\frac{V}{v_o} \sin \theta - \frac{\Delta I}{v_o} \cos \theta\right) \quad (2)$$

식(2)에서 v_o 는 느리게 변하므로 원하는 전류 진폭 I 와 입력전압 신호로부터 전원 한 주기동안의 듀티비 모양을 정할 수 있다는 것을 알 수 있다. 스위칭 주파수가 충분히 높다고 생각하면 $\text{sinc}(\Delta/2) = 1$ 로 생각할 수 있으며 그림 4와 같은 제어블록을 생각하여 제어기 출력 u 로 I 를 조절하게 하면 듀티 패턴 파형은

$$d = 1 - \text{sgn}(\sin \theta) (V \sin \theta - u V \cos \theta) / v_o \quad (3)$$

의 형태로 나타낼 수 있다. 여기서 d 값이 1을 초과 할 때가 있어 d 의 값을 제한하는 대신 식(4)와 같이 하면 $\theta=0$ 부근 이외에서는 같은 파형이 되고 $d \leq 1$ 인 조건을 만족한다.

$$d = 1 - |V_s \sin \theta - u V_c \cos \theta| / v_o \quad (4)$$

그림 3은 식(4)의 계산된 모양이며 그림 4와 식(4)는 전류검출 없이 전원 전압과 출력전압의 검출만으로 듀티패턴을 만들 수 있는 방법을 보여준다[4].

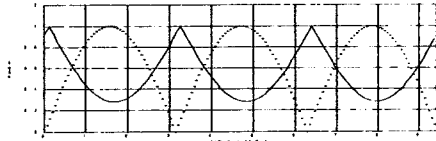


그림 3 입력전압과 듀티패턴 (실선: 듀티사이클 파형, 점선: 입력전압파형)

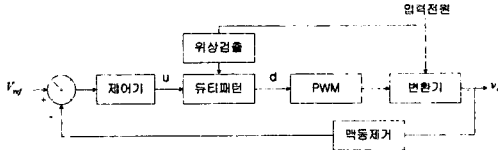


그림 4 시스템 제어 블록도

3. 1차 SDM과 Dithered SDM

1차 SDM은 기준 입력신호를 양자기를 통해 1비트의 출력으로 변환한 것으로 양자화 오차를 줄일 수 있도록 출력력을 제한시키는 방식으로 동작한다. 그림 5는 승압형 정류기에 사용된 1차 SDM의 블록도 기준 입력신호로 듀티패턴이 사용되고 양자기는 0과 1의 두가지 상태를 출력하며 각각 스위치의 OFF와 ON 상태이다.

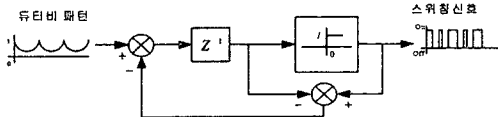


그림 5 1차 SDM 블록도

1차 SDM은 양자화 오차와 입력신호의 상관관계로 기존의 PWM과 같이 어느 정도의 스펙트럼 스파이크를 갖는다. 이를 제거하기 위해 일반적으로 난수를 양자기 입력단에 첨가하여 랜덤한 스위칭파형을 구현하는 Dithered SDM 기법이 있으며 이때 사용되는 난수 발생 알고리즘은 다음과 같다[5].

$$C_n = \begin{cases} A \cdot \text{mod}(C_{n-1}, q) - r \cdot \left\langle \frac{C_n - 1}{q} \right\rangle & \text{if } is \geq 0 \\ A \cdot \text{mod}(C_{n-1}, q) - r \cdot \left\langle \frac{C_n - 1}{q} \right\rangle + B & \text{otherwise} \end{cases} \quad (5)$$

$$D_n = C_n / B$$

여기서 $A = 16807$, $B = 2^{31} - 1$, $q = 127773$, $r = 2836$ 이고 $\langle a \rangle$ 는 a 에 가장 가까운 정수를 나타내며 D_n 은 0과 1사이에 존재하는 난수가 된다[4].

4. 시뮬레이션

제안된 알고리즘의 성능을 확인하고자 Matlab Simulink를 사용했으며 승압형정류기의 전체 블록도를 그림 6과 같이 구성하였다. 승압형정류기는 표 1과 같은 규격이며 200kHz의 샘플링 주파수로 모델링되고 위상검출과 출력전압검출에 사용된 필터의 샘플링 주파수는 20kHz이다.

승압형 정류기의 듀티비, D 가 증가함에 따라 SDM에 의해 만들어지는 스위칭 펄스 파형의 주기는 커지는데

일반적인 PWM에 대한 SDM의 스위칭 횟수비율 R 을 정의하면 식(6)와 같다.

$$R = \frac{1}{2} - \frac{1}{2} \cdot \left(1 - \frac{\pi}{2}\right) \cdot D \quad (6)$$

시뮬레이션된 승압형 정류기의 듀티비는 $1 - V_0 / V / \sqrt{2} = 0.4$ 이므로 20kHz의 샘플링주파수로 구현된 SDM의 평균 스위칭 주파수는 8560Hz의 스위칭 주파수를 갖는 PWM 기법의 경우와 동일한 스위칭 횟수를 갖는 것으로 가정하여 그 값보다 큰 10kHz의 스위칭주파수를 갖는 PWM기법과 비교한다. 승압형정류기의 스위칭소자를 동작시키는 스위칭 파형은 일반적인 PWM기법과 1차 SDM 그리고 Dithered SDM기법을 구성하여 각각의 경우에 대해 승압형 정류기의 입력전류 고조파 특성을 분석하였다.

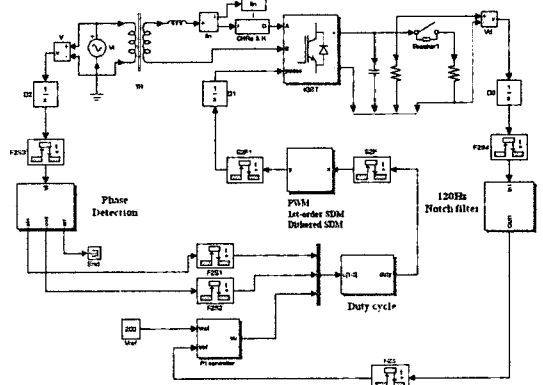


그림 6 시뮬레이션 블록도

표 1 승압형 정류기의 주요사항

직류출력	200V, 1.6kW
교류입력	120Vrms
PWM의 스위칭 주파수	10kHz
SDM의 샘플링 주파수	20kHz
Inductance	2.5mH
Capacitance	2000uF

그림 7은 PWM, 1차 SDM, Dithered SDM기법을 사용했을 경우 정격의 80% 부하시 정상상태 입력 전압, 입력전류의 파형 그리고 입력전류 고조파 분석한 것이다. 모두 입력전압과 전류는 동상이며 스위칭으로 인한 전류의 고조파 성분에는 차이가 있다. 1차 SDM은 PWM에 비해 저차 고조파성분을 줄였으며 스위칭주파수 부근에 집중된 고조파를 제거하였다. Dithered SDM은 스펙트럼 스파이크를 제거하였으나 난수의 첨가로 노이즈 전력을 증가시켜 1차 SDM보다는 높은 THD를 갖게 된다. 표 2는 부하변화에 따른 THD와 역률을 나타내는데 3가지 변조기법 모두 단위역률에 가까우며 낮은 고조파 왜곡을 가짐을 알 수 있다. 경부하시의 고조파 왜율이 큰 것은 부하에 따라 스위칭고조파의 크기가 크게 변하지 않았기 때문이며 전부하시 THD의 증가는 저차 고조파의 증가 때문이다. SDM기법은 20% 부하시에 스위칭 주파수가 감소하여 THD 값이 PWM 기법보다 크다. 그림 8은 SDM 기법에서 부하의 변화에 따른 정류기의 전압조절 기능을 시험한 것으로 부하의 갑작스런 변화에도 출력전압은 일정하게 조절되며 출력 전류도 빠른 시간 내에 정상상태에 도달한다.

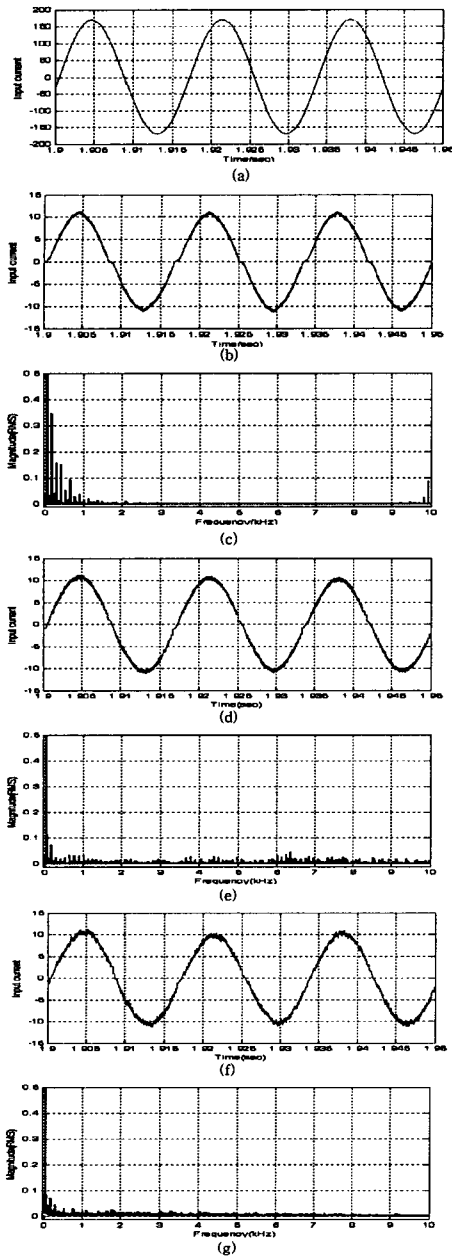


그림 7 80% 부하시의 입력전압(a), 입력전류와 고조파 특성(b, c : PWM, d, e : 1차 SDM, f, g : Dithered SDM)

표 2 부하변화에 따른 고조파 왜곡과 역률

부하(%)	THD(%)			PF		
	PWM	1차 SDM	Dithered SDM	PWM	1차 SDM	Dithered SDM
20	11.8	20	22	0.99	0.98	0.97
40	9.4	8.6	10.8	0.88	0.99	0.99
60	6.4	5.7	7.4	0.94	0.96	0.96
80	4.8	4.4	5.7	0.98	0.98	0.97
100	14.5	6.7	6.8	0.98	0.99	0.99

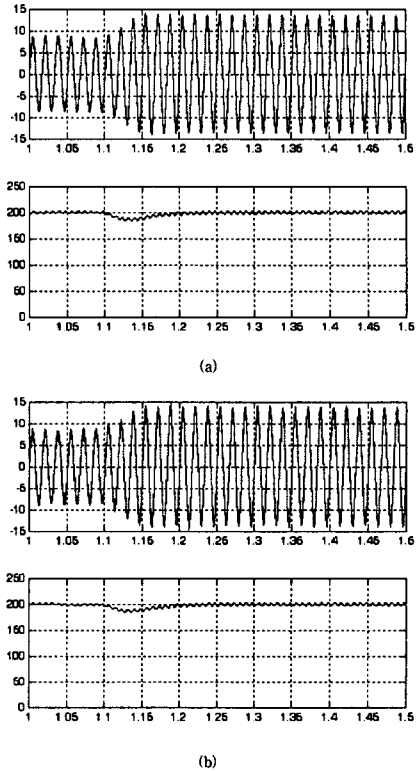


그림 8 부하변동(980W→1600W) 시의 입력전류와 출력전압의 과도응답 (a) 1차 SDM (b) Dithered SDM

5. 결론

일정한 스위칭 주기를 갖는 기존의 PWM기법 대신 간단한 디지털 알고리즘으로 쉽게 만들 수 있는 SDM 기법을 사용해 고역률 승압형 정류기를 구현하였다. 일반적인 PWM기법으로 인한 일정 주파수에 집중되는 스위칭 잡음을 SDM의 고유한 스펙트럼 홀트트림 특성으로 줄여 낮은 전류 THD를 갖도록 하였다. 컴퓨터 시뮬레이션으로 PWM과 1차 SDM 그리고 Dithered SDM 기법 사용시 입력전류의 고주파성분을 분석을 하였는데 1차 SDM의 경우 PWM보다 적은 스위칭 횟수를 갖으면서도 입력전류의 THD가 줄었음을 확인하였다. 앞으로 실제 시스템에 적용하고 결과를 고조파 규격의 비교 분석이 필요하다.

(참고 문헌)

- [1] S. Sivakumar, K. Natarajan, and R. Gud "Control of power factor correcting boost conv with out instantaneous measurement of current", IEEE Trans. Power Electronics, vol.10 pp.435-445, 1995
- [2] C. H. Bae, J. H. Ryu, K. W. Lee, "Suppression of harmonic spikes in switching converter output using dithered sigma-delta modulation", IEEE Trans. Industry Applications, vol. 38, no. 1, pp.159-166, 2002
- [3] R. Martinez, P. N. Enjeti, "A high-performance single-phase rectifier with input power factor correction", IEEE Trans. Power Electronics, vol.11, no.2, pp.311-317, 1996
- [4] 배창한, 이교범, 송중호, 이광원, "입력전류의 검출이 없는 승압형 정류기의 고역률제어", 대한전기학회논문지, vol. 48B, no. 9, Pp.510-516, 1999
- [5] S.K. Park, K.W. Miller, "Random number generators: good ones hard to find", Communications of the ACM, vol. 31, no. 10, pp. 1192-1201, 1988