

푸쉬 풀 포워드 컨버터의 효율 특성 고찰

전준석\*, 김창선\*, 김태식†, 임범선†, 우승훈†  
 \*목포대학교 전기공학과, †(주)동아일렉콤

Considerations of Single Magnetic Integrated built-in Filter Push-Pull Forward Converter characteristics

June-Seok Jeon\*, Chang-Sun Kim\*, Tea-Sik Kim†, Bum-Sun Im†, Seung-Hun Woo†  
 \*Mokpo Nat'l Univ Dept. of Electrical Engineering, † Dongah elecomm corporation

**Abstract** - The push pull forward converter is a very suitable circuit for low output voltage, high output current applications with a wide input voltage range. This converter can be miniaturized by integrate magnetic components such as the output inductor, the transformer and the input inductor. We considered of the efficiency for the push pull forward converter. Developed the push pull forward converter rating are of 36~72V input and 3.3V/30A output. In this converter, the efficiency was measured by 76.4% at full load and 82.95% at half load. The maximum efficiency is up to 83.% at 200kHz, 11A output.

점도 존재한다. 먼저 이러한 코어 구조는 두 개의 out leg에 에어 갭이 존재하기 때문에 기계적으로 불안정하여 정밀함이 요구되어 코어 가격이 비싸지고 큰 누설 인덕턴스가 발생하여 심한 기생 링킹과 효율 감소의 원인, EMI 발생의 원인이 된다는 단점이 있다.

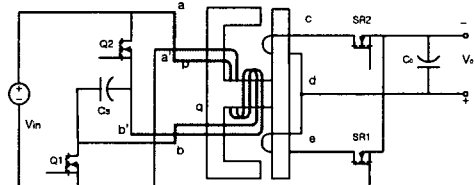


그림 1. 푸쉬 풀 포워드 컨버터  
 Fig. 1. Push pull forward converter

1. 서 론

현재 전원 공급 장치는 고효율, 고전력 밀도화 되어가고 있지만 전력용 반도체 소자와 자성 소자로 인한 발열 문제와 크기 때문에 소형화로 설계하는데 한계가 있다. 따라서 전력용 반도체 소자와 자성 소자의 크기를 줄이는 것은 전원 공급 장치를 소형화시키는 데 중요하다. 현재 반도체 소자들은 빠르게 발전되고 있지만 자성소자들은 기대만큼 개발되지 못하는 실정이다. 이러한 문제점을 보완한 컨버터 가운데 하나인 푸쉬 풀 포워드 컨버터는 기존의 푸쉬 풀 컨버터의 자성 소자인 입력 필터와 출력 필터 그리고 변압기 등을 하나의 EI 혹은 EE 코어에 통합하여 컨버터의 크기를 줄인다[1-3]. 본 논문에서는 아래와 같은 사양으로 컨버터를 제작하여 실험하였다.

표 1. 컨버터의 사양

Table 1. Converter specifications

구 분	내 용
정격 입력 전압	36~72 [V <sub>dc</sub> ]
정격 출력 전압	3.3 [V <sub>dc</sub> ]
정격 출력 전류	30 [A]
정격 출력 전력	100 [W]

2. 푸쉬 풀 포워드 컨버터  
 (Push pull forward converter)

2.1 푸쉬 풀 포워드 컨버터의 특성

푸쉬 풀 포워드 컨버터는 그림 1과 같이 기존의 푸쉬 풀 컨버터에 클램프 커패시터를 추가했으며 하나의 EI 혹은 EE 코어에 입력 필터 인덕터와 변압기 그리고 출력 필터 인덕터 등 모든 자성 소자를 포함한다. 통합된 코어 구조는 두 개의 out leg에 에어 갭이 존재하고 center leg에 권선을 감아 사용한다. 이와 같이 컨버터의 모든 자성 소자를 하나의 코어에 통합시킨 코어 구조는 컨버터의 크기를 줄일 수 있는 장점이 있는 반면 단

2.2 개선된 푸쉬 풀 포워드 컨버터의 특성

위 문제점을 개선하기 위한 방법으로 입력 필터를 통합한 푸쉬 풀 포워드 컨버터가 제안되었다[1-3]. 이 구조는 그림 2와 같이 두 개의 out leg에 권선이 감겨 있으며 center leg에 에어 갭이 존재한다. 이 코어 구조의 형태는 기계적으로 안정성이 높아서 제작이 쉬울 뿐만 아니라 코어 가격 또한 낮출 수 있다. 에어 갭이 center leg에 존재하기 때문에 out leg(변압기의 2차측)의 권선의 누설 인덕턴스를 최소화시킬 수 있으며 코어 손실과 권선 손실은 Center leg의 리플 자속을 소거함으로써 감소시킬 수 있다. 그리고 개선된 푸쉬 풀 포워드 컨버터의 입력 필터는 변압기의 1차측 권선의 누설 인덕턴스로 형성한다.

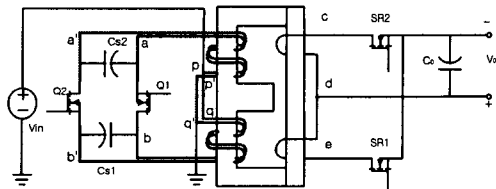
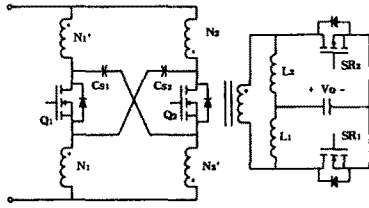


그림 2. 입력 필터를 가진 푸쉬 풀 포워드 컨버터  
 Fig. 2. Push pull forward converter with the input filter

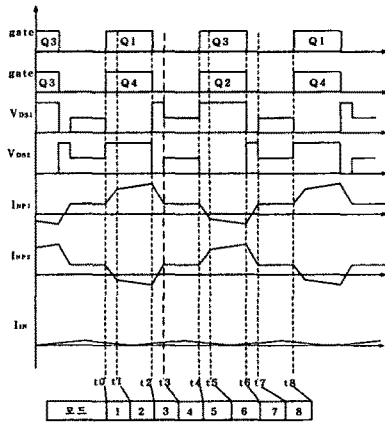
2.2.1 입력 필터의 구축

그림 3(a)은 통합된 입력 필터를 가진 푸쉬 풀 포워드 컨버터 회로도를 나타낸다. 변압기 2차측의 L<sub>1</sub>, L<sub>2</sub>는 출력 필터 인덕터의 역할을 하게 되고 변압기 1차측의 누설 인덕턴스와 클램프 커패시터(C<sub>s1</sub>, C<sub>s2</sub>)는 입력 필터 역할을 하게 된다. 예를 들어 그림 3(b)의 모드 2(t<sub>1</sub>~t<sub>2</sub>)구간에서 설명해 보면 Q<sub>1</sub>은 도통 상태로 입력

전류는 변압기 전단  $N_1'$ 의 누설 인덕턴스와 클램프 커패시터  $C_{s1}$ 가 형성한 필터를 통과하고 변압기 후단  $N_1$ 의 누설 인덕턴스와 클램프 커패시터  $C_{s2}$ 가 형성한 필터를 통과함으로써 입력 전류를 평활화시켜 부드럽게 해 줌으로써 입력 필터의 역할을 하게 된다.



(a) 회로도



(b) 이론 파형

그림 3. 푸시 풀 포워드 컨버터의 회로도와 이론 파형

Fig. 3. Circuit of the push pull forward converter and theoretical waveforms

### 2.2.2 동기 정류 방식

푸시 풀 포워드 컨버터의 2차측 정류 방식은 다이오드 대신에 전력용 MOSFET을 사용하는 동기 정류 방식을 적용하였으며 그림 4의 자가 운전 동기 정류 방식(Self-driven synchronous rectification)을 적용하였다(4). 동기 정류기의 구동 방식으로 데드타임 동안에 출력 전류가 동기 정류기의 기생 다이오드를 통하여 출력 인덕터 L로 흐르는 방법을 선택하였다. 2차측 동기 정류 방식은 다이오드의 전압강하로 인한 손실을 다이오드 대신 사용하는 전력용 MOSFET의 온저항( $R_{DS(on)}$ ) 손실로 대체하기 위해 사용하며 전력용 MOSFET을 병렬로 연결하여 온저항( $R_{DS(on)}$ ) 손실을 크게 낮출 수 있다.

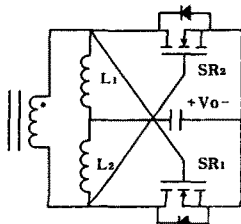


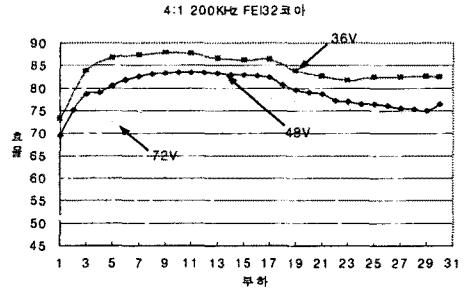
그림 4. 자가 운전 동기 정류 방식

Fig. 4. Self driven synchronous rectification

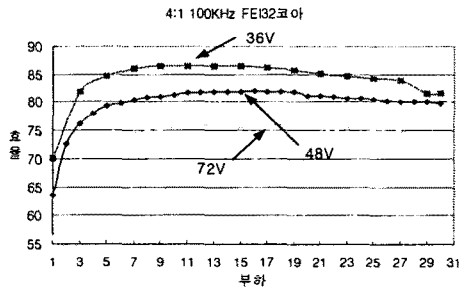
## 3. 푸시 풀 포워드 컨버터의 효율 특성

### 3.1 주파수 변화에 대한 효율 변화

그림 5는 주파수 변화에 따른 효율 곡선을 나타낸다. 형태와 크기, 재질이 동일한 코어를 사용하고 스위칭 주파수를 100kHz와 200kHz로 구분하여 측정된 효율 곡선이다. 스위칭 주파수가 100kHz인 경우보다 스위칭 주파수가 200kHz인 경우에 효율이 높게 측정되었다. 일반적으로 스위칭 주파수를 낮추면 코어 손실이 줄어들어 효율이 증가한다고 알고 있지만 그림 5에 나타난 것과 같이 스위칭 주파수를 감소시킨다고 해서 효율이 좋아지는 것이 아님을 알 수 있다. 스위칭 주파수가 증가하면 코어 손실은 증가하지만 코어의 최대 자속 밀도인  $B_{max}$ 값은 낮아지게 되어 코어 손실은 감소한다. 따라서 총 코어 손실은 위 두 가지의 경우가 고려되어 나타나게 된다. 그림 5(a)는 스위칭 주파수가 100kHz인 경우 부하전류가 16A일 때 최고 효율이 82%로 측정되었으며 그림 5(b)는 스위칭 주파수가 200kHz인 경우 부하전류가 11A일 때 83.5%의 최고 효율이 측정되었다.



(a) 주파수 200kHz인 경우



(b) 주파수 100kHz인 경우

그림 5. 주파수 변화에 따른 효율 특성

Fig. 5. Efficiency according to frequency

### 3.2 변압기 코어의 크기 변화에 대한 효율 변화

그림 6은 변압기 코어 크기 변화에 따른 효율 곡선이다. Nicera사 NC-2H FEI32/9/20 코어 구조를 가진 컨버터가 효율이 높게 측정되었으며 Nicera사 5M FEE18/8/10C인 컨버터는 부하 전류가 22A를 넘어가면 포화가 되었다. FEE18/8/10C 코어에서 최대 출력 전력 밀도가 출력 전력에 비해 낮기 때문에 부하 전류의 증가에 따라 코어가 포화되고 FEI32/9/20의 코어에서는 풀 부하(30A)를 걸어도 포화되는 현상이 없었으며 효율 또한 더 높게 측정되었다.

코어 크기의 변화에 따른 효율 비교

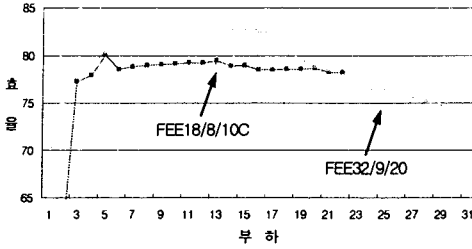
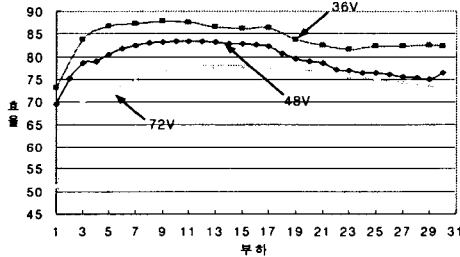


그림 6. 변압기 코어의 크기 변화에 대한 효율곡선  
Fig. 6. Efficiency according to transformer cores

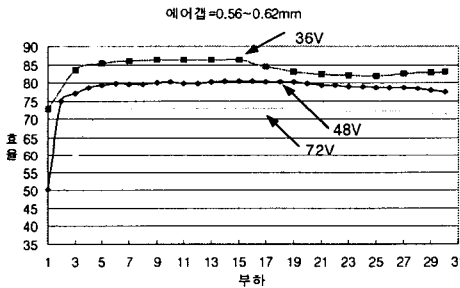
### 3.3 에어 갭의 크기 변화에 대한 효율 변화

그림 7은 에어 갭의 크기 변화에 따른 효율 곡선을 보여주고 있다. 두 개의 컨버터 실험 세트의 조건은 동일하고 단지 에어 갭의 크기만 다르게 설정하였다. 전반적으로 에어 갭의 크기가 0.14~0.18mm인 경우에 효율이 약간 높다. 에어갭을 크게주면 입력필터를 구성하는 변압기 1차측 누설 인덕턴스 값이 커져 링킹 현상이 심해지고 효율 또한 감소한다. 그림 5(a)는 에어 갭의 크기가 0.14~0.18mm인 경우 최고 효율이 83.5%로 측정되었고 그림 5(b)는 에어 갭의 크기가 0.59~0.62mm인 경우 최고 효율은 80.4%의 측정되었다.

4:1 200kHz FE132코어



(a) 에어 갭 0.14~0.18mm인 경우



(b) 에어 갭 0.59~0.62mm인 경우

그림 7. 에어 갭의 크기 변화에 대한 효율 곡선  
Fig. 7. Efficiency according to air gaps

### 3.3 최고 효율 83.5%가 측정된 컨버터의 파형

그림 8은 주파수 200kHz, 권선비 4:1, 에어갭의 크기 0.14~0.18mm의 사양으로 제작한 컨버터의 전압 전류 파형이다. 코어에 권선을 직접 감아서 변압기를 제작해 노이즈 성분이 많이 첨가됐다. 컨버터의 효율은 부하 전류가 11A이고 주파수가 200kHz일 때 83.5%의 가

장 좋은 효율이 측정되었으며 풀 부하(full load)시 76.4%, 하프 부하(half load)시 82.95%가 측정되어 실험한 컨버터 중에서 가장 좋은 특성을 나타낸다.

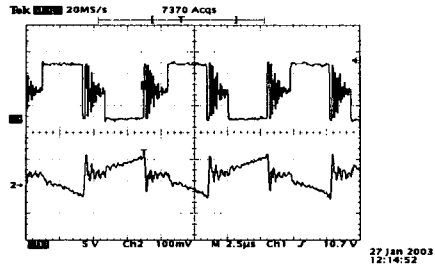


그림 8. 스위칭 양단 전압(50V/div)(Vin=48V) 변압기 1차측 누설 전류(3A/div)(Io=30A)  
Fig. 8. Switch voltage waveform and current waveform

## 4. 결 론

전원 공급 장치의 자성 소자들은 그 크기를 줄이는데 한계가 있기 때문에 자성 소자를 하나의 EE 혹은 EI 코어에 통합함으로써 컨버터의 크기를 줄일 수 있는 푸쉬 풀 포워드 컨버터의 효율 특성을 실험을 통해서 고찰하였다. 하지만 변압기의 제작이 쉽지 않고 입력 측의 누설 인덕턴스와 출력 필터 인덕터의 값을 최적화 설계하는데 문제점이 있었다. 본 논문에서는 EI 코어에 직접 권선을 감아서 변압기를 제작하여 실험을 하였다. 그러나 노이즈 성분이 증가하고 PCB 실장에 어려움이 있었고 에어갭의 조절이 용이하지 않다. 입력 전압 36~72 [V<sub>DC</sub>], 출력 전압 3.3 [V<sub>DC</sub>], 출력 전류 30 [A] 스위칭 주파수 200kHz에서 개선된 푸쉬 풀 포워드 컨버터는 부하 전류가 11A일 때 83.5%의 가장 좋은 효율이 측정되었으며 풀 부하(full load)시 76.4%, 하프 부하(half load)시 82.95%가 측정되었다.

### (참 고 문 헌)

- [1] Peng Xu, Fred C. Lee, "Design of High-Input Voltage Regulator Modules With A Novel Integrated Magnetics", IEEE Applied Power Electronics Conference (APEC'01), 2001
- [2] Mao Ye, Peng Xu, Bo Yang, Fred C. Lee, "Investigation of Topology Candidates for 48V VRM", IEEE Applied Power Electronics Conference (APEC'02), 2002
- [3] Peng Xu, Mao Ye, Pit-Leong Wong, Fred C. Lee, "Design of 48V Voltage Regulator Modules With a Novel Integrated Magnetics", IEEE Applied Power Electronics Conference (APEC'02), 2002
- [4] P. Alou, J.A. Cobos, O. Garcia, J. Uceda and M. Rascón "A New Driving Scheme for Synchronous Rectifiers: Single Winding Self-Driven Synchronous Rectification", IEEE Applied Power Electronics Conference (APEC'99), 1999