

PWM 제어를 이용한 고역율, 저고조파형 고효율 Sepic 컨버터에 관한 연구

주형종*, 권명일*, 장도현*
호서대학교*

A study on the high-power Sepic converter for high-power-factor, low current harmonics using PWM control

Hyong-Jong Joo*, Myung-ill Kwon*, Do-Hyun Jang*
Hoseo University*

Abstract - A pulse width modulation(PWM) method for single-phase Sepic-type rectifier is introduced in this paper. The characteristics of the proposed PWM system are high performance high power factor with low input current harmonic distortion. The proposed control method is based on the average-current-mode using the dedicated integrated circuit UC3854. this technique it is possible to implement a very simple control circuit for unitary power-factor in CCM operation and also to provide over-current protection.

제어 IC는 전류검출저항의 조절에 따라 출력전력의 조절이 가능하고, 과전류로부터 회로를 보호 할 수 있다. Sepic 컨버터는 침입전류(inrush current)의 제한이 필요 없는데 그 이유는 출력커패시터 C_o 와 전원단 사이에 작 은 값의 C_1 이 존재하여 침입전류를 제한하기 때문이다.

1. 서 론

오늘날 컨버터는 고주파 스위칭 기술을 도입하여 소형, 경량화를 추구하고 있다. 벽, 부스트, 벽-부스트 등의 컨버터는 연속적인 출력발생이 되지 않아 노이즈 및 EMI 문제를 야기시킨다. 또한 초기 동작시 돌입 충전전류를 막기 위한 보조 회로가 필요하고, 부스터방식의 정류회로 역시 부하단락 등의 경우 단락 전류를 제한할 보조회로가 추가로 필요하다.

이런 문제를 보완하기 위해서 Sepic 컨버터를 제안한다. Sepic 컨버터는 출력전압의 자유로운 조절이 가능하고 소자의 갯수가 적어 간단한 구성이 가능하며, 브리지 다이오드 정류회로와 연결 사용시 PFC 정류장치등에서 발생하는 직류 전압의 상승없이 고역율, 저고조파 정류장치의 구성이 가능하다. 또한 연속적인 출력전달이 가능하며, 이에 따른 노이즈, EMI등이 고려된 회로이다. 또한 CCM 및 듀티(D)를 조절함으로써 [kW]급의 고효율을 낼 수 있으며, 1, 2차 절연이 손쉬운 장점을 가지고 있다.

본 논문에서는 고역율, 저고조파형 고효율 Sepic 컨버터를 설계 제작 하였으며, 이를 전압 제어 루프 및 전류 검출, 입력전압에 적용한 PWM 제어기를 구성하였다.

2. 본론

2.1 고역율, 저고조파 Sepic 컨버터

제안된 회로는 그림 1과 같이 구성된다.

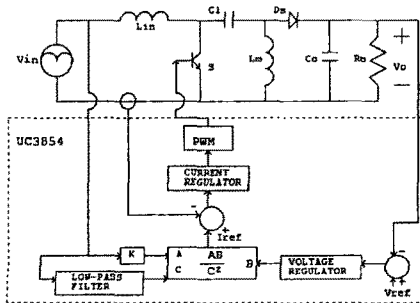


그림 1. 제안한 Sepic 회로

2.2. Sepic 컨버터의 관계 이론

그림 1에 제안된 Sepic 컨버터에서 스위치 S는 대전압, 대전류의 IGBT(600V/40A)를 사용하였으며 gate 신호가 on, off에 따라 L_m 에 에너지를 저장하고, 동시에 C_1 에 축적된 에너지를 L_2 로 전달하거나, 입력 전력을 출력측에 전달을 하게 된다. 출력 전압(V_o)은 스위칭 듀티비에 의해 결정되므로 듀티비에 대한 전압 전달비 G_V 및 출력 전압 V_o 는 다음과 같다.

$$G_V = \frac{D}{1-D}$$

$$\therefore V_o = G_V \cdot V_i$$

위의 듀티(D) 및 전압전달비 G_V 의 상관관계 그래프는 그림 2와 같다.

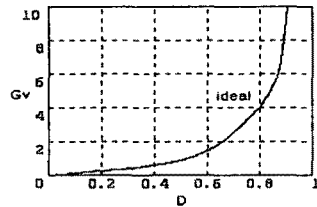


그림 2. 듀티(D)와 G_V 의 상관관계 그래프

본 논문에서는 출력 전압이 입력보다 크게 되는 $0.5 < D < 1$ 의 영역에서 Sepic 컨버터를 운전시킨다.

2.2.1 모드별 해석 및 파형도

Sepic 컨버터는 강압($0 < D < 0.5$), 승압($0.5 < D < 1$) 동작이 가능하나 본 논문에서는 출력 전압을 입력전압의 파고치에 관계없이 고전력을 발생하기 위하여 Step-Down 기능을 사용한다.

그림 3에서 스위치 S가 on되어 L_1 이 에너지를 저장하는 동시에 C_1 의 에너지가 L_2 로 전달된 후 스위치 S가 off되어 있는 경우에는 두 단계의 동작이 차례로 일어나는데, 첫단계에서는 L_1 에 저장된 에너지는 C_1 을 충전하는 동시에 D_1 을 통해 부하 측으로, L_2 에 저장된 에너지는 다이오드 D_1 을 통해 부하 측으로 전달되며, 에너지 전달이 끝나면 다음 단계로 L_1 에 흐르던 전류는 계속하여 C_1 에 흐르게 된다.

이러한 동작은 Buffer와 유사한 동작으로 C_1 을 Buffer Capacitor로 부르기도 한다.

그림 3에서 Sepic 회로의 등가회로를 표현했다.

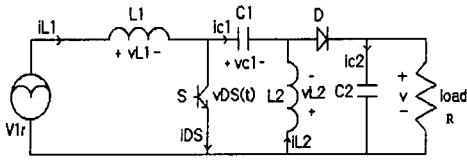
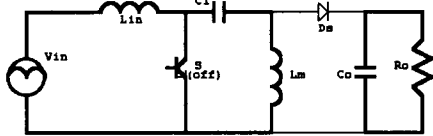
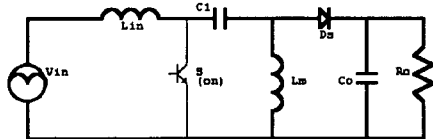


그림 3. Sepic 정류 회로의 등가회로

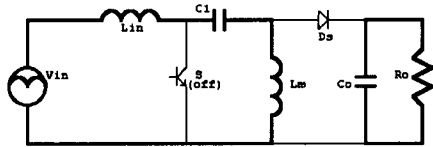
그림 4, 5에 Sepic 컨버터의 3가지 모드별 에너지 전달 체계를 도식화하고, 모드별 전류를 보인다.



(a) 모드1(S: ON, D_s: OFF)



(b) 모드2(S: OFF, D_s: ON)



(c) 모드3(S: OFF, D_s: OFF)

그림 4. 모드별 에너지 전달 체계

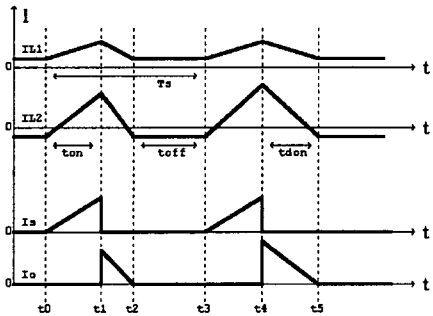


그림 5. 모드별 전류 파형도

그림 4는 고전력 고역율 정류회로를 등가 회로로 표시한 것으로 회로에 사용된 소자는 회로의 해석을 용이하도록 하기 위하여 이상적인 특성을 지니고 있고 동작시 외란은 없는 것으로 하였다. 모드에 따른 주요부분의 on, off(표 1) 및 각 소자에 유도되는 전압, 전류를 표시했다.

표 1. 모드별 구분표

스위치 S	다이오드 D	모드
ON	OFF	MODE 1
OFF	ON	MODE 2
OFF	OFF	MODE 3

그림 3에서 모드별 각 소자에 유도되는 전압 전류는 다음과 같다.

a) 모드 1($t_0 - t_1$)

$$\frac{di_{L1}}{dt} = \frac{1}{L_1} \cdot V_{1r} = \frac{V_{1r}}{L_1}$$

$$\frac{di_{L2}}{dt} = \frac{1}{L_2} \cdot v_{1r} = \frac{v_{c1}}{L_2}$$

$$\frac{dv_{C1}}{dt} = -\frac{1}{C_1} \cdot i_{L2} = -\frac{i_{L2}}{C_1}$$

특히 인덕터 전류를 살펴 보면

$$i_{L1} = i_{\min} + \frac{v_{1r}}{L_1} DT_s$$

$$i_{L2} = -i_{\min} + \frac{v_{1r}}{L_2} DT_s$$

b) 모드 2($t_1 - t_2$)

$$\frac{di_{L1}}{dt} = \frac{1}{L_1} (v_{1r} - v_{c1} - v)$$

$$\frac{dv_{C1}}{dt} = \frac{1}{C_1} \cdot i_{L1}$$

$$\frac{di_{L2}}{dt} = -\frac{1}{L_2} \cdot v$$

$$\frac{dv}{dt} = \frac{i_{L1} + i_{L2}}{C_2} - \frac{v}{C_2 R}$$

특히 인덕터 전류를 살펴 보면

$$i_{L1} = i_{\min} + \frac{v_{1r}}{L_1} DT_s - \frac{v}{L_1} t$$

$$i_{L2} = -i_{\min} + \frac{v_{1r}}{L_2} DT_s - \frac{v}{L_2} t$$

c) 모드 3 ($t_2 - t_3$)

$$\frac{dv_{C1}}{dt} = \frac{1}{C_1} \cdot i_{L1}$$

$$\frac{dv_{L1}}{dt} = \frac{v_{1r} - v_{C1}}{L_1 + L_2}$$

$$\frac{dv_{L1}}{dt} = -\frac{v}{C_2 R}$$

$$i_{L2} = -i_{L1}$$

이 모드는 “회생“ 모드로 다음 스위칭 구간까지이고, 스위치와 출력다이오드의 off 시간은 다음 식과 같다.

$$t_{off} = T_s - t_{on} - t_{don}$$

3. 실험 결과

제안된 회로 및 제어기를 실증하기 위해서 그림 5와 같은 회로를 구성 실험을 수행하였다.

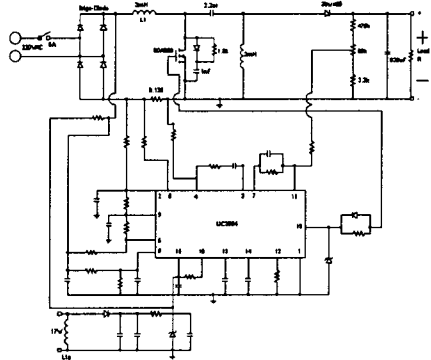


그림 5. 실험회로 구성도

실험에 사용한 시스템에서 L_1 , L_2 은 고출력을 고려해서 트랜스의 크기가 비례해지지는 것을 막기 위해 절연을 하지 않고 각각의 인덕턴스로만 사용하였고, PQ5050을 사용하였다. 스위치S는 고출력을 위한 IGBT(600V/40A)을 사용하였고, 스위치 손실을 줄이기 위해 스너버 회로로 다이오드와 저항을 병렬로 사용하였다. 제어기는 전압 피드백과 전류 검출저항, 입력전압의 감지를 통해서 시비율을 조절한다.

표 2에 960[W]급 Sepic회로의 설계사양을 나타내었고, 주요 부분에 대한 파형을 측정하여 다음과 같이 표시하였다.

표 2. 전력회로부의 설계사양

V_{ac}	220[V]	L2	3[mH]
f	30[kHz]	C1	2.2[μ F]
V_{DC}	300[V]	C2	630[μ F]
P_o	960[W]	스위치 S	600V/40A
L_1	3[mH]	D	30D100

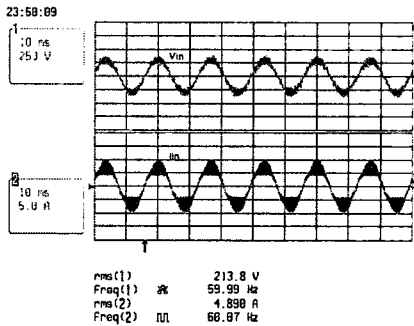


그림 6. 입력 전압(V_{in}), 전류(i_{in}) 파형

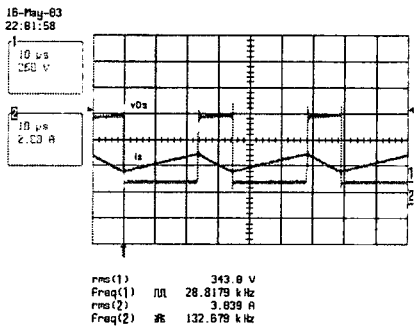


그림 7. 스위치 전압(v_{DS}), 전류(i_S) 파형

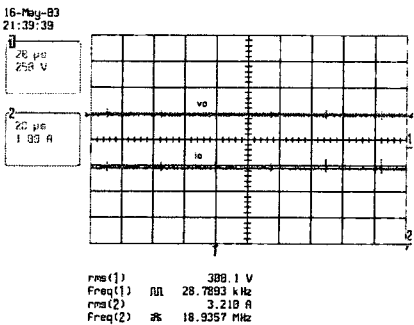


그림 8. 출력전압(v_o), 전류(i_o)

3. 결 론

본 논문에서는 컨버터의 PWM 제어를 이용한 고역율, 저고조파, 고출력 Sepic 컨버터를 제안했다. 기존의 박, 부스트, 박-부스트 컨버터의 문제로 제시되었던 연속적인 출력전달의 어려움으로 인한 노이즈, EMI 문제를 개선하였고, 고역율, [kW]급의 고출력 전자식 안정기에 사용이 가능하며, 나아가 부하변화에 따른 디밍이 가능한 회로로 사용이 가능할 것으로 보인다. 앞으로의 개선 과제로 스위치단의 스너버 저항의 손실 및 출력단의 다이오드 손실을 줄일 수 있는 방안을 검토해야 할 것으로 생각된다. 또한 L_1 과 L_2 의 절연을 통해 회로의 안정성을 높이고, 게이트단에 구동트랜스를 사용하여 본회로와 제어회로를 절연하는 방안도 검토할 수 있을 것으로 사료된다.

[참 고 문 헌]

- [1] Roger Gules and Ivo Barbi, "A 1.2kW Electronic ballast for Multiple Lamps, with Dimming Capability and High Power-Factor", IEEE'99, Vol. 1, pp. 720~726, 1999
- [2] Lloyd H. Dixon, Jr, "High Power Factor Preregulators for off line Power Supplies", IEEE'93, Vol. 1, pp. 12-1~12-16, 1993
- [3] Gyun Chae, Yong-sik Youn and Gyu Hyeong Cho, "High Power Factor Correction Circuit using Valley Charge Pumping for Low Cost Electronic Ballasts", IEEE'98, Vol. 2, pp. 2003~2004, 1998
- [4] 김희준, "스위치모드 파워서플라이", 1판, pp. 217~223, 2001
- [5] 정석연, "SEPIC을 이용하는 고역율 저 고조파 정류회로의 펄스주파수 제어", pp. 1~15, 2001