

IPM의 과열직접보호 기능의 IC화를 위한 Spice modelling

서 길수, 김 상철, 김 남균, 김 은동
한국전기연구원 재료응용연구단 전력반도체그룹

Spice modelling of Direct Over Temperature Protection in Intelligent Power Module

Seo, Kil-Soo, Kim, Nam-Keun, Kim, Eun-Dong
Power Semiconductor Group, Korea Electrotechnology Research Institute

Abstract - 본 논문은 IPM의 구동부, 과열, 과전류, 단락 및 제어부의 부족전압 제어하는 IC의 설계중 Over-Temperature protection기능에 대한 것으로서 기존의 온도센서나 과열검출 Tr을 사용하지 않고, 온도에 따른 MOSFET의 Rds(on)변화를 검출하여 과열을 방지하는 Direct Over Temperature protection기능을 PSpice를 이용하여 modelling하고 simulation 한 결과에 대해서 기술하였다.

별소자로 사용할 때와 구별되는 고속 스위칭, 저손실, SOA에 대한 최적의 trade-off 설계, 적절한 보호대책, 짧은 t_{off} , 높은 노이즈 안정성, 소형 및 경량화(높은 집적도)를 만족하도록 설계해야 한다. 또한 전력소자를 최적인 상태에서 구동·보호할 수 있는 전용 IC를 채용하고, 최종적으로 내장잠음, 서지전압, 방열특성, 크기 등을 고려한 고집적 패키지 기술이 필요하다.

1. 서 론

2. 본 론

IPM(Intelligent Power Module)은 IGBT, BJT, MOSFET, FRD, 사이리스터, 트라이악 등의 전력 반도체 소자와 제어회로, 구동회로, 보호회로, 제어전원을 단일 패키지 내에 구성한 것으로서 용도 및 시스템의 요구에 따라서 입력력 전압전류, 제어방식, 형상 및 크기 등이 다양하다.

2.1 IPM의 설계개념

표 1에 IPM에 주로 적용되는 소자의 오동작 및 파괴요인과 IPM에서의 대책을 표시했다. 표 1에 나타난 것처럼 과전류, 단락전류에 의한 파괴는 과전류 및 단락전류 보호회로를 내장하여 보호하고, 게이트에서의 과전압, 정전파괴, 발진은 구동회로의 내장화 및 최적설계로, 구동회로의 오동작은 전용의 IC를 채택하여 소자가 오동작 및 파괴되는 것을 방지할 수 있다.

현재 파워일렉트로닉스 응용장치인 범용 인버터, 수치 제어(NC) 동작기계, 산업용 로봇 등은 그 진보와 함께 고효율화, 소형화 등의 요구가 증가하고 있다. 장치의 고기능화, 소형화 요구에 대해서 IGBT는 저손실화는 물론 구동회로 및 각종 보호회로 등의 주변회로를 모듈 패키지 내에 실장하는 인텔리전트화로 진행, 주변회로 및 부품의 수를 줄이고, 시스템의 설계기간을 단축시키는 IPM으로 진행되고 있다. 이러한 현상은 산업용은 물론 일반 가정용에서도 나타나고 있으며, 일본의 경우 에어컨 시장의 85% 이상이 이미 인버터화로 되었고 그 대부분은 IPM 패키지가 사용되고 있는 실정이다. 국내의 경우, 대기업 계열의 가전회사에서 현재 IPM을 채용한 에어컨을 연구 개발 중에 있으며, 일부시제품을 출하하고 있지만 인버터화 비율은 아직 낮은 실정이다. 그러나 향후 그 수요는 폭발적으로 증가될 것이다.

표 1 소자의 오동작 및 파괴요인과 IPM에서의 대책

소자의 파괴요인	IPM에서의 대책
과전류	과전류 보호
단락전류	단락보호
구동전압 부족	제어전원 전압부족보호
게이트 전압의 발진	구동회로의 내장화 및 최적설계
게이트 과전압	
게이트 정전파괴	전용 IC 채용 및 주변회로의 최적설계
구동회로 오동작	
이상온도	과열보호
과전압	MOSFET, FWD 칩부의 개선 최적 패키지 설계

국내에서 사용되는 IPM은 전량 일본으로부터 수입하고 있는 실정에서 시스템의 경쟁력을 확보하기 위해서는 그 핵심부품인 IPM의 국산화 개발이 필수적이다. 또한 제조 기술적인 측면에서 IPM은 회로 설계 기술에서 반도체 패키징 기술, 평가기술 등이 모두 집적된 제품으로 고전력용 반도체 패키징 기술의 종착점이라 보아도 무방할 것이다. 여기서 확보된 기술을 활용하면 그 동안 100% 수입에 의존한 국내 전력용 반도체 모듈 시장에 돌파구를 마련해 줄 것으로 기대할 수 있다.

IPM에서는 전력 소자와 전용 IC를 하나의 모듈에 내장함으로써 소자를 최적인 상태로 동작시키거나 짧은 시간 내에 소자를 보호하는 것이 가능하므로, 안전동작영역, $V_{CE(sat)}$, 스위칭 시간과 같은 상호 trade-off 관계에 있는 소자의 특성에 대해서 주변의 보호회로 기능을 고려하여 최적화 하는 것이 요구된다. 이를테면 $V_{CE(sat)}$ 를 낮추면 SOA 영역이 좁아지지만 보호기능을 강화함으로써 소자가 파괴되지 않게 할 수 있다. 이렇게 함으로써 시스템상의 인버터 회로에 대해서 손실을 줄일 수 있고, 쉽게 파괴되지 않음으로써 종래의 개별소자를 사용했을 때 보다 시스템의 불량률이 감소하게 된다. 또한 제조면에서는 조립 및 시험, 제조공정의 자동화가 용이하고 시스템의 부품수가 줄어들기 때문에 공정의 단순화가 가능하며 궁극적으로 제품의 신뢰성이 향상될 수 있다.

IPM 개발초기에는 종래의 전력소자 모듈에 단순히 구동회로나 보호회로를 삽입한 것으로서 주 소자로는 BJT, MOSFET을 이용하고 제어부에는 후막 IC를 사용해 왔다. 최근 들어서는 MOSFET, IGBT 소자 및 전용 IC를 내장한 것이 주류를 이루고 있다.

이것은 단순히 제어회로 등을 하나의 모듈 내에 내장하는 것이 아니라, 시스템, 소자, 제어 및 보호기능을 종합적으로 고려한 최적설계가 필요하다. 따라서 시스템 측면에서 필요한 저소음(고주파화), 고효율(저손실), 평활도(ruggedness), 안정한 제어, 소형 및 경량화, 설계 및 조립의 용이성 등을 고려하고, 이에 따라 소자에서는 개

IPM은 출력 전력소자와 구동회로를 모듈화 한 구조로, 과전류와 과전압, 과열에서 전력소자를 보호하거나 부하의 상태를 CPU에 전달하는 기능을 갖추으로써, 부

하에 사고가 생기거나 사용방법을 실수해도 출력의 전력 소자(주로 IGBT, MOSFET)를 파괴시키지 않는 보호 기능을 가져야 한다. 이러한 IPM의 출력 전력소자는 주로 전류 센스가 부착된 소자가 사용되고 있으며 전용의 구동 IC를 채용하고 있다. 이와 같이 전력소자 및 구동회로, 그리고 보호 기능을 모두 내에 실장시켜서 다기능화 및 사용의 간편함(설계 시간 단축), 고 신뢰도(파괴되지 않음)를 실현시킬 수 있다.

IPM 내에 내장된 부품으로는 파워 단으로 전류 sense 기능이 있는 IGBT 또는 MOSFET 소자가 있으며, 제어 및 보호기능을 포함한 전용의 IC와 온도감지 써어미스터, 외부 수동회로로 구성된다. 이들의 주요기능은 다음과 같다.

- 과전류 보호(OC) : Arm의 주전류를 출력칩에 내장된 전류 sense 기능으로 검출하고 OC(Over Current) Level을 초과하는 전류가 규정된 시간 $t_{off}(OC)$ 이상 흘렀을 때 에러를 출력함과 동시에 입력신호를 끊고 소자를 차단한다. 이때 소자의 급작스런 차단에 따른 서지전압의 발생을 감소시키기 위해 게이트 전압을 일단 중간 전압으로 낮추어서 소프트 차단을 한다.

- 단락전류 보호(SC) : 각 arm의 주전류를 칩에 내장된 전류 sense 기능으로 검출하고 SC(Short Current) Level을 초과하는 전류가 흘렀을 때 에러신호를 출력함과 동시에 입력신호를 끊고 OC보호와 같은 방법으로 소프트 차단한다.

- 과열 보호(OT) : 써어미스터로 베이스판의 온도를 감지하여 OT(Over Temperature) Level 이상이 되면 에러신호를 출력함과 함께 입력신호를 끊고 소자를 소프트 차단한다. UV(Under Voltage) 이하로 내려가면 에러신호출력을 정지하고 다시 입력신호를 보내게 된다.

- 제어전압부족 보호(UV) : MOSFET의 게이트에 인가되는 전압이 낮아지면 동일한 전류에서 전압강하가 높아져서 소자의 손실이 커지고, 결과적으로 소자의 온도가 올라가게 된다. 따라서 과도한 낮은 전압이 인가되면 소자를 차단시켜야 한다.

그림 1은 IPM의 내부구성도를 나타낸 것으로 UV, OT, OC, SC 및 CPU가 포함되는 구성으로 이루어져 있다.

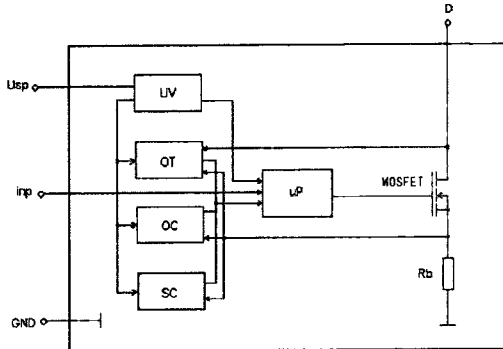


그림 1 IPM의 내부구성도

2.2 Direct over temperature protection 기능

OT protection에는 freewheel diode, thermal sensor, drain-source간의 온도에 따른 저항특성을 이용하는 3가지 방법이 있다. Power MOSFET 소자의 on 저항(Ron)-온도 특성을 이용한 direct over-temperature protection 보호 기능을 PSpice로 작성된 model, simulation 결과에 대해서 기술하였다. 그림 2는 simulation에서 사용한 IRF830 MOSFET의 junction temperature에 따른 $R_{ds(on)}$ 의 특성을 나타낸 것이다. gate-source간 구동전

압은 10V, Id는 5A이다. 온도 20°C에서 0.9Ω, 100°C에서 1.1Ω으로서 기울기는 2.5mV/°C로 나타난다.

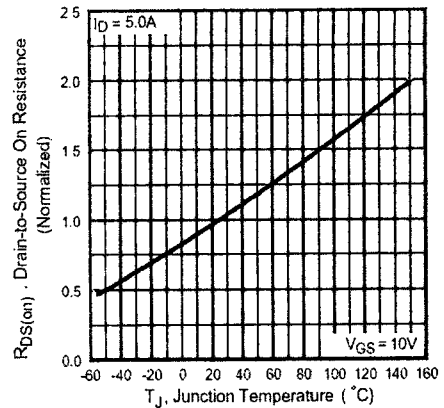


그림 2 IRF830 MOSFET의 온도에 따른 $R_{ds(on)}$ 의 특성(예)

그림 3은 direct OT protection 시스템으로서 power MOSFET 동작시 온도의 변화에 따른 $R_{ds(on)}$ 값을 검출하기 위한 회로로 구성되어 있다. $U_{ds} = U_d - U_b$, OT protection을 위한 설정온도를 결정하는 인자로서 $k = R_{ds(on, T=T_{max})} / R_b$ 로 주어진다. R_b 는 수십×10-3Ωd으로 주어진다.

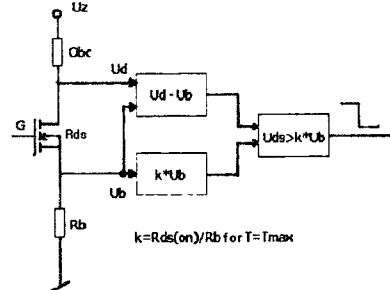


그림 3 Direct OT protection system의 구성도

그림 4는 그림 3의 direct OT protection system의 구성도를 Pspice로 모델링하여 simulation한 결과이다. 그림 4의 첫 번째 그림은 IRF830 MOSFET의 $R_{ds(on)}$ 특성을 온도 0°C ~ 150°C범위에서 LM324 입력단에 걸리는 $U_d - U_b$ 와 $k * U_b$ 전압으로 나타낸 것이다. 온도에 변화에 따라 그림 2와 같은 특성을 나타내는 것을 볼수 있다. 두 번째 그림은 $U_d - U_b$ 출력전압과 $k * U_b$ 출력전압을 비교하여 온도 $T = 150^\circ\text{C}$ ($k = 200$)의 설정조건으로 동작하는 것을 볼수 있다.

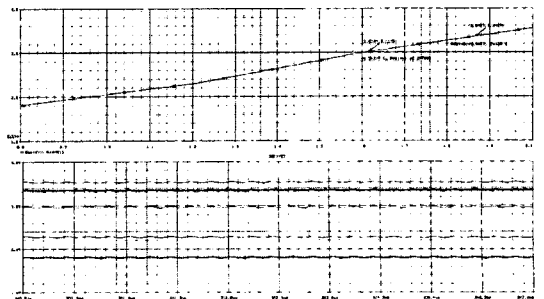


그림 4 Direct OT protection의 simulation($k=200$)

그림 5는 T=100°C(k=180)로 설정하고 OT protection을 확인한 결과이다. 설정온도에서 잘 동작하는 것을 확인할 수 있으며, IRF830의 온도-Rds(on) 특성과 잘 추종한다. Rds(on)값이 증가하면 전류가 감소하게 되어 OT protection 기준 전압을 monitor하는 Rb에 걸리는 전압의 변동이 있지만, 변동폭은 작아서 OT protection 동작에는 영향을 미치지 않는다.

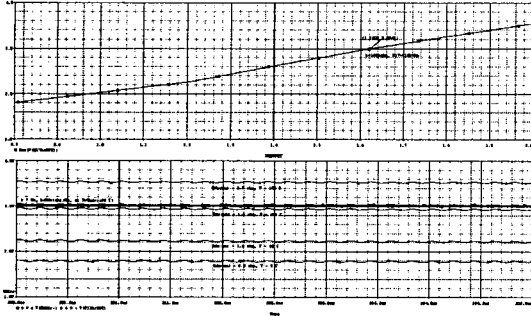


그림 5 Direct OT protection의 simulation(k=180)

그림 6은 OT, OC, SC protection 기능을 포함한 회로도이다. MOSFET의 드레인에서 입력되는 신호의 역류를 방지하기 위해 2개의 다이오드를 접속하고, 신호의 노이즈면역성을 높이기 위해 10μs의 지연을 갖도록 MAX908CPDMXM를 채용했다.

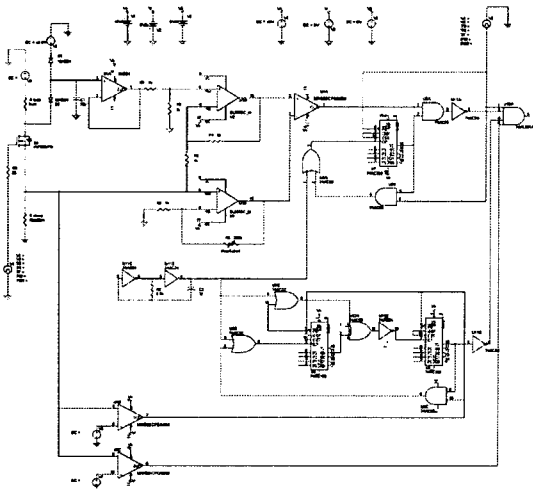


그림 5 OT, OC, SC protection 회로도

IPM 구동 및 protection기능을 포함한 드라이버 IC는 다음과 같은 기능이 추가되어야 한다.

- 전원전압 15V로부터 5V를 만들어내는 5V regulator : 외부 공급 전압 15V로부터 IC 동작에 필요한 5V의 전원을 만들어내는 회로써 두가지 기능을 가져야 한다. 첫째로 외부 전압 15V가 변화해도 이와 무관하게 일정한 5V를 만들어 내야 한다. 둘째로 온도등이 변화해도 이와 상관없이 일정한 5V를 공급해 주어야 한다. 이 두가지 조건을 만족시키기 위해 Brokaw Bandgap Reference 회로를 사용한다.
- Reference 전압 및 논리회로에 필요한 전류원을 만들어내는 회로부
- MOSFET on/off 제어신호를 입력회로부는 잠음의 면역성을 높이기 위해 히스테리시스를 가지는 comparator가 필요하다.
- MOSFET 구동회로부
- OC, SC, OT protection 입력부 및 에러신호출력부
- UV(Under-Voltage)
- OC, SC, OT protection 동작시에 MOSFET을 off한 후 다시 on시키기 전에 일정한 지연을 위한 지연회로
- OC, SC, OT, UV의 각 보호회로 동작시 노이즈 영향을 감소시키기 위한 내부회로부로 구성된다.

3. 결 론

본 논문에서는 Direct over-temperature protection 기능을 갖는 IPM용 IC의 설계에 대해서 기술하였다. Direct over-temperature protection을 PSpice 상에서 simulation으로 기능의 동작 및 회로의 구성을 확인하였다. 현재 이를 PCB상에서 동작을 확인한 후 구동 및 OT, OC, SC, UV protection 및 구동 드라이버를 집적한 ASIC를 제작할 예정이다.

[참 고 문 헌]

- [1] Z. Lisik, T. Michalski, Z.Szczepaniak, "Hybrid Intelligent Power Module with Direct Overtemperature Protection of VDMOS", 5th International Seminar on Power Semiconductors, ISPS ,2000, Prague, 30 August - 1, September 2000
- [2] OrCAD PSpice A/D User's guide