

새로운 DGS 구조를 이용한 주파수 발진기 설계

정명섭, 김종욱, 박준석, 임재봉, 조홍구,
국민대학교 전자정보통신공학부

Design of a Frequency Oscillator Using A Novel DGS

Myung-Sup Joung, Jun-Seok Park, Jae-Bong Lim, Hong-Goo Cho, Jong-Ok Kim,
School of Electrical Engineering, Kookmin Univ.

Abstract - This paper presents a novel defected ground structure (DGS) and its application to a microwave oscillator. The presented oscillator is designed so as to use the suggested defected ground structure as a feedback loop inducing a negative resistance as well as a frequency-selective circuit. Applying the feedback loop between the drain and the gate of a FET device produces precise phase conversion in the feedback loop. The equivalent circuit parameters of the DGS are extracted by using a three-dimensional EM calculations and simple circuit analysis method. The implemented 1.07 GHz oscillator exhibits 0 dBm output power with over 15% dc-to-RF power efficiency and -106 dBc/Hz phase noise at 100 kHz offset from carrier.

1. 서 론

발진기는 무선통신 시스템에서 가장 중요한 부품 중 하나로서, 마이크로웨이브 대역에서의 부품 기술이 빠르게 발전함에 따라 낮은 위상 잡음, 사이즈의 소형화, 저거격, 높은 효율 등과 같이 더 좋은 특성을 갖는 발진기의 필요성이 증가하고 있다. 발진기는 위상 잡음 특성을 좋게 하기 위해서 높은 Q값을 갖는 DR공진기를 사용하고 있으나, DR의 크기로 인해 현재 소형화 추세에 따른 MMIC화하기에는 어려움이 있었다. 따라서 본 논문에서는 마이크로스트립 구조를 용용한 DGS구조를 이용하여 좋은 위상 잡음을 가지며, 소형화 할 수 있는 구조의 발진기를 설계 제작하였다. 발진기는 BJT 또는 FET에 바이어스 인가 시 부성 저항을 발생시키기 위한 적당한 직렬 또는 병렬 퀘한 회로가 요구되어 진다. 발진기의 설계 시 사용되는 FET는 구조상 병렬 퀘한 회로를 실현시키기가 어렵다. 그 이유는 소오스에 의해서 게이트와 드레인에 격리되어 있기 때문이다. 본 논문에서는 이런 제한의 해결방법으로 DGS 구조를 이용하여 부성 저항을 갖는 병렬 퀘한 구조와 동시에 공진기의 역할을 갖는 새로운 구조의 발진기를 설계하였다. 또 이 발진기의 특징 중 하나는 RF 신호의 커플링을 이용한 구조로서 신호가 전원과 분리가 되어 전원에 의한 노이즈 특성이 좋은 구조라는 장점을 가지고 있다. 발진기 설계에 사용된 트랜지스터는 낮은 잡음 특성을 갖는NEC사의 NE32584C을 사용하였으며, 1.07GHz에서 설계 제작하였다.

2. 본 론

2.1 능동소자를 부착하기 위한 DGS구조

본 논문에서는 발진기의 설계를 위해 새로운 DGS 구조를 적용하였다. 그림 1은 일반적인 DGS구조로 마이크로스트립 선로 아래에 위치한 DGS 구조의 커플링

라인들이 접지면과 단락이 되어서 트랜지스터에 전원을 인가하기가 어려운 구조였다. 그럼 2에서 제시한 새로운 DGS 구조는 BJT 또는 FET 와 같은 능동소자를 부착하기 용이한 구조로서, 능동소자에 전원을 공급하기 위해서 전원이 접지 면과 격리된 구조이다.

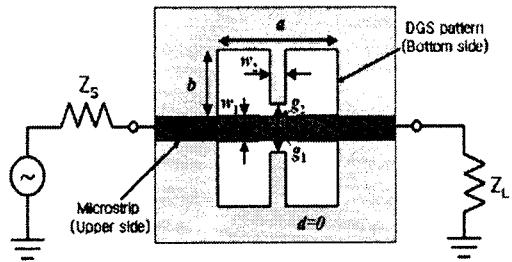


그림 1. 일반적인 DGS 모델
($a=7.5\text{mm}$, $b=2.72\text{mm}$, $g_1=1.0\text{mm}$, $g_2=2.0\text{mm}$, $d=0.5\text{mm}$)

그림 2에서 캡 d는 라인과 접지 면을 분리하기 위한 최소 거리를 나타낸다.

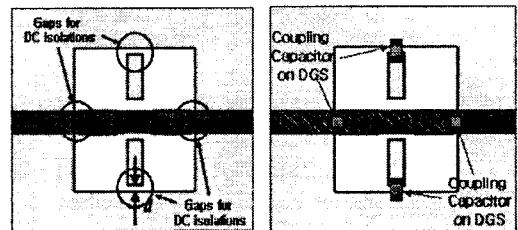
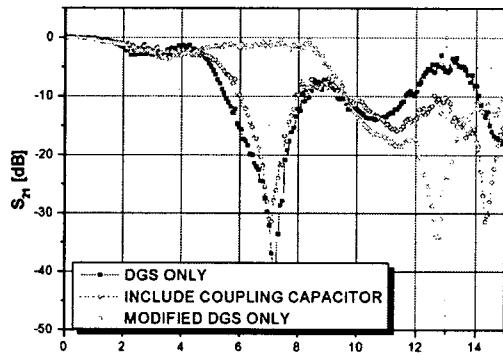


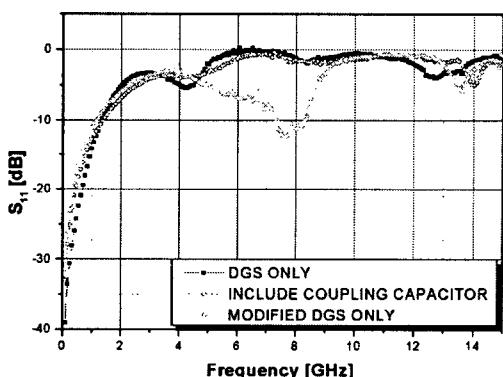
그림 2. 능동 소자를 첨가 시키기 위한 새로운 DGS
($a=7.5\text{mm}$, $b=2.72\text{mm}$, $g_1=1.0\text{mm}$, $g_2=2.0\text{mm}$, $d=0.5\text{mm}$)

실제적인 발진기의 동작 모델을 구하기 위해서는 그림 1과 같은 구조를 사용하여 EM 시뮬레이션을 하여야 한다. 그림 2(a)는 실제적으로 능동소자를 부착하기 위한 구조로 캡 d는 DC를 포함한 특정 주파수에서 접지도체에 개방 회로로 보여야 하고 동시에 DGS 상에서 거리 d에 의해서 격리된 패턴은 반듯이 전기적으로 고주파 영역에서 그림 1의 구조와 같이 동일한 결과가 나오도록 설계되어야 한다. 이러한 문제점을 해결하기 위해서 그림 2(b)에서와 같이 캡 사이에 결합 커패시터를 부착하였다. 발진기의 동작 주파수 영역에서 전기적 특성은 단순히 접지 소자인 캐퍼시터의 첨가에 의해서 이뤄질 수 있음을 실험을 통해서 알수 있다. 그림3의 (a), (b)는 일반적인 DGS구조와 능동 소자를 부착하기 위해 용용된 DGS구조의 출력 결과 값을 비교한 데이터

이다. 캡 d에 커플링 캐패시터가 없을 시에는 차단 주파수가 높은 주파수 대역으로 이동함을 알 수 있다. 그러나 캡 d에 $2pF$ 캐패시터를 부착 시 $d=0$ 인 일반적인 DGS 구조와 10GHz까지 거의 같은 결과 곡선이 나타남을 알 수 있었다. 사용된 기판은 두께 0.67mm에 유전율이 9.2인 재료로 Duroid사의 TMM-10을 사용하였다. 격자의 크기는 $a=7.5mm$, $b=2.72mm$ 이며 삭각된 공간 $g1=1mm$, $g2=2mm$, $d=0.5mm$ 로 하였다. 마이크로스 트립 라인의 폭 $w1=0.66mm$ 은 일반적 50Ω 선로를 사용하였다.



(a)



(b)

그림 3. 그림1.과 그림2.의 DGS회로 비교 측정

2.2 새로운 발진기의 구조

DGS에 삽입된 집중 소자 또는 디바이스는 그림 4(b)와 같이 DGS의 단위격자의 등가회로와 병렬적인 구조의 등가 회로로 표현 할 수 있다. 그래서 FET가 삽입된 DGS의 등가 회로는 게이트와 드레인 사이의 병렬 케환기 되는 콜피츠 발진기 구조의 형태를 띠고 있다. 그림 4(a)는 실체적으로 장착 된 발진기의 레이아웃의 기본 개념도이다. DGS를 이용하여 음 저항이 발생하도록 케환을 구성하고 잇면의 라인을 이용하여 발진 주파수를 설계 하였다.

2.1장에서 외부 집중회로가 부착된 DGS 회로와 일반적인 DGS 등가회로가 거의 같은 특성 곡선을 나타내므로 집중 소자를 제외한 나머지 DGS 발진기의 시뮬레이션에 대한 프로토 타입 회로는 그림 4(b)와 같다.[6] 발진기의 시뮬레이션은 HP사의 ADS툴을 이용하여 결과를 예측 하였다. 실제 기판 제작은 ADS툴의 DGS등가 모델을 추출 후 Ansoft사의 HFSS툴을 이용하여 EM

시뮬레이션을 하여 기판을 설계 하였다. 사용된 트랜지스터는 NEC사의 NE32584C이라는 GaAs FET 사용하였다.

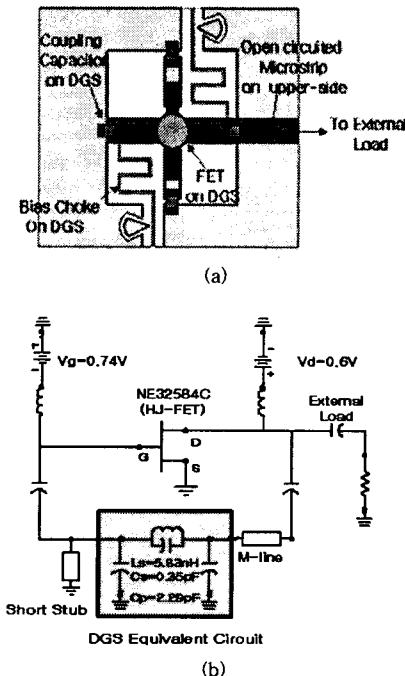


그림 4. (a) 능동소자를 장착한 기본 개념도
(b) 등가회로

2.3 측정 및 결과

그림 5은 제작된 DGS 발진기의 측정된 출력 결과이다. DGS발진기의 발진 주파수는 1.078GHz이다. 이때의 인가된 바이어스 조건은 양 전원 0.6V, 음 전원 -0.73V이며 출력 전력은 0.17dBm 이었다. 위에서 언급한 것과 같이 제시한 발진기에서 DGS는 케환 루프를 갖게 하고 동시에 발진 주파수를 선택하는 역할을 한다. DGS가 공진 회로의 역할을 할 때, DGS의 등가 회로에서 병렬 공진회로는 병렬 캐패시터 C_{pl} 의해 연결 되어진다. DGS 발진기의 발진 주파수는 다음과 같이 주어진다.

$$\omega_{or} = \frac{\omega_r}{\sqrt{1 + \frac{C_{pl}[C_{pl} + C_{gs}(-V_{gs})]}{2C_s C_{pl} + C_s C_{gs}(-V_{gs})}}} \quad (1)$$

위식에서 $C_{gs} (-V_{gs})$ 는 FET의 결합 캐패시터를 조절하는 전압을 의미한다. 발진기의 트랜지스터의 효율을 측면에서 출력 레벨은 0.6V, 10mA 전원 인가 시 0.17dBm이므로 5.7mW가 강쇄함을 의미한다. 따라서 계산 해 보면 제시된 발진기의 효율은 15%로 비교적 저효율 값을 갖았다. 그림 6은 생성된 하모닉 성분들의 출력 스펙트럼이다. 그림 7에서는 캐리어 주파수($f_0 = 1.07GHz$) 100KHz 유페트을 기준으로 할 때 위상 잡음은 $-106dBc/Hz$ 로 측정되어 위상 잡음 측면에서는 좋은 결과를 나타내었다. 전체 사이즈는 25mm × 35mm 이고 기판 두께는 0.671mm 으로 제작 되었다.

3. 결 론

본 논문에서는 DGS구조를 이용하여 공진기와 또한 발진을 위한 케이블을 할 수 있는 새로운 발진기를 설계 제작하였다. 이 구조는 BJT나 FET와 같은 능동 소자들을 부착하기에 유용한 구조로서 본 논문에서 설계 제작한 발진기의 출력 레벨은 1.07GHz에서 0.7dBm이고 DC-RF 전환 효율은 약 15%이며 위상 잡음 억제 특성이 약 -106dBc/Hz (100KHz offset)을 나타내었다. 앞으로 우리는 이 논문의 기본 구조를 이용하여 MIC 또는 MMIC에 적용하여 injection-locking 발진기 또는 자기 발진 혼합기 기술을 개발할 것이다.

[참 고 문 헌]

- [1] L. Dai and R. Harjani, "Analysis and design of low-phase-noise ring oscillators," Proc. Int. Low-Power Electron and Design, pp.289~294, 2000.
- [2] D. Bosch, M. Gawronski, S. Swirhun, J. Geddes, J. Beyer, and R. Cravens, "A compact Ka-band MIMIC voltage controlled oscillator: comparison of MESFET and HEMT implementations" 1991 IEEE International Microwave Symposium Dig., VOL.2, pp.827~830, Jun. 1991.
- [3] P. G. Wilson and R. D. Carver, "An easy-to-use FET DRO design procedure suited to most CAD program," 1989 IEEE International Microwave Symposium Dig., VOL.2, pp.1033~1036, Jun. 2002.
- [4] Y-T. Lee, J-S. Lim, J. S. Park, D. Ahn, and S. Nam "A novel phase noise reduction technique in oscillators using defected ground structure," IEEE Microwave and Wireless Components Lett. Vol.12, No.2, pp.39~41, Feb. 2002.
- [5] J-S. Lim, S-W Lee, J. S. Park, D. Ahn, and S. Nam "A 4:1 unequal Wilkinson power divider," IEEE Microwave and Wireless Components Lett., Vol.11, No.3, pp.124~126, Mar. 2001.
- [6] J-S. Park, J-S. Yun, and D. Ahn, "A design of the novel coupled line band pass filter using defected ground structure with wide stop band performance," IEEE Trans. on Microwave Theory and Techniques, VOL.50, NO.9, pp.2037~2043, Sep. 2002.
- [7] J-S. Park, J-H. Kim, J-H. Lee, S-H. Kim, and S-H. Myung, "A novel equivalent circuit and modeling method for defected ground structure and its application to optimization of a DGS lowpass filter," 2002 IEEE International Microwave Symposium Dig., VOL.1, pp.417~420, Jun. 2002.
- [8] D. Ahn, C-S. Kim, G-Y. Kim, and J-S. Park, "Effects of a lumped element on defected ground structures" 30th European Microwave Conference Dig., VOL.2, PP.75~78, Oct. 2000.
- [9] J-S. Park, C-S Kim, H. T. Kang, G-Y Kim, K-H Park, D. Ahn, "A novel resonant microstrip RF phase shifter using defectedg round structure," 30th European Microwave Conference Dig. VOL.2, PP.72~75, Oct.2000.

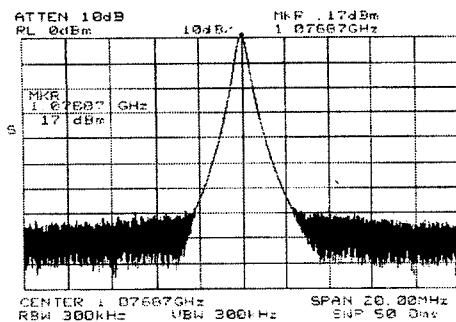


그림 5. 기준주파수 출력 스펙트럼

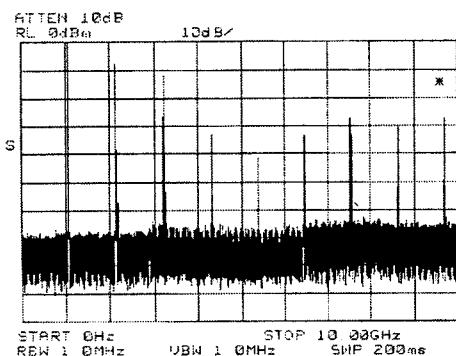


그림 6. 하모닉들을 포함한 전대역 출력 스펙트럼

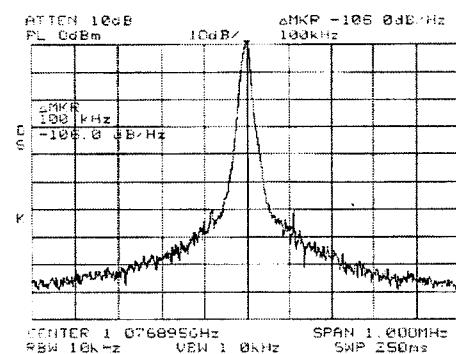


그림 7. 발진기의 측정된 위상 잡음

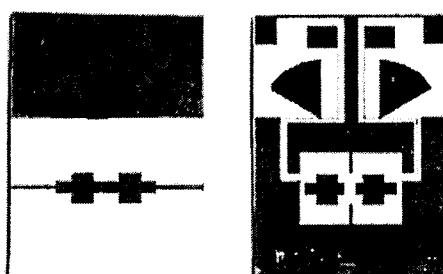


그림 8. 실제 제작된 DGS 사진
(a) 전면 (b) 후면