

**SiO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub> 2중층 박막의 유전특성**

고길영, 김균식, 홍능표, 변두균, 이충호, 홍진웅  
 광운대학교, 충주대학교

**Dielectric Characteristics of SiO<sub>2</sub> / Si<sub>3</sub>N<sub>4</sub> Double Layer**

K.Y. KO, G.S. KIM, N.P. HONG, D.G. BYUN, C.H. LEE, J.W. HONG  
 Kwang woon University, Chung ju University.

**Abstract** - 본 연구에서는 P-type Si wafer에 1000 [°C]의 조건에서 열산화방식으로 성장시킨 산화막(SiO<sub>2</sub>) 두께 3000[Å] 그 위에 APCVD방법으로 형성시킨 질화막(Si<sub>3</sub>N<sub>4</sub>)의 두께 500[Å], 1500[Å]인 시료에 대하여 전기적 특징 중 유전정점 특성에 관하여 조사하였다.[1] 또한 각각의 두께에 대하여 측정 온도범위 상온~150 [°C] 와 인가전압 범위 1[V]~20[V]에서 유전정점의 주파수 의존성과 온도 의존특성을 조사하고 특히 정전용량 변화에 따른 유전특성에 대하여 조사하고 변환기 소자재로 개발을 위한 기초물성을 실험한 결과를 보고한다.

장치는 유전정점 측정장치(HEWLETT PACKARD Co. LCR METER 4284A)와 온도 조절 장치를 내장한 오븐(ANDO Co. TO-9B)을 사용하였다. 전극장치에 설치된 시료의 온도 분포를 일정하게 하기 위해서 온도를 설정하고, 수십 분이 경과한 후에 측정 주파수에 전압을 인가하고 유전특성을 측정하였으며, 측정에 사용된 전극은 상부 전극의 주전극 30(mmφ)과 가드링 전극 (내경 40(mmφ) 외경80(mmφ)) 그리고, 하부전극의 도전성을 높이고 산화를 최소화하기 위하여 Au를 증착하여 사용하였다.

**1. 서 론**

오래 동안 실리콘 재료를 이용한 반도체의 기술은 많은 성장과 지속적인 발전으로 메모리소자와 비메모리 소자 분야에서 폭넓게 사용되어져 왔고 실리콘 산화막의 유용성은 박막으로서의 물리적인 성질에 의존하고 반도체 분야에서 실리콘을 이용하는 주된 이유는 산화막 형성이 쉽기 때문이다. 산화막의 성질은 전적으로 산화막의 구조에 의존하기 때문에 형성방법에 따라 물성이 달라지며, SiO<sub>2</sub>는 절연성이 우수하고 안정성이 높으며 가공성도 우수하여 현재까지 가장 많이 사용되고 있다.[2,3] 그리고 Si<sub>3</sub>N<sub>4</sub>는 절연성이 우수하고 금지대 폭이 SiO<sub>2</sub>에 비해 좁으나 절연특성은 2배로 우수하며 유전율도 2배정도 크기 때문에 절연과외과강도도 매우 우수한 것으로 보고되고 있다. 따라서 SiO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub> 박막은 유전특성이 우수하여 유전손실을 연구하기 위하여 실험하였고 특성이 안정하기 때문에 우수한 변환기 소자를 개발하고 크기가 작은 일렉트레트(Electret)를 만들기 위하여 P-type Si wafer위에 기절연성이 우수한 산화막(SiO<sub>2</sub>)과 질화막(Si<sub>3</sub>N<sub>4</sub>)을 적하여 유전특성을 조사하고 최적의 두께를 찾기 위하여 주파수 의존성과 온도 의존성에 대하여 조사하였다.[3]

**2. 시료 및 실험**

**2.1 시료**

실험에 사용된 시료는 P-type Si wafer에 1차적으로 SiO<sub>2</sub>를 1000[°C]에서 열산화 방식으로 성장시켰으며, 그 위에 Si<sub>3</sub>N<sub>4</sub>를 APCVD( Atmospheric Pressure Chemical Vapor Deposition : 상압화학기상침적 )방법으로 형성시켰으며 wafer 뒷면에 불필요하게 생성된 SiO<sub>2</sub>와 Si<sub>3</sub>N<sub>4</sub>를 에칭법으로 SEG102(Spin Processor Co.)를 이용하여 제거하고 실험에 필요한 산화막 3000[Å]에 질화막 500[Å]과 1500[Å]을 제작하고 하부전극용으로 Au를 증착하여 사용하였다.[4] 그리고 그림 1은 산화막과 질화막을 사용한 시료의 단면을 나타내고 있다.

**2.2 실험**

절연특성과 유전특성이 우수한 산화막과 질화막 2중층의 전기적 특성을 조사하기 위하여 실험에 사용된 측정

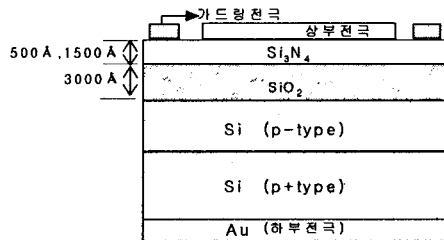


그림 1. 시료의 단면  
 Fig 1. Cross section of specimen

**3. 결과 및 고찰**

본 실험에서는 산화막 두께 3000[Å]에 대한 질화막 두께 500[Å], 1500[Å]변화에 대하여 측정 온도범위 상온~150[°C] 와 인가전압 범위 1[V]~20[V]을 단계별로 변화시켜 SiO<sub>2</sub>/Si<sub>3</sub>N<sub>4</sub> 박막의 유전특성의 주파수 의존성과 온도 의존성에 대하여 실험하였다.

**3.1 유전정점의 주파수 의존성**

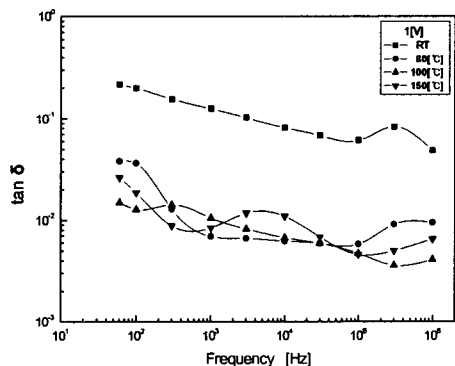


그림 2. 유전정점의 주파수 의존성 (3000[Å]/1500[Å])  
 Fig 2. Frequency dependence of tan δ ( 3000[Å]/1500[Å])

그림 2는 산화막 3000[Å]에 질화막 1500[Å]의 인가전압 1[V]에 대한 유전정접의 주파수 의존성으로 저온영역에서는 주파수가 증가하면 유전손실( $\tan\delta$ )이 감소하다가 300[kHz]영역에서 피크가 나타난다. 이것은 유전정접 특성식에서 주파수가 커지므로 유전손실이 감소함을 확인할 수 있다. 그리고 300[kHz]의 피크는 산화막에 존재하는 쌍극자나 이온의 기여로 나타나는 것으로 사료되며, 또한 고온영역과 저온영역이 멀다. 고온의 저주파수영역에서는 주파수가 증가하면 유전손실이 감소하다가 1[kHz]~100[kHz]영역에서는 유전손실이 일정하게 되고 고주파수 영역에서는 절연성이 감소하여 유전손실이 증가하게 된다.[5]

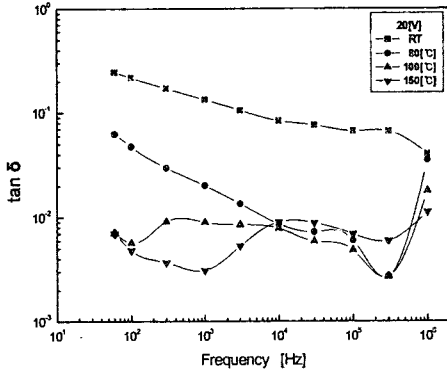


그림 3. 유전정접의 주파수 의존성 (3000[Å]/1500[Å])  
Fig 3. Frequency dependence of  $\tan\delta$  (3000[Å]/1500[Å])

그림 3에서는 피크가 존재하나 피크가 적은 이유는 인가전계가 높아져서 전도특성의 증가로 피크의 크기가 줄어든다. 전계가  $2.2 \times 10^4$  [V/cm]에서  $4.4 \times 10^5$  [V/cm]로 상승되어 도전율의 변화로 저온영역과 고온영역이 가까워짐을 알 수 있다.

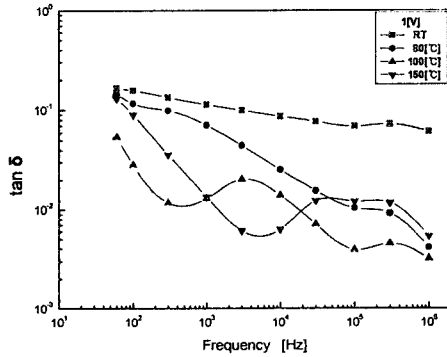


그림 4. 유전정접의 주파수 의존성 (3000[Å]/500[Å])  
Fig 4. Frequency dependence of  $\tan\delta$  (3000[Å]/500[Å])

그림 4는 질화막 두께가 1500[Å]에서 500[Å]으로 1/3로 줄어들어 유전율은 산화막의 2배로 커지고 정전용량이 6배로 커져 저주파수영역에서 유전손실은 약간 줄어들고 고주파수영역에서는 약간 상승한다. 저온영역에서 질화막의 두께가 얇아지므로 인하여 주파수의존성에 따른 유전정접의 감쇠 비율이 낮아지고 피크의 크기도 줄어드는 것을 확인할 수 있다. 따라서 저온영역에서의 주 기여는 질화막의 영향으로 피크의 크기도 줄어드는 것을 확인할 수 있다

그림 5는 80[°C]이하 온도 영역에서는 주파수의 증가에 따라 유전손실이 선형적으로 감소하지만 온도가 상온의 경우는 감소율이 적게 나타나고 온도가 80[°C]로 높아지면 감소율이 매우 크다. 이것은 절연체인 산화막과 질화막의 도전성이 증가했기 때문이다. 100[°C], 150[°C]는 온도가 높고 인가전계가 높기 때문에 시료의 도전특성의 변화가 적어 유전특성이 일정하게 나타난다.

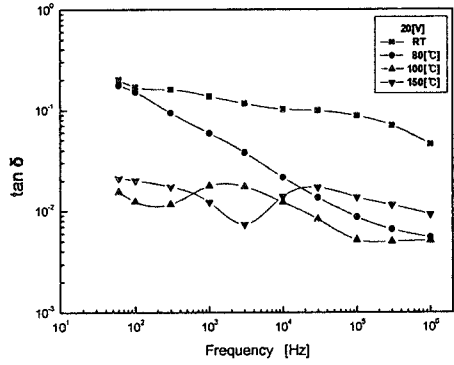


그림 5. 유전정접의 주파수 의존성 (3000[Å]/500[Å])  
Fig 5. Frequency dependence of  $\tan\delta$  (3000[Å]/500[Å])

### 3.2 유전정접의 온도 의존성

그림 6, 7은 산화막 3000[Å]에 질화막 1500[Å]에 대하여 유전정접의 온도 의존성에 대하여 실험 한 것의 결과이며 그림 8과 9는 질화막의 두께 500[Å]인 것에 대하여 실험한 결과이다.

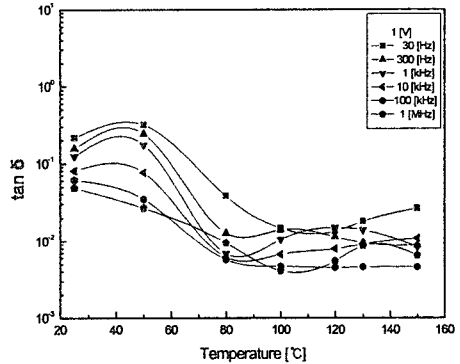


그림 6. 유전정접의 온도 의존성 (3000[Å]/1500[Å])  
Fig 6. Temperature dependence of  $\tan\delta$  (3000[Å]/1500[Å])

그림 6은 저주파수 영역에서는 주파수가 증가하면 유전손실이 감소하고 온도가 높아지면 10[kHz]에서 증가한다. 저온 저주파수에서는 피크가 나타나게 되고 이것은 온도가 증가하면 시료의 도전율이 상승되기 때문에 유전손실이 커지며 저온 저주파수에서의 피크는 시료 내부에 존재하는 이온과 쌍극자의 기여로 나타난다. 측정온도가 50[°C]이상의 영역에서는 유전손실이 감소하게 되고 이것은 시료의 특성이 안정되기 때문이다.

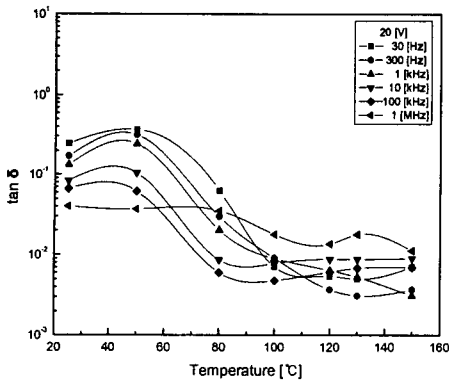


그림 7. 유전정점의 온도 의존성 (3000[A]/1500[A])  
Fig 7. Temperature dependence of  $\tan \delta$  (3000[A]/1500[A])

그림 7은 그림6과 유사하나 주파수 1 [MHz]에서는 측정온도가 높아져도 유전손실 특성이 안정하다. 이것은 시료의 산화막과 절화막의 절연특성이 매우 안정하기 때문으로 사료된다. 측정온도는 높으나 인가전계가 낮아 전계의 영향보다는 인가 주파수의 영향을 받아 고온의 변화 폭이 좁다.

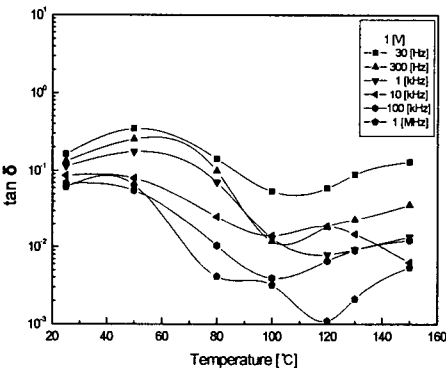


그림 8. 유전정점의 온도 의존성 (3000[A]/500[A])  
Fig 8. Temperature dependence of  $\tan \delta$  (3000[A]/500[A])

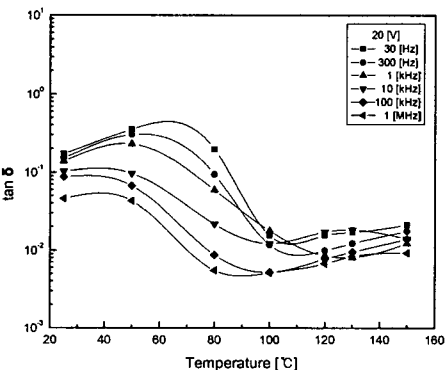


그림 9. 유전정점의 온도 의존성 (3000[A]/500[A])  
Fig 9. Temperature dependence of  $\tan \delta$  (3000[A]/500[A])

그림 8은 인가전압[1V]이 낮고 절화막의 감소로 정전 용량이 커지므로 고온영역에서 유전손실과 변화폭이 넓어진다. 또한 절화막이 얇아지고 온도의 증가로 시료내부의 상극자와 이온의 이동이 활발해져 유전손실의 폭이 넓어진다.

그림 9에서는 유전손실과 고온영역에서의 변화폭이 줄어드는 것을 알 수 있다. 이것은 인가전압이 20[V] 높아져 도전율이 상승되고 또한 측정온도가 높기 때문에 주파수의 영향을 받지 않고 도전성이 일정하기 때문으로 사료된다. 그림 7과 비교하여 보면 고주파수영역의 경우는 인가 온도에 따라 유전손실 특성의 변화 폭이 크다는 것을 알 수 있고 그림과 8과의 비교에서는 인가전압이 20[V]로 높아져 온도의 영향보다는 인가 전계의 영향이 지배적이라는 것을 알 수 있고 측정온도 60[°C] 범위에서 유전분산 폭이 넓어지는 것은 인가전계의 영향으로 사료된다.

#### 4. 결 론

산화막 두께 3000[A]에서 절화막 두께 500[A],1500 [A]변화에 따른 전기적 특성 중 유전특성에 대하여 연구한 결과는 다음과 같다.

1. 저온영역에서는 주파수가 증가하면 유전손실이 감소하고 300[kHz]부근에서 피크가 나타나며 전계가 상승하면 저온영역과 고온영역이 가까워진다.
2. 저온영역에서 절화막의 두께가 얇아짐에 따라 주파수에 따른 유전정점의 감쇠비율이 낮아지며 피크의 크기 또한 줄어들며 이것은 주기적인 절화막의 영향으로 줄어든다
3. 산화막과 절화막의 두께 3000[A]/500[A]80[°C]이하 온도영역에서는 주파수의 증가에 따라 유전손실이 선형적으로 감소하고 상온에서는 감소율이 적으며 온도가 80[°C]로 높아지면 감소율이 매우 커진다.
4. 주파수 1[MHz]는 측정온도가 높아져도 유전손실 특성이 안정하므로 시료의 산화막과 절화막의 절연특성이 매우안정하기 때문으로 사료된다.
5. 인가전압이 낮고 절화막이 1500[A]에서 500[A]으로 감소로 정전용량이 커져 유전손실의 변화폭이 커지므로 고온영역에서의 변화폭이 넓다.

#### [참 고 문 헌]

- [1] Nung-Pyo Hong, Doo-Jin Choi, Tae-Sun Lee, Byung-Ha Choi, Tae-Hoon Kim, Jin-Woong Hong "The Electrical Characteristics of Oxide due to Processing Condition", IEEE ICSD2001 Conference, Eindhoven, Netherlands, July 2001.
- [2] 이종덕, "실리콘 집적회로의 기초" 대영사, 제3판, pp. 3-16, 2002.
- [3] Edited by R. Gerhard-Multhaupt "Electrets " Laplacian press Third Edition In Two Volumes, October pp. 1-11. 1998.
- [4] H.Amjadi, "Charge Storage in Double Layers of Thermally Grown Silicon Dioxide and APCVD Silicon Nitride", IEEE Transactions on the Electrical Insulation, vol.6, pp.852-857, December 1999.
- [5] 犬石嘉雄 外 "誘電体現象論" 電氣學會(日), pp. 138-141, 1999.