

# 미세피치 Sn-In 솔더범프를 이용한 COG(Chip on Glass) 본딩공정 및 전기적 특성 (Processing and Electrical Properties of COG(Chip on Glass) Bonding Using Fine-pitch Sn-In Solder Bumps)

최재훈, 전성우, 정부양, 오태성, 김영호\*

홍익대학교 금속·재료공학과

\*한양대학교 재료공학부

## Abstract

COG (Chip on Glass) technology using solder bump reflow has been investigated to attach IC chip directly on glass substrate of LCD panel. As IC chip and LCD panel have to be heated to reflow temperature of the solder bumps for COG bonding, it is necessary to use low-temperature solders to prevent the damage of liquid crystals of LCD panel. In this study, using the Sn-52In solder bumps of 40 $\mu$ m pitch size, solder joints between Si chip and glass substrate were made at temperature below 150 $^{\circ}$ C. The contact resistance of the solder joint was 8.58m $\Omega$ , which was much lower than that of the joint made using the conventional ACF bonding technique. The Sn-52In solder joints with underfill showed excellent reliability at a hot humid environment.

## 1. 서론

LCD(Liquid Crystal Display)와 같은 평판 디스플레이 패널을 구동하기 위해서는 IC 칩을 비롯하여 커패시터, 저항, 인덕터와 같은 전자부품이 필요하며, IC 칩을 평판 디스플레이 패널에 연결하여 전기적 신호를 전달하기 위한 방법으로 TAB(Tape Automated Bonding) 방법과 COG(Chip on Glass) 기술이 사용되고 있다[1,2]. COG 기술은 IC 칩에 형성한 범프를 이용하여 IC 칩을 유리판의 평판 디스플레이 패널에 직접 실장하는 방법[1,3-5]으로 미세한 피치를 가진 IC 칩의 실장이 가능하다. 또한, IC 칩의 점유면적을 최소화시킬 수 있어 평판 디스플레이 장치의 소형화와 박판화가 가능하고, IC 칩과 평판 디스플레이 패널간의 거리 감소에 따른 신호전달 속도의 증가로 해상도의 향상이 가능하다.

현재까지 개발된 COG 기술 중에서 신뢰성 있는 기술로는 이방성 전도필름을 이용한 방법[3-5]과 솔더범프의 리플로우를 이용한 방법[6]이 있다. IC 칩에 형성한 솔더범프를 리플로우 하여 IC 칩을 평판 디스플레이 패널의 패드에 접합하는 COG 기술은 IC 칩의 솔더범프와 평판 디스플레이 패널의 패드 사이에 정렬오차가 생기더라도 솔더범프의 리플로우시 액상솔더의 표면장력으로 자체정렬이 되기 때문에, 매우 미세한 피치를 갖는 IC 칩의 경우에도 정밀한 실장이 가능한 장점이 있다. 또한, 접합저항이 이방성 전도필름을 사용한 경우에 비해 현저하게 낮아 평판 디스플레이 장치의 성능 보전이 가능하며, 접합부의 신뢰도가 이방성 전도필름을 사용한 경우보다 뛰어나다는 장점이 있다[6].

솔더범프의 리플로우에 의한 COG 기술을 사용하여 IC 칩을 평판 디스플레이 패널에 실장하기 위해서는 IC 칩과 평판 디스플레이 패널을 모두 솔더범프의 용융온도 이상으로 가열하여야 하기 때문에, 63Sn-37Pb 또는 Sn-3.5Ag나 Sn-0.7Cu 등의 비교적 용점이 높은 솔더범프를 사용하는 경우에는 LCD의 액정과 편광판이 손상을 입어 성능이 저하하거나 심지어는 사용이 불가능할 수

있다. 이와 같은 문제점을 해결하기 위해, 용융온도가 160°C 이하인 Sn-In, Sn-Bi, Ag-In 등의 저용점 솔더범프를 이용하는 COG 기술이 제안되었다[6].

본 연구에서는 저용점 솔더범프를 이용한 COG 접속기술과 관련하여 용점이 117°C의 Sn-52In 솔더를 이용한 40 $\mu$ m 피치 COG 접속용 플립 칩 시편 제조공정을 개발하고, 솔더 접합부의 전기적 특성을 측정하였다.

## 2. 실험방법

COG 접속용 시편을 제조하기 위한 공정 순서는 다음과 같다. 먼저, DC magnetron 스퍼터링법을 이용하여 Ti(0.1 $\mu$ m)/Cu(3 $\mu$ m)/Au(0.1 $\mu$ m)을 Si와 유리기판 위에 증착한 후, 사진식각공정과 습식 에칭공정을 이용하여 40 $\mu$ m 피치의 UBM을 형성하였다. Sn-52In 솔더를 범핑하기 위하여 Si 칩에 진공증착법과 PR 솔더 마스크를 이용한 lift-off 공정을 이용하여 솔더 패턴을 형성한 후, 150°C의 온도에서 1분간 리플로우를 실시하였다. 유리기판과 Sn-52In 솔더가 범핑되어 있는 Si 칩은 FINETECH사의 플립 칩 본더를 이용하여 150°C 이하의 온도에서 플립 칩 본딩을 실시하였다.

솔더 접합부의 전기적인 테스트를 위한 daisy chain으로 연결된 COG 시편은 Fig. 1과 같은 공정순서로 제조하였다. 이때, 리플로우시 솔더와 솔더를 연결하는 배선에 솔더가 젖지 않도록 100nm 두께의 Ti를 추가로 증착하였으며, 사진식각공정으로 Ti를 선택적으로 에칭시켜 Sn-52In 솔더가 범프를 형성할 수 있도록 하였다. COG 접속용 플립칩 시편과 마찬가지로 진공증착법과 lift-off법으로 Sn-In 솔더범프를 형성시킨 후, 리플로우 과정과 플립칩 본딩을 통해 전기적인 테스트를 할 수 있는 COG 시편을 제조하였다. 제조된 플립칩 본딩 시편은 4 point probe를 이용하여 저항을 측정하였으며, 신뢰성 테스트를 위하여 50°C의 온도와 90% 상대습도의 항온항습조에서 최대 500시간을 유지한 후, 시간별로 접속저항을 측정하였다.

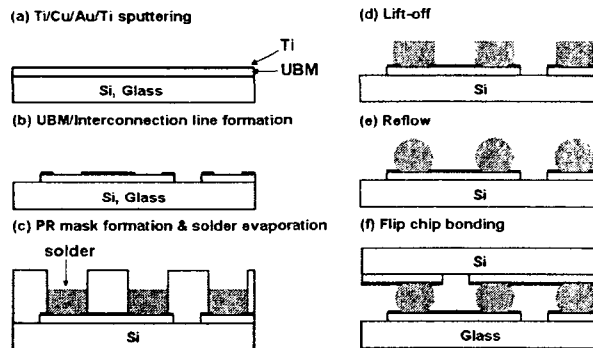


Fig. 1. Schematic diagram of COG sample fabrication for electrical test.

## 3. 결과 및 고찰

Si 위에 박막공정과 사진식각공정 및 습식 에칭공정으로 Ti(0.1 $\mu$ m)/Cu(3 $\mu$ m)/Au(0.1 $\mu$ m) UBM을 형성한 후, 그 위에 진공증착과 lift-off 공정을 통하여 형성한 Sn-52In 솔더패턴을 150°C에서 1분간 리플로우하여 제조한 40 $\mu$ m 피치 Sn-52In 솔더범프의 주사전자현미경(SEM) 사진을 Fig. 2(a)에 나타내었다. UBM 상에 형성된 솔더범프의 지름은 26 $\mu$ m이고, 높이는 22 $\mu$ m이다. 이와 같이 Sn-52In 솔더가 범핑된 Si와 UBM이 형성된 유리기판의 플립칩 본딩은 공정온도를 150°C 이하로 유지하면서 실시하였다. 플립칩 본딩 후의 단면을 관찰하기 위하여, COG 접속된 시편을 에폭시 몰딩한 후 미세연마하여 주사전자현미경으로 확인하였으며, Fig. 2 (b)와 같이 40 $\mu$ m 피치의 솔더 범프들이 Si와 유리기판 사이에서 형성되어 있음을 확인하였다.

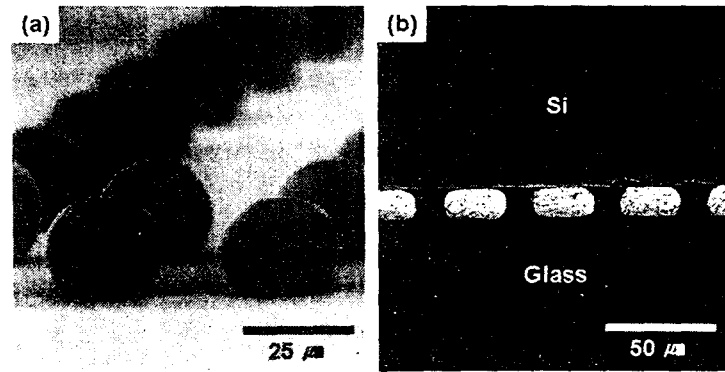


Fig. 2. SEM images of (a) 40µm pitch Sn-In solder bumps on Si and (b) solder joint.

Daisy chain을 사용하여 측정한 Sn-52In 솔더 접합부의 접촉저항은  $8.58 \pm 0.88 \text{m}\Omega$ 이었으며, 수백 mΩ의 접촉저항을 나타내는 기존의 ACF 본딩을 이용한 COG 접속에 비해 접촉저항 특성이 상당히 우수한 것을 알 수 있다 [4,7]. COG 접속후 underfill 처리한 시편의 경우에는 접촉저항이  $13.86 \pm 4.30 \text{m}\Omega$ 으로 underfill 처리를 하지 않은 시편에 비해 다소 높은 값을 나타내었다.

Sn-52In 솔더를 이용한 COG 접속 신뢰성을 테스트하기 위해 underfill 공정을 한 것과 하지 않은 시편을 50°C의 온도와 90%의 상대습도를 유지하는 항온항습조에 넣어 최대 500시간까지 시간 별로 접촉저항의 변화를 관찰하였다. Underfill 공정을 하지 않은 시편의 경우 500시간이 지난 후의 접촉저항 값은  $31.5 \text{m}\Omega$ 으로 초기 접촉저항 값과 비교할 때 3배 이상으로 증가하였다. 반면에 underfill 처리를 한 시편의 접촉저항은 500시간까지 거의 변화가 없는 경향을 나타내었다. 따라서, underfill 공정이 솔더 접속부의 신뢰성 향상에 상당한 효과를 나타낸다는 것을 알 수 있다.

#### 4. 결론

본 연구에서는 용점이 117°C인 Sn-In 솔더를 이용하여 박막증착기술, 사진식각기술 및 습식에칭공정으로 150°C 이하의 공정온도에서 40µm 피치의 COG 접속용 플립 칩 시편의 제조공정을 개발하였다. 실제 제조된 COG 접속 시편에서 Sn-52In 솔더의 접촉저항은  $8.58 \text{m}\Omega$ 이고, underfill 공정을 실시한 시편 경우 접촉저항은  $13.86 \text{m}\Omega$ 으로 다소 증가하였다. COG 접속 후 underfill 처리를 한 시편의 경우 50°C/90%상대습도 조건에서 500시간까지 유지한 후에도 접촉저항이 거의 변화하지 않는 우수한 결과를 나타내었다.

#### 감사의 글

본 연구는 과학기술부의 21세기 프론티어연구개발사업인 차세대정보디스플레이기술개발사업단의 연구비 (M1-02-KR-01-0001-02-K18-01-013-1-1) 지원으로 수행되었으며, 이에 감사드립니다.

#### References

- [1] R. Joshi: Microelectron. J. Vol. 29, p.34 (1998)
- [2] H. Kristiansen and J. Liu: IEEE Trans-CPMT-A Vol. 21, p.20 (1998)
- [3] K. Ishibashi and J. Kimura: IEEE Trans-CPMT-B Vol. 19, p.752 (1996)
- [4] M. J. Yim and K. W. Paik: IEEE Trans. Adv. Packaging Vol. 22, p.166 (1999)
- [5] A. Nagai, K. Takemura, K. Isaka and O. Watanabe: Proc. IEMT/IMC, p.353 (1998)
- [6] U. B. Kang and Y. H. Kim: Proc. 2001 Int. Symp. Electronic Materials & Packaging p.12 (2001)
- [7] E. Nicewarner: Microelectron. Reliab. Vol.39, p.113 (1999)