

【T-11】

열주기에 따른 SiGe BiCMOS 소자의 전기적 특성

이승윤, 박찬우, 김상훈, 심규환, 강진영

한국전자통신연구원 SiGe 소자팀

열주기가 다른 두 종류의 SiGe BiCMOS 공정으로 제작된 SiGe BiCMOS 소자의 전기적 특성을 관찰하고, RF IC 내에 사용이 가능한 SiGe BiCMOS 소자를 제작하기 위해서 공정 상에서 고려되어야 할 문제점을 고찰하였다. SiGe HBT와 CMOS가 동시에 생성되는 HBT-during-CMOS (HDC) 공정과 CMOS 제작 완료 후에 SiGe HBT가 생성되는 HBT-after-CMOS (HAC) 공정을 적용하여 SiGe BiCMOS를 제작하였다. HDC 공정에서는 게이트 산화막 형성 후에 베이스인 p형 SiGe 에피택셜 층을 성장시키고, 그 위에 단일 n형 폴리 실리콘 층으로 SiGe HBT의 에미터와 CMOS의 게이트를 동시에 만들고, 최종적으로 Ti salicide를 형성하여 소자를 제작하였다. HAC 공정에서는 우선 back-end 전 단계까지의 CMOS 소자를 만들고, 습식식각에 의하여 SiGe HBT가 생성되는 액티브 영역을 확보한 후, 기존의 SiGe HBT 제작 과정을 거쳐서 소자를 제작하였다. 게이트 및 에미터 용 폴리 실리콘 층을 별도로 증착하는 HAC 공정에 비해 HDC 공정은 공정 단계가 적은 장점이 있지만, 제작된 SiGe HBT 소자가 HAC 공정으로 제작된 소자에 비해 AC 특성이 크게 저하되는 특성을 보였다. 이러한 결과는 Fig. 1에서 관찰되는 바와 같이 소오스-드레인 열처리 시 SiGe 베이스 층의 p형 도펀트가 확산되어서 나타난 현상이다. 이에 비하여 HAC 공정으로 제작된 SiGe HBT 소자의 경우에는 f_t 및 f_{max} 가 Fig. 2에서와 같이 HDC 공정으로 제작된 소자에 비해 두 배 이상의 값인 40GHz와 25GHz를 나타내었다. 결국 HDC 공정보다는 HAC 공정이 높은 동작 주파수 특성을 갖는 SiGe BiCMOS 소자 제작에 적합하며, HDC 공정을 적용하기 위해서는 SiGe 베이스의 열적 안정성을 높이거나 최적의 열주기 조건을 찾아야 한다는 사실을 확인하였다.

