

Si-O 초격자 다이오드의 전기적 특성

박성우, 서용진, 정소영, 박창준, 김기욱, 김상용*
대불대학교 나노정보소재연구소, 아남반도체 주식회사*

Electrical Characteristics of Si-O Superlattice Diode

Sung-Woo Park, Yong-Jin Seo, So-Young Jeong, Chang-Jun Park, Ki-Wook Kim, Sang-Yong Kim*
Nano-Information Materials & Devices Lab. DAEBUL University, ANAM Semiconductor, Co.*

Abstract

Electrical characteristics of the Si-O superlattice diode as a function of annealing conditions have been studied. The nanocrystalline silicon/adsorbed oxygen superlattice formed by molecular beam epitaxy (MBE) system. Consequently, the experimental results of superlattice diode with multilayer Si-O structure showed the stable and good insulating behavior with high breakdown voltage. This is very useful promise for Si-based optoelectronic and quantum device as well as for the replacement of silicon-on-insulator (SOI) in ultra high speed and lower power CMOS devices in the future, and it can be readily integrated with silicon ULSI processing.

Key Words : molecular beam epitaxy (MBE), nanocrystalline silicon/adsorbed oxygen (nc-Si/O), resonant tunneling, silicon-on-insulator (SOI).

1. 서 론

실리콘은 지난 수십 년 동안 전자산업을 지배해온 물질이었으나 기본적으로 직접 천이형 에너지 밴드 구조를 갖지 않기 때문에 광소자에서 중요한 역할을 하지 못했다.

다공성 실리콘으로부터 가시광선 영역의 포토루미네스스가 발견[1]된 이래, 실리콘을 이용한 반도체 집적회로 제조공정과 직접 호환이 될 수 있는 새로운 공정이 가까운 장래에 광소자에도 적용될 수 있을 것으로 보인다.

그러나 실리콘의 한계는 간접형 에너지 밴드구조에 기인하여 광방출 특성의 비효율성이다. 따라서 벌크 실리콘은 광자 소자의 수행에는 적합치 못하다. 이런 이유 때문에 지금까지 반도체 광전자 산업은 직접형 에너지 밴드갭에 기인하여 높은 효율의 광방출 특성을 갖는 III-V족 화합물 반도체에

의해 지배되어 왔다.

최근 Optoelectronics와 Photonics 분야에서 Si의 응용 가능성에 대한 연구가 시도되었고[2, 3], Si-based optoelectronics를 구현하기 위해서는 광방출 소자들이 Si으로 만들어져야 하며, 또한 모든 광학 및 전자 소자 성분들이 Si 집적회로 제조공정과 호환되어 Si 기판 위에 제조될 수 있어야 할 것이다.

따라서 본 논문에서는 Si을 이용한 양자 전자 소자(Si-based quantum devices)로 이용할 뿐만 아니라 새로운 SOI (silicononinsulator) 구조로의 응용 가능성을 조사하기 위해 에피택셜 성장된 Si-O 초격자 다이오드의 전기적 특성을 평가하였다. 본 연구는 향후, 3D-IC를 위한 SOI의 대체 가능성 뿐만 아니라, 고속(high speed)과 저전력(low power)을 필요로 하는 MOSFET 소자에도 적용될 수 있을 것이다.

2. 실험

본 실험에서는 비저항이 $0.01 \sim 0.1 \Omega \cdot \text{cm}$ 인 n-type (100), Si 웨이퍼를 사용하였다. Si-O 초격자 구조를 만들기 위해 MBE가 사용되었다. 기판 온도는 비교적 낮은 $550 \sim 600^\circ\text{C}$ 를 유지해주었다. Si의 성장 속도는 비교적 낮은 $\sim 0.5 \text{ \AA/s}$ 이었다. 전기적인 측정을 위해 10^{17} cm^{-3} 의 Sb가 20nm의 버퍼(buffer)층에 도핑되었다. 9층의 Si-O 초격자를 만들기 위해 10^{-7} Torr의 성장 챔버에서 Epi-Si을 증착하였고, 분석 챔버에서 oxygen exposure가 수행되었다. 마지막으로 Sb가 도핑된 4 - 5nm의 Si 캐핑(capping)층이 초격자(superlattice)를 캐핑 하고, 전기적인 콘택(contact)을 용이하게 하기 위해 9층 위에 증착 되었다. MBE 증착이 완료된 후에 시료는 여러 조각으로 나뉘어 $\text{H}_2 + \text{N}_2$ (1:10), 420°C , 10, 20, 30분 동안 어닐링 되었고, 나머지 샘플은 $\text{O}_2 + \text{N}_2$ (2:1), 800°C , 10 분 동안 어닐링 되었다. 마지막으로 10^{-7} Torr에서 200nm의 Al 전극이 증착 되었다.

그림 1은 본 연구에서 I-V와 G-V 특성 측정을 위해 사용된 제작된 소자의 개략도를 보인 것이다. 여기서 dc I-V 측정은 Keithley 236 모델의 I-V 시스템을 사용하였다.

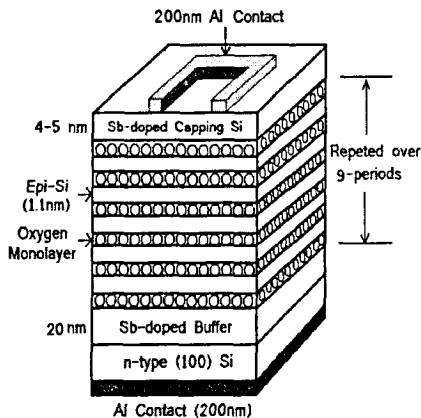


그림 1. 제작된 Si-O 초격자 다이오드의 개략도

3. 결과 및 고찰

그림 2는 (a) 수소 어닐링과 (b) 산소 어닐링된

시료의 I-V 특성을 보인 것이다. I-V 특성은 종래에 보고되었던 전형적인 비대칭형의 쇼트키 다이오드 특성[4, 5]과는 다른 대칭적인 특성을 나타내었다. 종래의 single barrier를 갖는 다이오드의 경우에는 Si 위의 Al 전극에 의해 형성된 쇼트키 장벽 때문에 비대칭 특성을 보이지만, 본 연구에서 제작된 Si-O 초격자 다이오드는 실험의 그림 1의 제작된 소자의 개략도에 보인 바와 같이 Al 콘택과 초격자 구조 사이에 비교적 고농도로 도핑된 Si capping 영역에 기인하여 비대칭 특성을 갖는 것으로 생각된다.

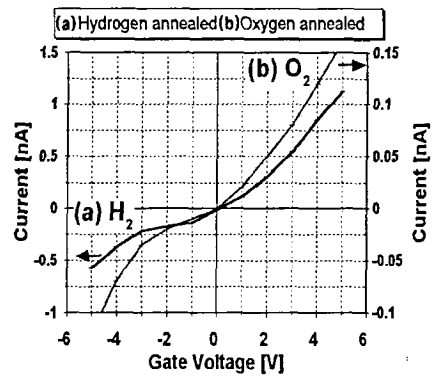


그림 2. -5V 에서 $+5\text{V}$ 의 바이어스 전압에서 I-V 특성 비교.

- (a) 420°C , 30분 수소 어닐링,
- (b) 800°C , 10분 산소 어닐링.

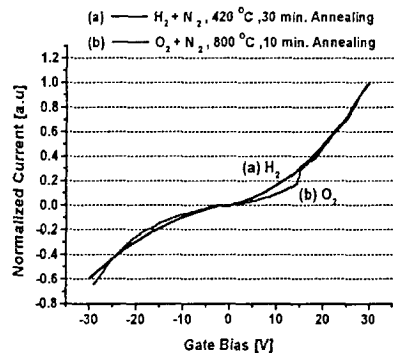


그림 3. 그림 2와 동일한 소자의 -30V 에서 $+30\text{V}$ 까지의 I-V 특성 비교.

- (a) 420°C , 30분 수소 어닐링,
- (b) 800°C , 10분 산소 어닐링.

그림 3은 -30V에서 +30V 이상까지 전압을 인가한 경우 각각 (a) 수소 어닐링과 (b) 산소 어닐링된 시료의 I-V 특성을 정규화(normalization)시켜 비교한 결과이다. 소자는 30V 이상에서도 브레이크다운 현상은 발생하지 않고 여전히 안정함을 볼 수 있다.

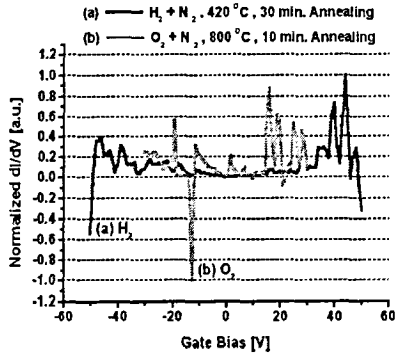


그림 4. (a) 420°C, 30분 수소 어닐링과 (b) 800°C, 10분 산소 어닐링된 시료의 컨덕턴스 특성 비교.

그림 4는 (a) 수소 어닐링과 (b) 산소 어닐링된 시료의 컨덕턴스(dI/dV)를 정규화시켜 비교한 것이다. 여기서 산소 어닐링된 시료의 경우 네가티브 컨덕턴스(negative conductance)가 관찰되었는데 이는 Si 버퍼 층에서 애발란치 증배(avalanche multiplication)가 일어나 Si capping 영역으로 hot carrier의 주입에 기인한 것이다. 아마도 일부 in-advertant한 isolated defects를 통한 resonant tunneling에 의한 이유도 있을 것으로 생각된다. 또한 수소 어닐링된 소자의 경우 40 V 이상에서 불안정한 특성을 보이기 시작하였다.

4. 결론

본 연구에서 제작된 Si-O 초격자 장벽은 Si 소자를 위한 isolation용으로 이용할 수 있음을 제시하였다. 30V 이상까지 다층 구조의 전계는 $\sim 3 \times 10^7 \text{V/cm}$ 에 도달하였으나 브레이크다운 현상은 나타나지 않았다. 컨덕턴스 특성에서 나타난 점프(jump)와 네가티브 저항(negative resistance)은 전기적으로 활성화된 defects와 트랩의 존재를 의미하는 것이다. 이는 oxygen exposure뿐만 아니라

thin silicon의 두께와 같은 파라미터의 최적화와 새로운 패시베이션 공정과 같은 지속적인 연구를 통해 감소시킬 수 있을 것으로 생각된다. 요약해서, Si-O 초격자가 Si 소자를 위한 isolation 뿐만 아니라 barrier로서도 이용될 수 있음을 보였고, 더 나아가 차세대 3D-IC를 위한 SOI 응용이 기대된다.

감사의 글

본 연구는 한국과학재단 목적 기초연구(과제번호: R05-2002-000-00565-0) 지원으로 수행되었음.

참고 문헌

- [1] L. T. Canham: Appl. Phys. Lett. Vol. 57, p.1046, 1990.
- [2] A. Loni, A. J. Simons, T. I. Cox, P. D. J. Calcott, L. T. Canham, Electron. Lett, Vol. 31, p. 1288, 1995.
- [3] L. Tsybeskov, S. P. Duttagupta, K. D. Hirschman, P. M. Fauchet, Appl. Phys. Lett., Vol. 68, p. 2058, 1996.
- [4] J. Ding and R. Tsu, Appl. Phys. Lett. Vol. 71, p. 2124, 1997.
- [5] R. Tsu, A. Filios, J. C. Lofgren, J. L. Ding, Q. Zhang, J. Morais, and C. G. Wang, Electrochem Soc. Proc. 97-11, p. 341, 1997.