

Field Emission Display - 기술 소개 및 최근의 상황에 대하여

주 병 권

한국과학기술연구원 - 디스플레이 및 나노 소자 연구실
(E-mail jbk@kist.re.kr, Home page <http://diana.kist.re.kr>)

현재, Field Emission Display(FED)는 “가느냐 가지 않느냐 ?,” 즉 “To go or not to go ?”의 기로에 서있는 것으로 보인다. 이러한 시점을 맞이하여 FED 기술의 개요, 점검과 함께, 현재의 진행 상황, 간단한 전망들을 피력하고자 한다.

1. FED의 간단한 역사

FED의 간단한 역사를 살펴 보면, 1960년대 중반에 최초로 FED를 만들려는 시도가 있었으나, 팁의 손상 문제와 형광체의 성능 문제로 인해 좌절된 바 있다. 1980년대 후반에 이르러 프랑스의 LETI가 마이크로 팁과 형광체와 관련하여 보다 진보된 기술을 제시함으로써, FED가 다시 개발되기 시작하여 상업화의 가능성을 보였으며, 1992년도 6월에 FED 생산을 목적으로 Pixel International(현재는 PixTech)이 설립되었고, 같은 해 9월에 LETI로부터 특허권을 전수 받았다. 1993년도 7월에 미국의 로드 아일랜드에서 개최된 6회 IVMC(International Vacuum Microelectronics Conference)에서 Pixel International이 칼라 FED 패넬을 시연함으로써 FED 개발 경쟁의 도화선을 마련하였고 현재에는 세계적으로 10여 개에 이르는 업체들이 FED의 제품화를 위하여 매진하고 있다.

2. 동작 원리

FED의 동작 원리를 설명하면 다음과 같다. 즉, 각각의 FEA(Field Emitter Array) cell은 초소형 전자총으로 동작하며, 게이트와 팁 간에 일정 전압(수십 V)이 인가되면, 전자들이 팁으로부터 양자역학적으로 터널링되어 방출된다. 방출된 전자들은 더욱 큰 양극 전압(수백 V~수 kV)에 의해 형광체에 도포되어 있는 양극 쪽으로 가속되며, 전자들이 형광체에 충돌하게 되면 이 에너지에 의해 형광체 내의 특정 원소 내에 있는 전자들이 여기되었다가 떨어지면서 빛을 발생한다.

FED가 지닌 고유의 특징으로는 CRT(Cathode-Ray Tube)와 마찬가지로 음극선 발

광에 의해 동작한다는 점(자체 광원, 높은 효율, 높은 휘도와 넓은 휘도 영역, 천연색 및 높은 색순도, 넓은 시야각 등이 가능), 고유의 sub-pixel redundancy 를 가진다는 점(10%에 이르는 emitter 가 손상되어 도 단위 픽셀 동작에 지장이 없음), 동작 속도가 매우 빠르다는 점(응답 속도 : 수 μ sec), 동작 온도 영역이 넓다는 점 (-45 ~ +85 $^{\circ}$ C), 그리고 반도체 공정에 의해 일괄-대량 제조가 가능하다는 점 등을 들 수 있다.

3. 요소 기술

1) 음극 기술

전계 방출 소자는 팁형 소자와 평면형 소자로 분류될 수 있으며, 팁형 소자의 경우에는 실리콘 팁과 금속 팁, 평면형 소자의 경우에는 탄소 계열 박막 및 후막에 속하는 다이아몬드 박막, DLC(Diamond-Like Carbon), CNT(Carbon Nano Tube)를 비롯하여, SCE(Surface Conduction Emitter), BSE(Ballistic electron Surface-Emitter), 그리고 MIM(Metal Insulator Metal) 및 MIS(Metal Insulator Semiconductor) 등이 대표적이다.

2) 양극 기술

FED 양극 기술의 경우 주로 형광체 개발에 초점이 맞추어지고 있는데, 크게 고전압 형광체와 저전압 형광체 개발로 분류되고 있다. 고전압 형광체 FED의 경우, 주로 3,000V 이상의 전압에서 동작하며, 형광체 기술이 이미 확립되어 있고, 효율이 높고, 수명이 길고, 색 순도가 우수하며, 공급 업체들이 많다는 장점을 지니고 있다. 또한, 형광체 상에 알루미늄 박막의 활용이 가능한데, 이는 후면으로 반사되는 빛을 반사하는 역할, 형광체 분말 등이 이탈되어 팁을 오염시키는 것을 방지하는 역할, 형광체에 전체적으로 균등한 전위가 인가되도록 하며 발생된 전자들을 흡수하는 역할 등을 수행한다. 반면에, 고전압 인가시 아킹 및 전기적 항복을 방지하기 위해 음극과 양극간에 일정 거리가 요구되는데(5kV 일 때 1.2mm 이상) 이로 인해 빔의 퍼짐을 방지하는 초점 조절 전극, 상판과 하판을 지지하기 위해 큰 중형비를 갖는 내부 지지 구조(스페이서)가 필요하다는 번거로움이 있다.

한편, 저전압 형광체 FED는 1,000V 이하의 양극 전압에서 동작하며, 이로 인해 음극과 양극 간의 간격이 300 μ m 이내에 불과하여 전자선이 크게 퍼지지 않으므로 초점 조절용 전극이 불필요하고, 스페이서 재료로서 간단한 물질들(유리 구나 프릿 등)을 사용할 수 있다는 장점이 있다. 그러나 저전압 형광체 기술은 아직 완성되지 않은 단계로 고전압 형광체와 동일 휘도를 얻기 위해서는 10 배 이상의 전류가

필요하며, 따라서 성능, 효율, 수명 개선을 향한 노력이 절실하다.

3) 진공 패키징 기술

FED 는 진공 내에서의 전계 방출에 의해 동작하는 소자로서 다음과 같은 점들로 인해 패널 내부가 반드시 진공으로 유지되어야 한다. 즉, 진공 패키징에 의해 전자의 평균 자유 행정을 증가시키고, 방출부에 기체 입자들이 흡착되어 일함수를 변화 시키는 것을 방지하고(일례로 금속 위에 기체가 흡착될 경우 일함수가 25~50% 정도가 변화함.), 이온화된 기체에 텅이 물리-화학적으로 손상되거나(re-sputtering) 전자선의 궤적이 변화하는 것을 방지하며, 수증기, 산소, 일산화탄소, 이산화탄소, 메탄 등에 의해 형광체가 손상되는 것을 방지할 수 있다.

진공 패키징과 관련된 요소 기술로는 스페이서 기술, 정렬 및 실링 기술, 고진공 배기 기술, 텅 오프 기술, 게터 기술, 잔류 기체 분석 기술, 패널 내부 진공도 측정 기술 등이 있으며, 이러한 요소 기술 개발을 통하여 현재의 배기 튜브를 이용한 진공 패키징에서 튜브가 없는 패키징 과정을 거쳐 궁극적으로는 진공 인 라인 패키징을 지향하게 될 것이다.

4) 구동 기술

칼라 FED 의 구동에 있어서는 두 종류의 어드레싱 방식이 적용되고 있는데, 스위칭 양극(switched anode) 방식과 비스위칭 양극(non-switched anode) 방식이 이에 해당한다. 스위칭 양극 방식의 경우, 세 개의 부 화소(sub-pixel)들이 한 개의 FEA 화소를 공유하며, 동일 색의 모든 양극 부 화소들은 서로 전기적으로 연결되어 있다. 이 경우 많은 수(세 배)의 전자 방출원을 사용할 수 있으며, 양극과 음극의 정렬에 크게 민감하지 않다는 장점이 있으나, 인접한 형광체 부 화소들간에 전기적 항복을 피하기 위해 양극 전압을 일정치 이하로 하여야 하며(주로 1,000V 이하), 양극 전압이 세 배 빠른 속도로 인가되어야 한다.

비스위칭 양극 방식의 경우, 양극 부 화소들마다 별도의 FEA 부화소들을 사용하며, 한 화소 내에 있는 세 개의 부 화소들이 전기적으로 연결되어 있다. 이 방식에서는 인접한 양극 부 화소들간에 전가적 항복이 일어날 우려가 적어 고전압 동작이 가능하며, 양극 전압을 고속으로 변환시킬 필요가 없다. 반면에 게이트 전극의 수가 세 배로 증가하고, 각각의 양극 부화소가 사용하는 전자 방출원 수가 적어 단일 방출원이 상대적으로 높은 전류를 제공하여야 하며, 양극과 음극의 정렬 오차가 색 순도에 영향을 미치게 된다.

4. 연구 개발 현황

현재 FED의 생산을 목표로 하여 제품 개발에 주력하고 있는 회사들은 세계적으로 10여 개에 이르며, 나름대로 독창성 있는 모델(저전압 형 혹은 고전압 형, 텅형 혹은 평면형 등)들을 제시하고 있다.

1) 국내

삼성 SDI-삼성 종합기술원에서는 약 50 ~ 60명 정도의 개발 인력이 FED의 제품화를 위하여 매진 중이며, 최근 대면적 및 가격 경쟁력을 이유로 폴리브덴 텅형 FED에서 탄소 나노 튜브를 이용한 FED 쪽으로 방향을 선회한 바 있다. 탄소 나노 튜브는 프린팅 법으로 인쇄하며, 이와 함께 박막형 소자 개발에도 착수할 계획인데 공히 게이트가 있는 3극형 구조를 취하고 있다. 현재에 이르기까지 5 ~ 6인치급을 거쳐 최근에는 7 ~ 10인치급 칼라 패널을 개발 중이며, 이의 규격은 구동 전압-100V 이하, 휘도-200 Cd/m² 이상이 될 것으로 보인다. 이는 차량용으로 사용되어 VFD(Vacuum Fluorescent Display) 등을 대체할 예정이며, 다음 단계로 30 ~ 50인치급 패널 개발이 수행될 예정인데 10인치급 이하는 2002년, 그 이상은 2003~2005년 정도로 실용화 시기를 잡고 있다.

KIST는 Matsushita의 BSE(Ballistic electron Surface-Emitter) 모델을 기반으로 한 다공질 다결정 실리콘 나노 구조(Porous Polycrystalline silicon Nano-Structure: PPNS)를 이용한 소자를 연구 중이다. 이는 강하게 도핑된 n형 실리콘 웨이퍼 위에 LPCVD(Low Pressure Chemical Vapor Deposition)에 의하여 다결정 실리콘 층을 성장시킨 뒤, 다음 단계로서 전기화학적 방법을 이용한 다공성 실리콘의 형성, 열 산화, 금속 전극 증착 등의 과정을 통하여 제조된다.

LG 전자 디스플레이 연구소의 경우, 저전력-저가격을 특징으로 하는 고유의 모델을 개발하고 있으며, 특히 sub-micron 급 극소형 전자 방출원과 레이저를 이용한 진공 패키징 등에 독창적인 아이디어를 가지고 있다.

이 외에도 ETRI 등의 연구소, 그리고 서울대 등의 학교에서 FED 패널 수준의 연구 개발을 진행 중에 있으며, 특히 일진 나노텍, 군산대, 연세대 등 다수의 탄소 나노 튜브 관련 기업이나 연구소, 학교들이 전개 방출과 관련된 연구 결과들을 발표하고 있다.

2) 국외

국외의 경우, Candescent, Canon, Futaba, Hitachi, Ise Electronics, Matsushita, PixTech, PFE 등이 제품화를 목표로 하여 최선을 다하고 있다.

Candescent의 경우, 1991년에 설립된 회사로서 ThinCRT로 일컬어지는 고전압

FED 모델을 개발 중이다. 이 회사는 4.4 인치, 5.3 인치 13.2 인치(SVGA : Super Video Graphics Array) 급을 순차적으로 발표하고 있는데, 단기 목표로서 5.3 ~ 7 인치급 FED 개발 및 생산을 계획 중이며, 장기적으로는 2004 년을 목표로 하여 24 인치 이상의 중대형 TV 시장을 겨냥하고 있다. 기술적인 특징을 살펴 보면, CRT 의 개념에서 출발하여 평면화를 지향하였으며, 특히 0.5 μm 이하의 극소형 전계 방출 음극, 초점 조절용 전극, CRT 용 고전압 형광체(P22)의 적용, 높은 중형비를 갖는 세라믹 스페이서, 그리고 고전압 FED 용 조립 및 패키징 등에 기술적인 강점이 있다. 이 회사는 1998 년 10 월 이후로 Sony 로부터 지원을 받고 있으며, 2001 년 7 월 - Kaga Electronic 와의 5.3 인치 패널의 판매 계약 체결, 2001 년 6 월 - Hynix 와의 FED 구동 칩 개발 협약, 2001 년 6 월 - SID'2001 에서의 5.3 인치 및 13.3 인치 패널 시연, 2001 년 3 월 - US FPD Conference 에서 ThinCRT 의 DVD player 응용 제시, 2001 년 2 월 - Texas Instruments 와 멀티미디어용 5.3 인치급 QVGA(Quarter VGA) FED 의 적용 협의 등을 발표하고 있다. 그러나, 2002 년도에 들어서면서 정보 공개가 중단된 상태이다.

Canon 의 경우, 1996 년부터 후막 프린팅 및 버블 젯 공정을 모체로 한 저가격-대형 SED(Surface-conduction Electron-emitter Display)를 개발하여 왔다. SED 는, SCE 를 음극으로 사용하며, 두 개의 전극 간에 형성된 얇은 틈으로부터 전자가 방출되어 양극 쪽을 향하게 된다. 현재 30 인치 SED 패널이 개발되어 테스트 과정 중에 있는데, 이에 사용되는 초미세 입자들은 Canon 고유의 기술인 버블 젤 방식으로 묘사됨으로써 대면적-저가격에 유리할 뿐만 아니라 휘도(500 cd/m^2 이상)와 대조비(1000:1 이상)에서도 강점이 있다. Canon 은 Toshiba 와의 협력 체제를 통해 30~40 인치급 이상의 중 대형 디스플레이 시장 진입을 목표로 하고 있다.

Hitachi 의 경우, MIM 구조를 이용한 전자 방출원을 개발하고 있으며, 이를 이용하여 1 ~ 3 인치급 소형 FED 패널들을 시험 제작하고 있다. MIM 소자는 전자선의 퍼짐 현상이 적고, 균일도가 우수하며, 방출부의 내구성도 비교적 우수한 것으로 보고되고 있다.

Ise Electronics 의 경우, Noritake 의 자회사로서 1998 년부터 CNT 를 이용한 고 휘도-저전력-장수명을 특징으로 하는 램프를 개발하여 왔으며, 최근에 이르러 이를 생산하는 수준에까지 이르고 있다. 이의 일부에는 X 선 차단 기능까지 부가되었으며, 프로젝션 LCD(Liquid Crystal Display)를 위한 후면 광원, 실외용 대형 전광판 등을 주요 응용 분야로 보고 있다. 이와 함께, 문자 표시기나 중대형 TV 등에 적용할 수 있도록 탄소 섬유나 CNT 등을 이용한 FED 관련 개발도 수행하여 오고 있으며, 최근에 40 인치급 CNT FED 의 개발을 진행 중이다.

Matsushita 의 경우, BSD(Ballistic electron Surface-emitting Display)로 일컬어지는 FED를 개발 중인데, 여기에는 BSE가 음극으로서 사용된다. 이는 유리 기판 위에 두 개의 전극과 미소 결정을 함유한 다공질 폴리 실리콘 구조를 갖는데, 전압

이 인가되면 전자들이 미소 결정(microcrystal) 내를 통과하면서 방향성과 가속 에너지를 얻는다. 즉, 미소 결정 내에서는 전자의 평균 자유 행정 길이가 짧아 충돌 확률이 매우 낮아 방향성을 가지고 매우 빠르게 움직이며, 또한 미소 결정 외부로 둘러싼 산화막에 강한 전계($\sim 10^5$ V/cm)가 인가되므로 더욱 가속되어 진공 내로 방출된다. 즉, 전자는 미소 결정 내에서만 약간 분산되며 표면을 지나면서 수직 방향으로만 운동하는 현상을 따르며, 아울러 낮은 저항의 결정 내부와 높은 저항의 외부 산화막을 통과하면서 가속 에너지를 얻게 된다. BSD는 방출 전자의 발산 정도가 적고, 낮은 진공도에서 동작이 가능하며, 대면적 및 저가격화가 가능하다는 등의 특징을 갖는다.

PixTech의 경우, 프랑스의 연구소인 LETI로부터 16개의 주요 특허를 이전 받아 1992년에 설립된 FED 회사로서 10년 동안의 연구 개발과정을 통하여 계속 및 의료 기기용 5.2인치 단색 FED를 제품화 하였으며, 5.6인치의 칼라 패널도 눈앞에 두고 있다. 또한, 1999년 11월부터 DARPA(Defense Advanced Research Project Agency)로부터 지원을 받아 Abrams 탱크를 비롯한 군수 기기에 사용될 수 있는 12.1인치급 단색 및 칼라 FED 패널 개발을 진행하고 있다. 이 회사는 2001년 4월 - 7인치 칼라 FED 패널 시연, 2001년 6월 - Audi사의 7인치 칼라 패널 적용을 위한 기술 평가, 2001년 7월 - ECM사의 스캐너 적용을 위한 5.2인치 패널의 공급 협약 등을 보고하였다. 아울러, 2001년 7월에 대만의 AU Optronics 시설은 5.2인치 단색 패널에만 집중하고, Montpellier Cathode R&D 시설은 7인치 칼라 패널에 활용하며, Boise 시설 및 인력은 Montpellier로 이전하는 등의 구조 조정을 발표한 바 있다. 2001년 7월 이후로 개발 기술과 관련된 특별한 내용이 대외적으로 발표된 바는 없으며, 단지 2001년 12월에 유럽 공동체의 IST 개발 프로그램의 일환으로 Audi에 7인치 칼라 FED 패널을 성능 검증용으로 전달한 사실만 알려지고 있다.

Printable Field Emitter(PFE)의 경우, 1995년에 설립된 영국 회사로서 프린팅 공정을 이용하여 저가격의 FED 개발을 목표로 하고 있다. 이 회사는 전자 방출원으로서 종래의 마이크로 팁을 사용하는 대신 프린팅을 이용하여 제조되는 유리나 실리카 등의 무기물 절연 매트릭스에 전도성을 지닌 미립자를 혼합하여 이용하고 있다. 이때 전도성 미립자는 전자 방출원으로서 동작하고, 무기물 절연 매트릭스는 게이트 절연층 역할을 하게 된다. 전체적으로는 MIMIV(Metal-Insulator-Metal-Insulator-Vacuum) 구조로 구성되어 안정적인 동작이 가능하며, 제조 공정도 프린팅 공정에 바탕을 둔 만큼 매우 저렴함을 특징으로 한다. 이는 PDP(Plasma Display Panel) 공정에 기반을 두고, CRT 형광체를 적용한 특징이 있으며, 할 수 있으며, 따라서 FED의 대면적-저가격화가 가능하다는 제안을 하고 있다. 이 회사는 2001년 12월에 자체 기술로서 14인치 크기의 패널을 제작한 것으로 발표하였으며, 최근 대기업들을 상대로 공동 개발 및 기술 제휴를 시도하고 있다. 이 기술

이 성공할 경우, 2010 년을 기준으로 하여 FED 의 가격이 LCD 나 PDP 의 1/2 정도로 떨어질 수 있을 것으로 전망되며, 이의 달성 여부가 주목된다.

상술한 업체들 이외에 연구소나 학교 등에서도 최근 흥미 있는 연구 결과들이 발표되고 있다. 예를 들어 프랑스의 Lyon 및 Franche-Comte 대학의 경우, 금속 기판 위에 초박막 반도체층(UTSC: UltraThin SemiConductor layer)이 형성된 구조의 SSE(Solid-State field controlled Emitter)를 발표하였다. 이를 통하여 전자 방출에 필요한 전기장을 1/10 ~ 1/100 까지 낮출 수 있었으며, 또한 평면형 전자 방출원으로서의 장점, 즉 균일성과 내구성 등을 활용할 수 있는데, 이러한 현상은 부과 전기장에 의한 에너지 콤프 현상으로 설명되고 있다. 또한, 대만의 ERSO 와 ITRI 의 경우, CNT(Carbon Nano Tube)를 이용하여 4 인치-64 × 246 픽셀의 단색 FED 패널을 발표하였는데, CNT 와 함께 게이트 절연막 및 전극 등을 스크린 프린팅으로 형성하였다.

1990 년대 초부터 현재에 이르기까지 약 10 년 동안의 FED 연구 개발에도 불구하고 특히 Field Emitter 기술에서의 독보적인 소자가 확정되지 않은 채, Spindt 형(금속 팁형), CNT 형, 탄소/다이아몬드 박막 및 후막형, 표면 전도형, BSD 형, 그리고 MIS/MIM 형 등이 경쟁하고 있는 체제로 볼 수 있다.

5. 발전 전망

1) 문제점

1990 년대 초반에 일었던 FED 관련 개발 붐에 비하여, FED 의 제품화를 향한 시도는 여러 가지 난점들에 직면하고 있다. 이들 중 이슈가 되는 부분들을 정리하면 다음과 같다. 음극의 경우, 먼저 팁형 FEA 의 제조 공정에 있어서 대면적-고정세 리소그래피를 들 수 있다. 즉, 실리콘 웨이퍼에 비해 상대적으로 거칠고 고온 처리가 불가능한 유리 기판 상에 1 μ m 혹은 그 이하의 CD(Critical Dimension)를 정의하여야 하며, 이러한 문제점은 기판의 크기가 대형화될수록 보다 크게 작용한다. 또한, 몰리브덴 등으로 이루어진 마이크로 팁을 이용할 경우, 팁의 끝 부분이 반응이나 스퍼터링 등에 의해 열 및 기계적으로 손상됨으로써 야기되는 전자 방출 성능의 불안정성도 해결하여야 할 문제이다.

특히, 현재 FED 의 제품화에 큰 걸림돌이 되고 있는 것 중의 하나가 디스플레이의 동작 과정에서 방출 전류의 저하가 일어난다는 점이며, 이러한 문제점은 패널을 진공 패키징 및 내부 진공도를 유지와 결정적으로 관계된다. 즉, 패키징 과정에서 잔류한 가스와 진하와 패널 내부의 구성 요소들간의 충돌에 의해 발생하는 가스방출 전자 방출원인 몰리브덴 팁과 반응하여 방출 전류의 손상을 가져오게 된다. 이러한 반응은 주로 산소 인자들에 의한 산화로 나타나며, 이와 함께 물리적인 스퍼터

링 등도 수반된다. 이와 함께, 휘도와 효율, 그리고 수명을 만족하는 저전압 형광체 기술, 안정된 진공 패키징 공정 기술, 스페이서 관련 기술, 그리고 FED 전용의 고전압 구동 회로 기술 등이 개발되어야 한다.

FED의 기술적 문제점에 대한 해결도 중요하지만, 제품화를 위해서는 경쟁 품목과의 성능, 생산성, 가격과 관련한 요소들이 고려되어야 한다. 즉, 성능면에서 볼 때, 현재 상황 하에서 FPD(Flat Panel Display)의 성능은 TFT-LCD 대비 수준으로 결정되며, 휘도, 분해능, 대비율, 시야각, 소비 전력, 중량, 수명 등에 있어서 일부분이라도 객관적인 우월성이 제시될 수 있어야 한다. 생산성과 가격은 함께 고려되어야 하며, 공정에 대한 내구성, 오염 및 결함에 대한 민감도, 공정 마스크의 수 등이 가격을 결정하는 주요 요인이 될 수 있으며, 가격 경쟁력은 TFT-LCD의 현재 가격이 아닌 FED 시장 도입 단계에서의 수치가 고려되어야 한다.

5-2. 발전 방안

일반적으로 소비자들은 성능이 우수하며(performance), 고장이 나지 않고 오래 사용할 수 있어야 하며(reliability), 모양과 색깔, 스타일이 좋은(aesthetics) 제품을 원한다. 이들 요구에 부응하는 디스플레이로서 FED는 성능과 스타일 면에서는 다른 디스플레이들에 비해 우수하나, 신뢰성 및 생산성 면에서 아직 경쟁력이 미흡한 것으로 사료된다. 이러한 약점을 극복하기 위하여 팁 형 음극을 적용하는 FED의 경우 신뢰성 및 생산성이 확보된 5인치 ~ 10인치 급의 차량 탑재용 디스플레이에 적용되는 것이 가장 적당하며, 이를 통하여 고유한 강점인 고정세, 고휘도 및 빠른 응답속도의 특징을 잘 살릴 수 있는 디스플레이 시장 형성을 주도하는 적극적인 대응이 필요할 것으로 생각된다.

아울러, 디지털 TV 및 HD-TV(High Definition-TV)가 기존의 일반 TV를 대체할 경우, 흑백 TV에서 칼라 TV로 이행할 때와 같은 수준의 수요가 창출될 것으로 추측되고 있는 바, 특히 평판형 중 대형 TV 시장에서 이러한 시장을 선점하는 것은 절대적으로 중요하다. 현재, LCD 및 PDP 등이 미래형 TV 시장을 선점하기 위하여 많은 노력을 경주하고 있지만, 아직 CRT의 장벽을 완전히 극복하지 못하고 있다. 따라서, 대면적-저가격 기술에 비중을 둔 평면형 음극을 적용하는 FED로서 일반 가정용 TV를 목표 시장으로 하는 20 ~ 40인치 급을 강력히 지향할 필요가 있다. 특히 형광체 스크린 형성 및 진공 배기 등과 같은 CRT 주요 공정을 활용할 수 있으므로 상당한 초기 투자비 절감을 예상할 수 있으며, 이러한 배경을 바탕으로 기존 CRT와 FED의 특징을 잘 융화시킬 수 있는 기술의 개발이 요구된다. 이를 통하여 평판 디스플레이 소자의 도전을 받아 사양 산업으로 전락할 위기에 몰려있는 CRT 기술 및 생산 기반 시설을 적절히 활용할 수 있는 FED의 기술 개발이 FED뿐만 아니라 CRT의 장래에도 희망을 줄 수 있는 길이라 생각된다.

결론적으로, FED 가 가능성이 충분하면서도 한 번 더 도약하지 못하는 것은 기술 발전 속도가 기대한 만큼 빠르지 않고, 또한 TFT-LCD 및 유기 LED 등의 경쟁 품목의 급속한 진보 등으로 인한 기업의 개발 의욕 저하에도 충분한 원인이 있겠지만, 전자 방출원으로부터 형광체, 진공 패키징에 이르기까지 요소 기술의 궤적이 기존의 반도체 및 디스플레이 관련 기술 구도에서 상당 부분 이탈되어 있기 때문인 것으로 판단된다. 따라서 “요소 기술들을 향해 어떠한 경로로 접근할 것인가?”라는 질문만큼이나 “이탈된 요소 기술들을 어떠한 도구를 통하여 기존 기술의 틀 내로 당겨 올 것인가?”라는 질문에 대한 답이 충분히 마련되어야 할 것이다.

이러한 의미에서 볼 때 기존 FED의 개발에 가장 큰 제한이 되고 있는 <장수명화-대면적화-저가격화>라는 매듭을 “마이크로 팁-리소그래피-IC 공정-저전압 형광체-고진공 패키징-영상 표시 등과 같은 상류 사회적 개념”이 아닌 “프린팅-잉크젯-LCD 공정-고전압 형광체-저진공 동작-문자 표시 등의 대중적 개념”으로 풀어보려는 노력이 충분히 효과를 얻을 수 있을 것으로 판단된다. 이 과정을 통하여 “수명 향상을 통한 기술적 한계 극복 -> 수율 및 생산성 개선에 따른 가격 경쟁력 확보 -> 소형 디스플레이 시장 진입 -> 대면적화를 통한 양지에서의 경쟁” 순으로의 접근이 바람직할 것으로 판단된다.

참고 자료

- J.M.Kim et al., “High performance CNT FED,” Proc.IDMC’2002, Seoul, Korea, pp.427-429 (2002.1.)
- S.Uemura et al., “Carbon nanotube field emission display,” Proc.IDMC’2002, Seoul, Korea, pp.431-434 (2002.1.)
- K.Tsuda, “프린트 공정기술 응용 저렴한 FED 디스플레이 개발,” Nikkei Electronics Asia, p.52 (2002.1.)
- M.Nakamoto, “Recent technical trends of vacuum microelectronics in Japan,” Proc.IMID’2001, Daegu, Korea, pp.185-190 (2001.8.)
- R.Reuss et al., “How do FEDs really fail?,” Information Display, pp.28-31 (2001.7.)
- T.Komoda et al., “Fabrication of ballistic electron surface-emitting display on glass substrate,” Proc.SID’2001, San Jose, USA, pp.188-191 (2001.6.)
- J.M.Kim et al., “New emitter techniques for field emission displays,” Proc.SID’2001, San Jose, USA, pp.304-307 (2001.6.)
- J.Yotani et al., “Super-high luminance light-source device with carbon

- nanotube emitter,” Proc.SID’2001, San Jose, USA, pp.312-315 (2001.6.)
- C.C.Lee et al., “Printable triode structure carbon nanotubes field emission display,” Proc.SID’2001, San Jose, USA, pp.316-319 (2001.6.)
 - 이내성, “Panel Discussion-차세대 디스플레이 연구방향,” FED 연구회 기술교류 세미나’01,” 서울대 (2001.2.23.)
 - H.Jones-Bey, “Solid-state emitter may cut costs of FED,” Laser Focus World, pp.56-59 (2000.9.)
 - R.A.Tuck, “Printable large-area FEDs,” Information Display, pp.14-16 (2000.6.)
 - T.Komoda et al. “Matrix flat-panel application of ballistic electron surface-emitting display,” Proc.SID’00, pp.428-431 (2000.5.)
 - 주병권, “Field Emission Display 기술,” 세라미스트, 제2권, 6호, pp.11-17 (1999.12.)
 - “Next-generation SEDs find research backers,” Laser Focus World, pp.42-43 (1999.9.)
 - 주병권 외, “전계방출 디스플레이 기술,” 화학세계, 제37권, 6호, pp.17-26 (1997.6.)
 - <http://www.candescent.com>
 - <http://www.pfe-ltd.com>
 - <http://www.pixtech.com>