

졸-겔법에 의한 강유전성 PZT박막의 제작

The Fabrication of Ferroelectric PZT thin films by Sol-Gel Processing

이병수*, 정무영**, 유도현***, 김용운#, 이상희##, 이능현\$, 지승한\$, 박상현, 이덕출*
(B.S.Lee, M.Y.Chung, D.H.You, Y.U.Kim, S.H.Lee, N.H.Lee, S.H.Ji, S.H.Park, D.C.Lee)

Abstract

In this study, PZT thin films were fabricated using sol-gel processing onto Si/SiO₂/Ti/Pt substrates. PZT sol with different Zr/Ti ratio(20/80, 30/70, 40/60, 52/48) were prepared, respectively. The films were fabricated by using the spin-coating method on substrates. The films were heat treated at 450°C, 650°C by rapid thermal annealing(RTA). The preferred orientation of the PZT thin films were observed by X-ray diffraction(XRD), and Scanning electron microscopy(SEM). All of the resulting PZT thin films were crystallized with perovskite phase. The fine crystallinity of the films were fabricated. Also, we found that the ferroelectric properties from the dielectric constant of the PZT thin films were over 600 degrees, P-E hysteresis constant. And the leakage current densities of films were lower than 10⁻⁸ A/cm². It is concluded that the PZT thin films by sol-gel process to be convinced of application for ferroelectric memory device.

Key Words : Sol-Gel, PZT thin film, Dielectric constant, Hysteresis loop

1. 서 론)

최근 정보화 사회로의 변화 추세에 따라 각종 휴대용 정보기기 및 다양한 정보 기억 장치의 수요가 증대하고 있으며, 또한 소형화 및 저전력화가 가능하고 저장된 정보가 휘발되지 않는 박막형 강유전체 메모리 소자에 대한 관심이 집중되고 있다 [1]. 기존의 반도체 기억소자의 고집적화 및 대용량화에는 한계가 있기 때문에 고유전율 및 불휘발성을 가지는 강유전체 기억소자 (FRAM: Ferroelectric Random Access Memory)의 개발은 반도체 산업의 기술력을 확보하는 차원에서 연구가 활발히 진행되고 있다[2]. 현재의

EEPROM(Electrically Erasable PROM), EPROM(Erasable-Programmable Read-Only Memory), 그리고 플래쉬(flash) 메모리 등의 불휘발성 소자는 느린 동작 속도와 데이터 읽기/쓰기 반복 횟수 10만회 정도의 짧은 수명, 그리고 12V의 높은 작동 전압 등의 단점을 가져 컴퓨터 주메모리나 휴대용 정보 통신 기기 등에 사용하기가 어렵다. 하지만 FRAM은 DRAM(dynamic RAM)과 같은 빠른 동작 속도, 3V 또는 5V의 낮은 동작 전압, 데이터 읽기/쓰기 반복 횟수 1조회 이상 가능한 뛰어난 동작 특성을 갖는다. 특히 저소비 전력과 소형화 실현이 최대 과제인 차세대 휴대 정보통신기기의 메모리로서 급속하게 부상하고 있다 [3-5]. 현재 강유전성 PZT 박막의 제조 방법에는 물리적 증착법으로 RF-스퍼터링법, PLD(Pulsed Laser Deposition)법이 있으며, 화학적 증착법으로 MOCVD(Metal Organic Chemical Vapor Deposition)법, 졸겔(Sol-Gel)법등이 알려지고 있다.

* : 인하대학교 전기공학과
(인천광역시 남구 용현3동 253. Tel: 032-860-7393
Fax: 032-863-5822 E-mail : leebsoo@kebi.com
세원S.I, *안산공대 전기과, #경경대학 전기과
##동해대학 전기과, \$경원대 전자과, 경남대 전기과

졸겔법은 분자 단위의 균질화를 달성할 수 있기 때문에 조성조절이 용이하고 고순도의 균질한 박막을 낮은 온도에서 얻을 수 있어 다성분계 물질에서 원하는 조성의 박막을 제조하는데 최적의 방법으로 알려져 있다[6]. 그러나 Zr과 Ti의 조성에 따른 전기적 특성에 영향을 주고 있지만, 특정조성(52/48)과 Zr-rich영역의 초전성과 Ti영역의 압전성에만 연구가 치우쳐있어 여러 조성에 따른 연구는 미진한 편이다. 따라서 본 연구에서는 졸겔법을 이용하여 FRAM용 강유전체 박막 재료인 PZT 박막을 Zr과 Ti의 조성별(20/80, 30/40, 40/60, 52/48)로 제조하여 최적의 조성비율을 찾아내고, 이 조성비율로 제조한 PZT박막의 XRD를 이용한 박막의 구조적 특성과 유전율, P-E 이력곡선, 등의 특성등을 분석연구하였다.

2. 실험

2.1. PZT 솔의 합성

PZT박막을 제조하기 위하여 출발물질로는 lead acetate trihydrate ($Pb(CH_3COO)_2 \cdot 3H_2O$), Zr-propoxide ($Zr(OCH_2CH_2CH_3)_4$) 및 Ti-isopropoxide ($Ti(OCH(CH_3)_2)_4$)를 사용하였으며, 2-methoxyethanol을 용매로 사용하고, 질산(HNO_3)을 촉매로 사용하였다. PZT 박막 제조시 열처리로 인한 Pb의 휘발을 보상하기 위하여 10%의 Pb를 과잉첨가 하였으며, Pb acetate를 2-methoxyethanol에 녹이고 1시간 가량 증류를 하여 용질에 존재하는 수분을 제거하였다. 여기에 다시 Zr과 Ti의 몰비가 20:80, 30:70 40:60 52:48인 Zr과 Ti를 첨가하여 다시 1시간 정도 증류한 후 10시간 가량 refluxing하면서 PZT 솔을 제조하였다.

2.2. PZT 박막의 제조

PZT 박막의 제조에 사용된 기판은 Si/SiO₂(1000 Å)/Ti(300 Å)/Pt(1500 Å) 구조를 가진 것을 선택하였으며, 크기는 2.5cm×2.5cm 로 하였고 전극은 (111)면의 배향성을 가진 Pt 금속을 사용하였다. 기판상에 PZT 솔을 코팅하기전에 기판을 증류수와 에탄올로 1시간 동안 각각 초음파 세척하였다. 기판상의 코팅은 3회 하였으며, 열처리 온도는 1차는 450℃, 2차는 650℃ 및 최종열처리는 650℃로 RTA(Rapid Thermal Annealing)를 이용하여 급속 열처리 하였다. 코팅공정은 그림 1에 나타내었다.

2.3. PZT 박막의 특성평가

PZT 박막의 전기적 특성을 측정하기 위하여 금속(Pt)/강유전체(PZT)/금속(Pt) 구조로 박막을 형성한후 특성을 평가하였다. 상부전극은 스퍼터링법으로 직경0.5mm 크기의 Pt를 증착하였다. PZT 박막의 결정화는 X-선 회절분석(XRD)로 측정하였다. 또한 전기적 특성인 P-E 이력곡선은 Radiant사의 RT-66A를 사용하여 측정하였으며, 유전율은 Impedance analyzer(HP4192A)를 사용하였다.

그림 1. 코팅공정.

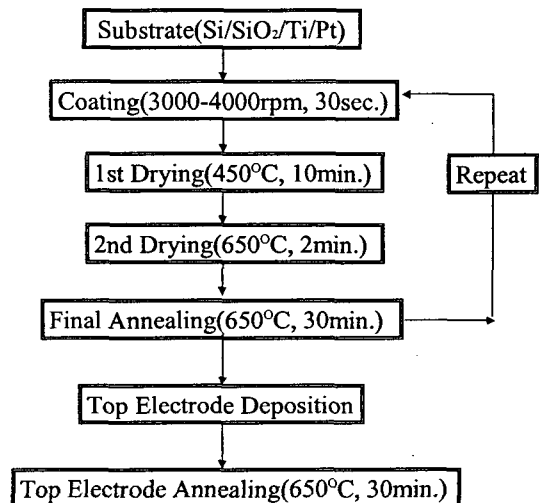


Fig. 1. Coating process.

3. 결과 및 고찰

3.1. PZT 박막의 미세구조

Zr과 Ti의 조성비율이 20:80, 30:70, 40:60, 52:48인 PZT 박막의 SEM 표면사진을 그림 2에 나타내었다. 박막에서 표면은 균열(Crack)이 없는 균질한 상태이고, 결정립이 존재하는 결정질임을 관찰할 수 있었다. 결정립의 크기를 살펴보면 조성비가 20/80과 30/70의 경우는 결정립의 크기가 다소 차이가 났지만 약 50nm에서 150nm정도로 나타나며 40/60과 52/48조성에서의 결정립의 크기는 20nm에서 30nm로 나타나므로 조성비의 조건에 따라 결정

의 성장이 크게 영향이 있음을 알 수 있다. 그리고 균일한 크기의 미세한 입자가 분포되어 있는 조성은 40/60과 52/48으로 실제 소자에 적용시 유리함을 알 수 있었다. 이것 역시 상(Phase)의 경계상태도(MPB : Morphotropic Phase Boundary)에서 볼 수 있듯이 상변태 측면에서 Ti가 많은 조성의 PZT의 경우는 rosette(Pyrochlore 상에서 핵생성되어 성장하는 Perovskite 상의 결정립)의 크기가 증가한다는 결과와 일치한다[6].

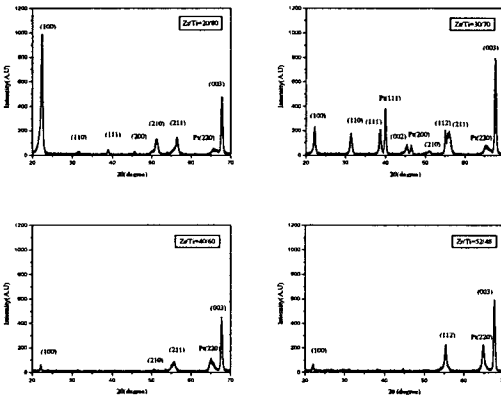


그림 2. X 선 회절 패턴.

Fig. 2. X-ray diffraction pattern.

3.2. PZT 박막의 조성에 따른 전기적특성

3.2.1. 유전특성

유전을 측정을 위해 전압은 +0V에서 +6V로 인가하였고, 각 전압 간격은 $\pm 0.2V$ 이고 delay time은 2초로 정하였다. 유전율값은 100kHz에서 1V oscillation level을 가하면서 측정하였다. 조성비가 다르게 제조된 PZT을 Pt/PZT/Pt 구조로 제작한 후 유전율을 측정한 결과를 그림 3에 나타냈다. 그림에서 나타나는 비선형 특성은 강유전체의 분극반전 때문에 나타나는 것이다. 조성별로 유전율을 나타내면 조성비가 20/80의 경우 617, 30/70의 경우 729, 40/60의 경우 899, 52/48에서 939정도의 값을 나타내었다. 이는 Zr/Ti의 조성에서 결정구조의 천이를 나타내는 상(phase)의 경계(MPB)의 근처에서 유전율이 최대값을 갖는다는 것과 일치하고 있는 것으로 앞선 미세구조의 결과에서와 같이 Ti

의 농도가 증가할수록 결정립의 크기가 증가하면서 분균일한 입계를 나타내므로써 입계사이의 공간전하가 전극과 계면, 또는 결정립의 경계에 축적되어 내부 전기장을 변화시키거나 분극 반전을 어렵게 해서 유전율의 특성에 영향을 주고 있음을 알 수 있다[6].

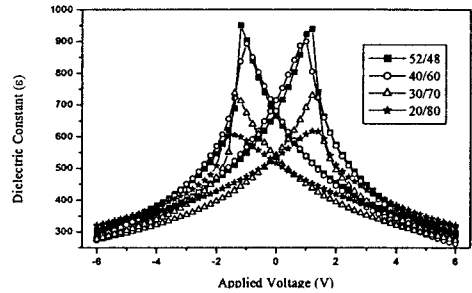


그림 3. 유전특성.

Fig. 3. Dielectric constant.

3.2.2. P-E 이력곡선

$\pm 5V$ 의 범위에서 1kHz의 주파수로 네가지 조성에 따른 Pt/PZT/Pt 박막의 P-E 이력곡선을 그림 4에 나타내었다. 네가지 모두 메모리 소자로 필요한 $10 \mu C/cm^2$ 이상의 잔류분극(Pr)값을 나타내었다. 따라서 충분한 분극포화가 일어나 강유전적인 성질을 지니는 박막이 됨을 알 수 있었다. 각 조성별 이력곡선에서 잔류분극값은 각각 31, 31, 26, $23 \mu C/cm^2$ 의 아주 우수한 수치를 나타냈으며, 항전계(E_c)는 각각 1.7, 1.5, 1.3, 1.2V를 나타냈다. 따라서 40/60과, 52/48의 조성에서 가장 항전계가 낮음을 알 수 있었다. 이는 휴대용기기의 발달에 따른 저전압 메모리 구동회로의 필요성이 급증하는 현재의 추세에 비추어 측정된 1.7V 미만의 항전계는 매우 우수한 값으로, 실제 저전압에서도 강유전체 메모리로써 구동가능하다는 것을 확인할 수 있었다.

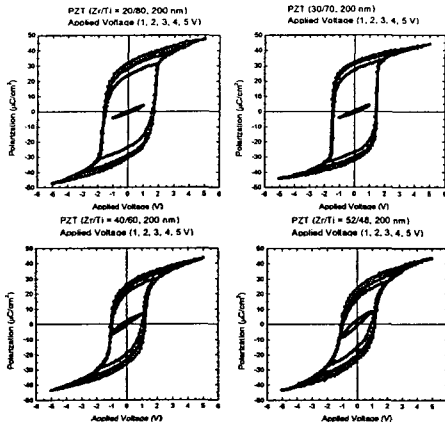


그림 4. Hysteresis 이력곡선.

Fig. 4. Hysteresis loop.

4. 결론

본 연구에서는 Si/SiO₂/Ti/Pt 기판위에 솔젤법으로 Zr과 Ti의 조성비율이 20/80, 30/70, 40/60, 52/48인 PZT박막을 제조한후 XRD로 박막의 구조적 특성을 분석하였으며, 유전율, P-E특성을 분석하여 다음과 같은 결과를 얻었다.

- (1) 네가지 조성을 가지는 PZT박막 모두 Perovskite상이 형성되어 Zr과 Ti의 성분비율에 관계없이 결정화된 PZT 박막이 제조되었다.
- (2) PZT박막의 유전율은 Zr의 조성비율이 커질수록 증가하여 Zr과 Ti의 비율이 52/48에서 93%의 높은 값을 나타내었다.
- (3) PZT박막의 P-E이력곡선은 Zr의 비율이 증가함에 따라 항전계가 1.7V에서 1.2V로 감소하였으며, 40/60과 52/48에서 가장 낮은 항전계 값을 나타내었다.

[참고문헌]

- [1] G. Groeseneken, H. E. Maes, J. Van Houdt and J. S. Witters : Nonvolatile Semiconductor Memory Technology, W. D. Brown and J. E. Brewer (Ed.), IEEE press, New York (1997).
- [2] Lauren H. Parker and Al F. Tasch,

"Ferroelectric Materials For 64Mb and 256Mb Drams", IEEE Circuits and Devices Magazine, pp. 17-26, (1990).

[3] L. E. Sanchez et al, "Process Technology Developments For GaAs Ferroelectric Nonvolatile Memory", Integrated Ferroelectrics, Vol. 2, pp. 231-241, (1992).

[4] S. Sinharoy et al, "Intergration of Ferroelectric Thin Films into Nonvolatile Memories" J. Vac. Sci. Technol. A., Vol. 10, No. 4, pp. 1554-1561, (1992).

[5] I. K. Naik et al., "Improved Switching Endurance of Lead Zirconate-Titanate Capacitors For Nonvolatile Memory Applications", Integrated Ferroelectrics, Vol. 2, pp. 133-145, (1992).

[6] N. A. Basit, H. K. Kim, J. Blachere, "Growth of highly oriented Pb(Zr,Ti)O₃ films on MgO-buffered oxidized Si substrates and its application to ferroelectric nonvolatile memory field-effect transistors" Applied Physics Letters, Vol. 73 No. 26 , pp. 3941-3943, (1998).