

저온 소성 유전체 세라믹 시스템에서의 전송 선로 특성 해석

Analysis of characteristics of TRL(Transmission line) in LTCC (low temperature cofired ceramic) system

유찬세, 이우성, 강남기, 박종철
Joshua Yoo, W.S. Lee, N.K. Kang, J.C. Park

Abstract

In ceramic systems using LTCC, many components including embedded passives and TRL's are used for composition of 3-dimensional circuit. So the exact analysis on this compenents must be performed. As for the TRL's, material properties including electrical conductivity of metal, loss factor and effective dielectric constant of dielectric material and geometrical factors like roughness of surface, vias, dimension of TRL structure have a large effect on the charactersistics of transmission lines. Such properties of materials have different values in each system with ideal ones presented in text book. In this research, the effective material properties in each system are examined and the effect of material properties and geometrical factors on the characteristics of TRL's are analyzed and quantified by simulation and measurement.

Key words : LTCC, 3-dimenstional circuit, TRL, effective material properties

1. 서 론

최근들어 저온 소성 유전체를 이용한 부품 및 모듈에 관한 연구가 진행되고 있다. 이러한 부품 및 모듈의 특성에 있어서 재료의 전기적 특성은 중요한 역할을 하게 된다. R,L,C 의 수동 소자 이외에도 여러 소자들을 연결하기 위한 전송 선로, via 등이 3차원 회로내에 포함되게 되기 때문에 이러한 성분 에 대한 정확한 규명을 필요로 하게 된다. 본 연구 에서는 재료, 즉 도체와 유전체의 전기적 특성이 전 송선로의 특성에 미치는 영향을 정량화하고 이를 통해 고주파에서의 특성을 예측하였다.

2. 실 험

본 연구에서 유전체 재료는 유전율이 7.8이고 손 실값(tanδ)이 0.003(6GHz)정도 되는 boro-silicate계 glass ceramic material(Dupont 9599)을 사용하였고 도체는 metal content가 80 % 정도되는 Ag paste(Dupont 6142D)를 사용하였다. 모든 시편을 제 작함에 있어서 적층공정(Multilayer process)을 적용 하였는데 tape casting을 통해 powder 상태의 물질 을 green sheet로 제작하였고 패턴형성은 screen printing을 이용하였다. 패턴 형성이 끝난 sheet들을 적층하고 850 °C에서 동시 소성하여 측정할 수 있 는 시편을 제작할 수 있었다.

제작한 시편의 전기적 특성을 측정하기 위하여 probe station(Cascade microtech)과 Network analyzer(HP 8753D)를 이용하였고, 이들을 모델링하 여 특성을 예측하는 데는 ADS 1.3(Agilent) 와 HFSS 5.3(Agilent)를 이용하였다.

전자부품연구원 고주파재료 연구센터
평택시 진위면 마산리
Fax : 031)610-4126
e-mail : ychs@keti.re.kr

3. 결과 및 고찰

3.1 스트립 구조 해석

스트립 구조는 Q 특성이 우수하기 때문에 세라믹 모듈내에서 인덕터 대신 양의 리액턴스 값을 얻기 위해 많이 사용된다. VCO(Voltage controlled oscillator)에서 공진기 Q 값이 클수록 noise 특성이 좋아지기 때문에 stripline 공진기를 이용하기도 한다. 본 연구에서도 VCO 내의 공진단의 특성을 규명 및 예측하기 위하여 stripline 구조에 대한 연구를 수행하였다.

아래 그림에는 일반적으로 알려진 이상적인 stripline의 구조가 나타나있다.

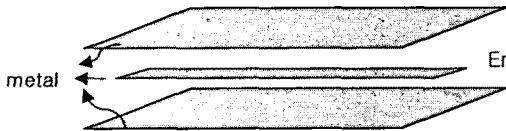


그림 1 Stripline 구조 모양
Fig. 1 The shape of stripline structure

Stripline은 그 종단을 short 또는 open으로 할 경우 실수 성분의 저항은 거의 없고 허수 성분의 리액턴스만 갖게 된다. VCO 내부의 공진 회로에서는 종단을 short 처리한 구조를 사용하였다. 종단을 short 처리한 이상적인 stripline 구조의 특성이 아래 그림에 나타나있다.

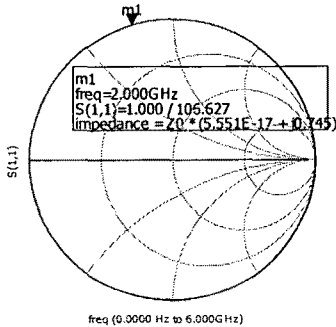


그림 2 이상적인 스트립 라인의 특성
Fig. 2 The characteristics of ideal stripline

위의 결과를 보면 위에서 언급한 대로 smith chart의 단위원 위를 계속 돌며 리액턴스 성분만을 가짐을 알 수 있다. 한 예로 2 GHz 에서의 임피던스는 $0 + j37.5\Omega$ 이 된다. 그러나 실제 시스템에서는 이러한 특성을 갖지 못하게 된다. 여기에 가장 큰 영향을 주는 특성이 유전체의 유전 손실값($\tan\delta$) 과 도체의 전기전도도이다. 위의 결과는 손실값이 0이

고 전도도가 무한대에 가깝다고 가정한 경우이다. 사용한 Ag 전극은 일반적으로 6.173×10^7 S/m의 전기전도도를 갖는 것으로 알려져 있다. 전기 전도도에 따른 스트립 라인의 특성을 조사해 보았는데 그 결과가 아래 그림에 나타나있다.

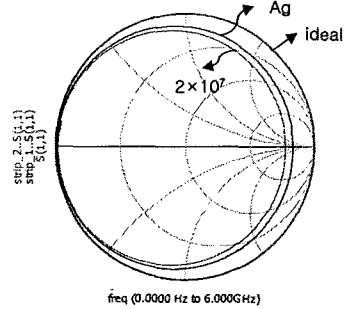


그림 2 전기전도도에 따른 스트립 라인 특성
Fig. 2 Characteristics of stripline in the variation with electrical conductivity

위의 결과에서 알 수 있듯이 전기전도도가 실제적인 값을 갖을 때 스트립 라인의 궤적은 단위원 내부로 들어오게 되고 예상치 않았던 실수 저항 성분이 발생하고 있음을 알 수 있다. 유전체의 유전 손실에 대해서도 위와 비슷한 결과를 나타내는데 손실값이 증가할수록 원치 않는 실수 저항 성분이 발생하게 된다. 그렇기 때문에 스트립 선로를 회로에 적용함에 있어서 이와 같은 물성치를 정확히 규명하여야 한다. 이를 위해 선폭과 길이가 다른 여러 종류의 시편을 제작하여 dc 저항 및 선 손실 값을 측정해 보았다. 측정 결과를 통해 추출한 도체의 유효 전기전도도는 4×10^7 S/m 정도 되었는데 여기에는 표면 거칠기, 도체내의 공극등 여러 요소들의 영향이 포함된 것으로 생각되며 실제 설계시에는 이 값이 적용되어야 한다. 그 결과가 아래 표에 나타나있다.

표 1 스트립 라인의 선폭,길이에 따른 직류 저항
Tabal 1 DCR in the variation with width and length of stripline(unit : Ω)

	l=8mm	12mm	16mm	20mm
w=100um	0.2545	0.4195	0.564	0.7325
200	0.113	0.1655	0.2345	0.3025
300	0.0705	0.11	0.157	0.2075
400	0.0545	0.085	0.116	0.151
500	0.04	0.0566	0.0905	0.123

위의 결과를 바탕으로 스트립 라인의 특성을 정

확히 규명하기 위하여 50 Ω의 특성임피던스를 갖는 시편을 제작 측정하였다. 제작한 시편의 내부 dimension을 분석하여 계산한 특성 임피던스는 53.6 Ω이었고 실제 측정된 값은 53.4 Ω으로 매우 잘 일치하였다. 그리고 6 GHz 까지의 선 손실값을 측정하고 유효 물성치를 적용하여 모델링한 결과와 비교하였는데 그 결과는 다음과 같다.

표 2 스트립 라인 선손실값 비교

Tabal 2 Comparison of attenuation between measured and simulated

f(GHz)	DC	1.583	3.351	6
Ac(meas.)	-0.166	-0.326	-0.5047	-0.7724
Ac(sim.)	-0.164	-0.325	-0.505	-0.775

위의 결과는 전기전도도 4×10^7 S/m, $\tan \delta = 0.003$ (6 GHz)인 경우인데 측정치와 거의 일치하고 있음을 알 수 있다. 여기서의 전기전도도는 DC 저항 추출 실험에서의 값과 정확히 일치하고 있고 유전체 손실값도 알려진 값과 잘 일치하고 있음을 알 수 있다. 스트립 라인을 적용할 때 이상적인 물성치 대치 이러한 실효치들을 추출하여 설계할 경우 그 전기적 거동을 정확히 예측할 수 있음을 알 수 있다.

3.2 마이크로 스트립 구조 해석

마이크로 스트립은 기존의 PCB 2차원 회로에 가장 많이 사용되어 왔고 3차원 세라믹 모듈에서도 소자간의 연결을 위해 사용 빈도수가 가장 높은 소자중의 하나이다. 이 소자 역시 전기 전도도와 유전체 손실에 의한 영향이 고려되어야 한다. 스트립에서와 마찬가지로 유효 전기전도도를 추출하기 위한 실험을 진행하였다. 길이 40 mm, 선포 300 μm, 두께 3 μm의 크기를 갖는 마이크로 스트립 선로를 대상으로 유효 전기전도도를 추출한 결과 약 1.3×10^7 S/m로 스트립에서 보다 반 이하로 작은 값을 나타내었다. 이는 도체 페이스트 자체의 전기전도도는 동일하더라도 표면 거칠기, 도체 패턴 내부의 공극 등의 구조적인 영향을 포함한 경우 그 실효 값이 달라질 수 있음을 의미한다. 앞에서 언급한 대로 설계시 이 값을 적용하여야 정확한 예측을 할 수 있게 된다. 제작된 시편의 dimension 분석을 통해 계산한 특성 임피던스는 54 Ω 이었고 측정 값은 55.1 Ω 으로 그 오차가 2 % 내에서 잘 일치하고 있음을

알 수 있다. 이는 스트립에서와 마찬가지로 물리적으로 측정된 시편의 크기들이 전기적으로도 동일하게 작용하고 있음을 의미한다. 마이크로 스트립 라인의 선 손실값과 모델링 결과를 비교하여 보았는데 그 결과가 제시되어 있다.

표 3 마이크로 스트립 라인 선손실값 비교

Tabal 3 Comparison of attenuation between measured and simulated

f(GHz)	DC	2	4	6
Ac(meas.)	-0.2678	-0.3884	-0.509	-0.6296
Ac(sim.)	-0.2691	-0.3776	-0.4861	-0.5945

위의 결과는 전기전도도 1.3×10^7 S/m, 유전체 손실값 0.003(6 GHz)을 적용한 경우인데 스트립과 비교하면 유전체는 동일한 특성을 나타내나 도체 부분이 상이한 특성을 나타내고 있다. 실제 전송선로 시스템을 적용할 경우 이상적인 Ag의 물성치를 적용하면 실제 측정치와 큰 차이를 나타내게 된다. 정확한 특성 예측을 위해서는 적용하고자 하는 구조에서 유효한 물성치를 추출하는 것이 중요하다.

3.3 Via의 전기적 특성 해석

앞에서 언급한 스트립 라인과 마이크로 스트립 라인 외에도 소자간 상하 연결에 있어서 중요한 요소중의 하나가 via이다. Via는 green sheet내에 punching 공정을 이용해 hole을 형성하고 여기에 도체 paste를 filling하여 형성한다. 본 연구에서 사용한 via는 그 지름이 120 μm 이고 사용한 도체의 metal content는 88% 정도 있다. 일반적으로 via 용으로 사용하는 paste는 상하간 접촉면에 의한 손실 값이 존재하기 때문에 패턴 형성에 사용되는 paste보다 metal content가 높은 것을 사용하게 된다.

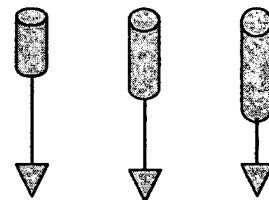


그림 3 Via 특성 추출 실험

Fig. 3 The Experiment for the extraction of characteristics of vias

위의 그림과 같이 via의 한 부분을 short 종단시키고 그 길이를 변화시켜 가면서 전기적 특성을 추출하였다. Via 의 단면이 선로 보다 넓고 길이가 300~400 um정도로 선로에 비해 매우 작기 때문에 저항 값은 0.01 Ω 이하여서 무시할 수 있을 만큼 작았다. 전기적 거동은 이상적인 인덕턴스와 같아서 주파수가 올라갈수록 이와 정비례해서 리액턴스값이 증가하는 결과를 나타내었다.

Via에 의한 인덕턴스 값은 길이 1 um 당 1 pH 정도 되었다.

4. 결 론

도체과 유전체의 물성치를 고려함에 있어서 일반적으로 알려진 값과 실제 유효치는 큰 차이를 나타내었다. 전송 선로의 해석에서도 각 구조별로 재료들의 실효 물성치를 추출하여 적용하였을 때 전기적 특성을 더 정확히 예측할 수 있었다.

[참고문헌]

- [1] Pozar, "Microwave engineering", WILEY, p153-165.
- [2] HARLAN HOWE, JR. "STRIPLINE CIRCUIT DESIGN", ARTECH HOUSE, INC. p33, 1973
- [3] Brian C. Wadell, " Transmission Line Design Handbook" ARTECH HOUSE, p45 1991