

## SOD(Spin On Doping)법을 이용한 저가 고효율 태양전지에 관한 연구

### A Study of low cost and high efficiency Solar Cell using SOD(spin on doping)

박성현, 김경해, 문상일, 김대원, 이준신

(Sung-hyun Park, Kyoung-hae Kim, Sang-il Mon, Dae-won Kim, Jun-sin Yi)

#### Abstract

High temperature Kernal diffusion from  $POCl_3$  source usually used for conventional process through put of a cell manufacturing line and potentially reduce cell efficiency through bulk like time degradation. To fabricate high efficiency solar cells with minimal thermal processing, spin-on-doping(SOD) technique can be employed to emitter diffusion of a silicon solar cell.

A technique is presented to emitter doping of a mono-crystalline solar cell using spin-on doping(SOD). Moreover it is shown that the sheet resistance variation with RTA temperature and time for mono-crystalline and multi-crystalline silicon samples. This novel SOD technique was successfully used to produces 11.3% efficiency 104mm by 104mm size mono-crystalline silicon solar cells.

**Key Words** : SOD(Spin On Doping), emitter diffusion, sheet resistance, Silicon wafer, PSG

#### 1. 서론

태양전지의 효과적인 활용을 위해서는 생산단가를 낮추면서 변환 효율이 높은 태양전지의 제작이 필수적이다. 변환 효율을 높이기 위해서 여러 가지 공정상의 기술들이 발전하고 있지만 본 논문에서는 태양전지의 효율과 태양전지 구조의 근간을 이루고있는 에미터(emitter) 형성을 위한 도핑에 대해서 연구하였다.

에미터(emitter)의 면저항(sheet resistance)은 접합의 깊이와 밀접한 관계를 가지고 있다. 즉, 에미터의 접합의 깊이가 깊어지면 에미터 면저항이 낮

아져서 직렬저항을 줄일 수 있게되고, 접합의 깊이가 낮아지면 에미터 면저항이 커져서 직렬저항이 높아지게 되는데, 이는 태양전지의 효율저하에 현저한 악영향을 미치는 요소이다. 따라서 면저항이 적은 것이 좋지만, 그러나 이렇게 되면 태양전지 표면 근처에 과잉 인(phosphorus) 영역이 생기게 되는데, 이것이 표면 근처에 dead layer를 형성하여 빛에 의해 생성된 캐리어들이 모일 가능성이 거의 없게 된다. 이러한 이유로 이 dead layer를 제거하기 위해 아주 얇은 접합을 유지하면서 인(phosphorus)의 표면 농도를 고용한계(solid solubility limit) 이하로 해주게 되어  $J_{sc}$ 와  $V_{oc}$ 를 증가시켜서 효율을 향상 시켜주는 것이다.

본 논문에서는 도핑을 하는 방법을 기존의 높은 온도에서 실시하던 것을 SOD(Spin on Doping)법을 이용하여 도핑온도(doping temperature)를 줄이는 동시에 산업적인 양산에도 기여할 수 있는

성균관대학교 정보통신공학부  
(수원시 장안구 천천동 300번지)  
Fax: 031-290-7159  
E-mail : jona4you@joy.skku.ac.kr

도핑을 연구하였다. 단결정 실리콘과 다결정 실리콘으로 나누어서 실험하여 면저항을 최적화하였으며, 가장 면저항이 좋은 샘플로 11.3%의 효율을 갖는 104mm×104mm크기의 태양전지를 제작하였다. 또한 동일 조건의 시료에 실리콘 나이트라이드(SiNx) 반사방지막(anti-reflection coating)을 형성하여 14%이상의 효율을 갖는 104mm×104mm크기의 태양전지를 제작하였다.

## 2. 실험

그림1은 본 논문의 실험 절차를 나타내고 있다. 다결정 실리콘 웨이퍼의 경면(Polishing)처리는 웨이퍼의 표면 결함을 줄이는 절차로써, 경면(Polishing)처리에 쓰이는 용액으로 21HNO<sub>3</sub> + 16CH<sub>3</sub>COOH + 7HF를 사용하여 2분 동안 처리하였다.

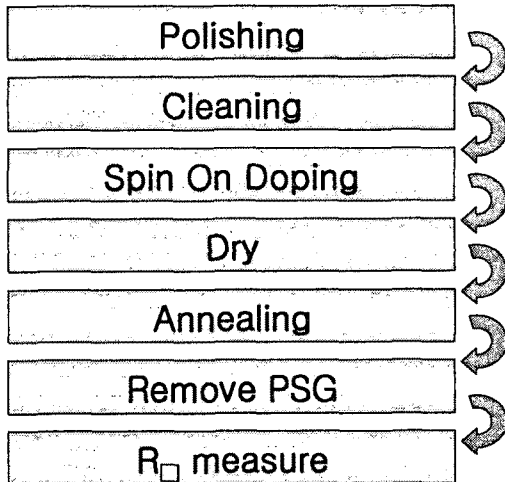


그림 1. 실험 절차  
Fig. 1. experimental step.

후에 일반적인 유기 세척법(Acetone, methanol alcohol, D.I. water에 각각 담구고 ultra sonic으로 3분 동안 세척)으로 세척하였다. 그리고 자연 산화막을 제거하기 위해 BHF(Buffer HF)에 30초 동안 담금 처리를 하였다. 다음 공정으로 SOD(Spin on Doping)공정을 spin 속도는 3000rpm, 시간은 30초 동안 시행을 하였으며, 그 시료를 오븐에서 150도에서 15분 동안 건조시켰다. 그 후에 급속 열처리로(Rapid thermal furnace)에서 확산 온도(diffusion temperature)를 800℃에서 950℃까지 가

변하여 실험하였고, 시간(diffusion time)은 30초에서 20분까지 가변하여 도핑의 최적조건(best condition)을 연구하였다. 후에 열처리 과정에서 생긴 PSG를 제거하기 위해 BHF(Buffer HF)로 20초 동안 처리하였고, 이 시료의 표면 저항을 4분 탐침법(4 point probe)으로 측정하였다.

단결정 웨이퍼에 있어서는 경면(polishing)처리를 하지 않고 texture를 하고 동일한 실험 조건으로 반복 실험을 하였다.

## 3. 결과 및 고찰

그림2에서는 다결정 Si wafer 위에 인(P)을 도핑 한 후 열처리 시간에 따른 면저항(sheet resistance)의 변화를 보여 주고 있다. 열처리 시간(diffusion time)이 길어짐에 따라 면저항이 낮아지는 것을 볼 수 있다. 또한 온도가 높아짐에 따라 면저항이 또한 낮아지는 것을 볼 수 있다. 태양전지의 에미터 면저항으로 28Ω/cm<sup>2</sup>을 얻기 위하여 800℃에서 5분 동안 열처리를 하였을 때 30Ω/cm<sup>2</sup>를 얻을 수 있었다.

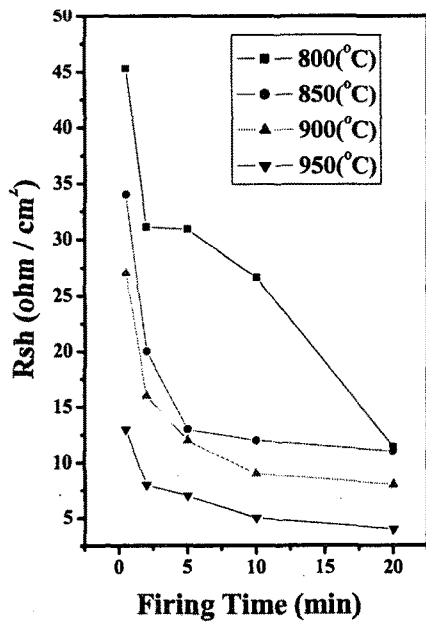


그림 2. 온도와 시간에 따른 면저항(다결정실리콘)  
Fig. 2. Sheet resistance as diffusion temperature and time.(multi-crystalline silicon)

그림 3에서는 단결정 Si wafer 위에 인(P)을 도핑 한 후 열처리 시간에 따른 에미터의 면저항을 나타내고 있다. 앞에서의 다결정 실험을 기초로 하여 온도 구간을 840°C에서 860°C까지 실험을 하였고, 2분 동안 열처리를 하였다. 온도가 높아짐에 따라 면저항이 감소함을 볼 수 있다. 최적의 에미터 면저항( $28\Omega/\text{cm}^2$ )은 855°C에서 2분동안 열처리를 할 때 얻을 수 있었다.

다결정 실리콘 웨이퍼와 단결정 실리콘 웨이퍼에서의 도핑 후 면저항을 비교하였다[2].

850°C에서 2분동안 열처리를 한 후에 단결정에서는  $30\Omega/\text{cm}^2$ 의 면저항을 나타내고 있고 다결정에서는  $20\Omega/\text{cm}^2$ 의 면저항을 보이고 있다. 다결정에서 이와 같이 낮은 면저항은 다결정 실리콘 웨이퍼에서 결정입계(grain boundary)를 따라서 인(Phosphorus)이 더 쉽게 도핑이 되었음을 볼 수 있다. 또한 단결정 실리콘은 texture 처리를 하였고 때문에 4분 탐침법(4 point probe)을 사용하여 면저항을 측정할 때 오차가 있었다.

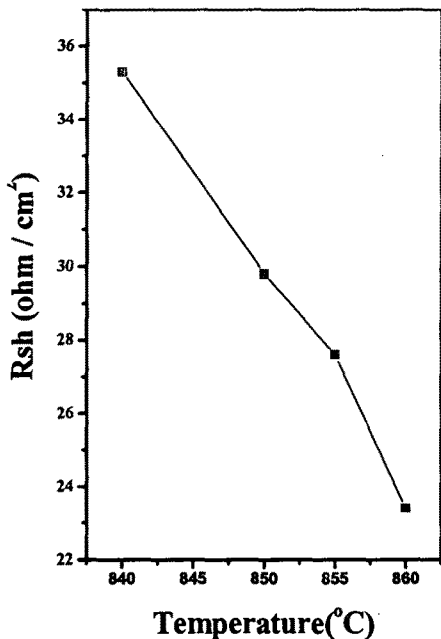


그림 3. 온도에 따른 면저항(단결정)

Fig. 3. Sheet resistance as diffusion temperature.

단결정 실리콘 웨이퍼 위의 에미터층의 도핑 균일도를 측정하였을 때 표1과 같이 4% 이하의 균일도 오차를 얻을 수 있었다.

표 1. 단결정 실리콘 웨이퍼의 에미터 면저항의 균일도.

Table 1. The uniformity of emitter sheet resistance in mono-crystalline Si wafer.

ID	center	right	left	up	down	uniformity
1	29	29	31	30	33	1.67
2	29	31	31	30	32	1.14
3	34	28	38	35	34	3.63
4	36	34	34	39	41	3.11
5	36	34	34	39	41	3.11
6	22	29	22	21	23	3.21
7	29	23	29	32	29	3.29
8	28	28	29	29	24	2.07

#### 4. 결론

본 논문에서는 태양전지의 에미터 제작에 있어서 SOD 방법을 사용하였다. SOD 방법을 통해서 도핑을 할 때에 최적의 도핑농도를 결정하기 위하여 열처리 온도와 시간에 따른 도핑 값을 살펴보았다. 단결정 실리콘 기판에 있어서는 855°C에서 2분 동안 열처리를 할 때  $28\Omega/\text{cm}^2$ 의 에미터 면저항을 얻을 수 있었다. 다결정 기판 위의 에미터 저항은 단결정 기판과 비교하여 더 낮은 에미터 면저항을 얻었다. SOD 방법을 통해 얻어진 도핑의 균일도는 4%이하의 값을 가졌다. 반사방지막 없이 제작된 태양전지의 효율은 11.4% 이고, 반사방지막을 증착하여 제작된 태양전지의 효율은 13.7%의 효율을 보였다.

#### 참고 문헌

- [1] C.S.Lim, "Optimization of doping process on P-type wafer using Spin-on Technique", ICSE'96 Proc.,1996.
- [2] S. Bourdais, "Comparative study of rapid and classical thermal phosphorus diffusion on polycrystalline silicon thin films", Solar Energy Materials & Solar Cells 65, p. 487-439, 2001