

960 MHz 다층구조 VCO 발진특성

Oscillation Characteristics of the Multi-Layered VCO for using 960 MHz Band

이동희, 박귀남, 이현용

(Dong-Hee Rhie, Gwi-Nam Park, Hun-Yong Lee)

Abstract

In this paper, we present the simulation results of multi-layer VCO(voltage controlled oscillator), which is composed of resonator, oscillator, and buffer circuit, using EM simulator and nonlinear RF circuit simulator. EM simulator is used for obtaining the EM(Electromagnetic) characteristics of conductor pattern as well as designing the multi-layer VCO. Obtained EM characteristics were used as real components in nonlinear RF circuit simulation. Finally the overall VCO was simulated by the nonlinear RF circuit simulator. The material for the circuit pattern was Ag and the dielectric was DuPont 951AT, which will be applied for LTCC process. The structure of multi-layer VCO is constructed with 4 conducting layer. Simulated results showed that the output level was about 4.5 [dBm], the phase noise was -104 [dBc/Hz] at 30 [kHz] offset frequency, the harmonics -8 dBc, and the control voltage sensitivity of 30 [MHz/V] with a DC current consumption of 9.5 [mA]. The size of VCO is 6×9×2 mm(0.11 [cc]).

Key Words : Multi-layer, VCO, Nonlinear RF simulator, EM simulator, Strip line, Resonator

1. 서 론¹⁾

이동통신 단말기는 지난 20년간 급격한 용적 및 중량감소를 이루었다. 이는 전자회로의 집적화, 수동부품의 소형화, 및 고성능 2차 전지의 개발에 힘입은 바 크다고 하겠다[1]. 이와 같이, 이동통신기기의 소형·경량화를 위해서는 사용 전자 부품의 소형화가 필수적이며, 이와 같은 소형 전자부품 중 마이크로파 유전체가 이용되는 부품으로는 Duplexer, BPF, VCO, Mixer, 안테나(antenna) 등과 RF용 MLCC, 적층인터더 등을 대표적으로 들 수 있다[2].

특히, 이동통신기기의 핵심부품 중의 하나인

VCO는 소형화가 급속히 진행되고 있으며, 현재 0.035 cc(5.5×4.8×1.8 mm) 정도 용량을 가진 제품이 개발되어 GSM, CDMA, IMT2000 등의 단말기에 사용되고 있다.

VCO의 소형화에 있어 가장 큰 영향을 주는 인자는 공진부의 치수와 실장시 사용되는 소자의 크기이다. 실장되는 소자는 칩 소자에 의한 표면실장법이 주로 사용되므로 이들 실장용 소자에 의해 그 소형화가 제한되나, 공진기의 경우에는 유전손실이 적은 세라믹 재료를 이용하여 스트립라인을 구현하여 품질계수가 큰 공진기를 구성하여 소형화에 대응하고 있다[3,4]. 일반적으로 품질계수를 증가시키기 위해서 유전체 공진기나 YIG와 같은 소자를 사용하는 경우 그 크기가 커지는 단점이 있다[5].

본 연구에서는 다른 공진기에 비해 Q값은 다소

수원대학교 전기공학과
(경기도 화성시 봉담읍 와우리 산 2-2)
Fax: 031-220-2494
E-mail : dhrhie@mail.suwon.ac.kr

낮으나 적층형 부품에 있어서 소형화에 가장 유리한 스트립라인(SL; strip line)공진기를 적용하여, 2.5D 전자기장 시뮬레이터와 비선형 RF 회로 시뮬레이터에 의해 다층구조 VCO를 설계하고, 세라믹 적층공정에 의해 VCO를 제작하여 그 발진특성을 비교, 검토해 보았다.

2. 실험

VCO는 일반적으로 공진부, 발진부, 버퍼부(증폭부)로 구성된다. 그림 1의 회로는 공진부와 발진부로 구성된 회로로서 비선형 RF 회로 시뮬레이터에서 발진특성을 우선 검토하기 위한 것이다. 버퍼부는 부하의 변동이 발진 특성에 미치는 영향을 억제해주는 기능 부분으로 발진을 일으키는 역할보다는 VCO의 특성을 안정화시키기 위한 회로이다.

2.1 발진회로 설계

그림 1의 회로는 기존에 설계한 VCO 기본회로로서[6], 회로의 공진부는 마이크로스트립라인 공진기를 사용하였고 수동소자는 칩소자로 설정하였으며, 능동소자로는 도시바의 바랙터(1SV284)와 NEC의 저잡음 트랜지스터(2SC3356)를 선정하였다.

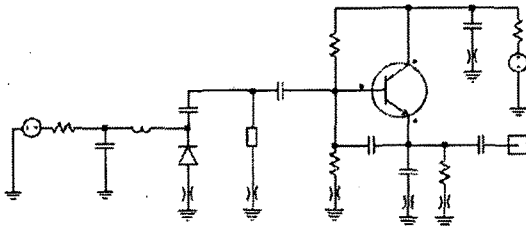


그림 1. VCO의 기본회로.

Fig. 1. Basic circuit of VCO.

그림 2는 그림 1의 회로를 다층구조로 설계하기 위한 VCO의 단면도로서 검은 선이 도전체 부분이고 도전체의 사이에는 유전체가 삽입된다. 유전체로는 DuPont Co.의 LTCC용 재료인 DuPont 951AT를 대상으로 하였다. 접지 도전층을 기준으로 했을 때, 제 1층과 제 3층은 접지층이고 그 사이의 제 2층이 스트립라인이 매립된 층이다. 그리고, 최상층인 제 4층에는 능동소자와 수동소자를 실장하게 된다. 접지층과 접지층, 그리고 매립층과 최상층간의 전기적인 연결은 비아홀(via-hole)을

통하여 접속된다.

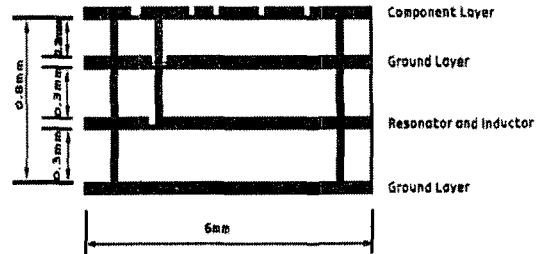


그림 2. 다층구조 VCO의 단면도.

Fig. 2. A cross section of multi-layer VCO.

제 1층과 제 3층의 접지층 사이에 매립되어 있는 제 2층의 도전층 패턴은 전자기장 시뮬레이터를 이용하여 설계하였다. 스트립라인 공진기의 특성 임피던스(characteristic impedance)는 약 19 Ω 이고, 스트립라인의 폭을 증가시키면 특성 임피던스가 감소하게 되고, 입력 임피던스가 작아져 작은 부저항으로도 쉽게 발진이 가능하게 된다. 그러나, 기존 연구에서 버퍼회로가 없는 VCO의 시뮬레이션에서 제작하려는 회로의 기판의 크기가 6×6 mm 였기 때문에 스트립라인 공진기의 폭을 0.8 mm로 정하였던 것처럼 버퍼회로가 연결된 VCO 시뮬레이션에서도 0.8 mm로 정하였다.

2.2 버퍼회로 설계

접지층과 연결되는 패턴을 제외한 소자와 소자를 연결하는 패턴은 전자기장 시뮬레이터를 이용하여 주파수 특성이 있는 S-parameter로 추출하였다. 추출된 S-parameter는 해당 패턴의 주파수특성을 가지게 된다. 추출된 S-parameter는 RF 비선형 시뮬레이터에서 블랙박스 모델로 등가화하여 시뮬레이션하였다. 블랙박스에는 소자와 소자 사이에 연결되어 주파수 응답 특성을 가지며, 비선형 RF 시뮬레이터에서 마치 일반 실물소자와 같은 영향을 준다.

그림 3은 설계과정을 나타낸 순서도이다. 그림 3에서 스트립라인의 주파수 특성 등가화는 전자기장 시뮬레이터를 이용한다. 제작에 있어서 인쇄하게 될 패턴을 레이아웃한 후에 그림 2의 매립층 스트립라인과 최상층 마이크로 스트립라인과 실장소자가 솔더링(soldering)되는 부분을 포트(port)로 지정한다. 포트가 지정된 패턴은 전자기장 시뮬레이션을 하여 주파수 특성을 S 파라미터로 추출하여 비

선형 시뮬레이션에서 블랙박스(black box)로 증가하여 소자와 소자 사이에 연결한다. 연결된 블랙 박스는 수동 소자처럼 주파수 특성에 영향을 주어 전체 VCO 회로의 결과에 영향을 준다.

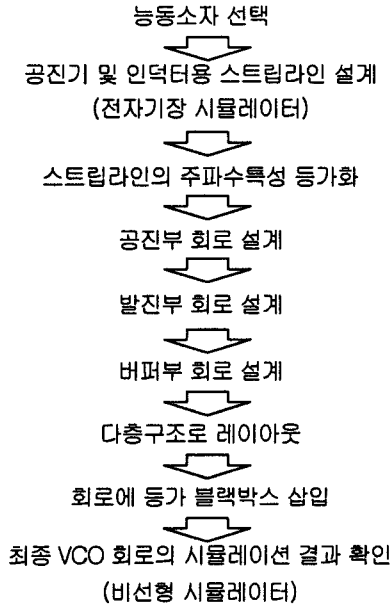


그림 3. VCO 설계·시뮬레이션 과정.
Fig. 3. Design and simulation process of multi-layer VCO

3. 결과 및 고찰

다층구조 VCO의 시뮬레이션의 발진특성은 비선형 RF시뮬레이터에서 확인하였다.

그림 4는 제어전압 0.5~2.5 V에서 발진주파수의 가변 특성을 나타낸다. 제어전압의 가변범위는 0.5~2.5V였으며, 각 제어전압에 대한 발진주파수를 확인하였다. 제어전압 가변범위에서 그 중앙값인 1.5V에서의 중심발진주파수는 960MHz로 주어졌으며, 제어전압이 0.5V인 경우 약 930MHz, 2.5V에서는 약 990MHz이다. 이로부터, 발진회로의 주파수제어감도 (frequency control sensitivity)는 30MHz/V임을 알 수 있다.

그림 5는 발진주파수의 스펙트럼 특성을 나타낸다. 발진주파수 스펙트럼 특성으로부터 기본주파수 출력과 제2고조파 출력과의 출력차를 나타내는 고조파(harmonics)특성을 알 수 있다. 하모닉스 특성

즉 기본주파수 출력과 제2고조파 출력의 차는 작을수록 바람직하다. 일반적으로 RF 시스템에서 요구되는 하모닉스 특성은 -10 dBc 이하이다. 그러나, 설계한 VCO의 시뮬레이션 결과는 그림 5에서 알 수 있는 바와 같이 -8 dBc로 좀 더 개선이 필요하다. 본 연구에서는 제3고조파까지 확인하였다.

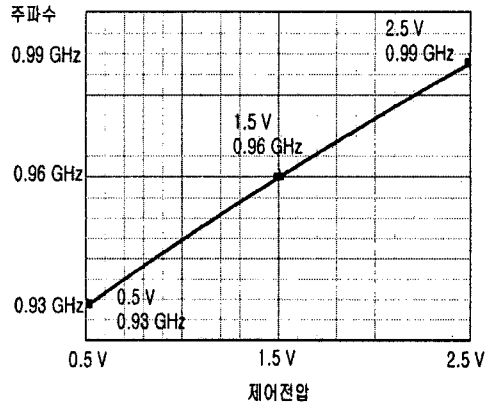


그림 4. 발진주파수 특성.
Fig. 4. Oscillation frequency characteristics.

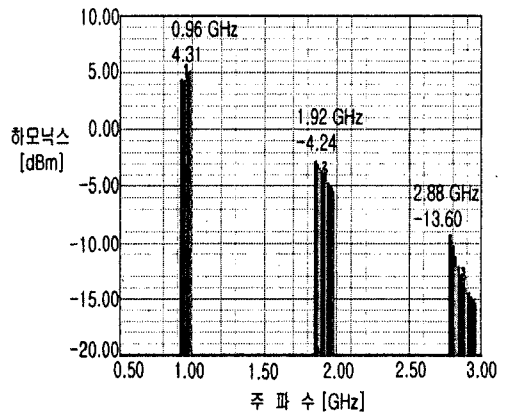


그림 5. 발진주파수 스펙트럼 특성.
Fig. 5. Oscillation frequency spectrum characteristics.

그림 6은 발진출력 특성을 나타내고 있다. 발진 출력은 클수록, 그리고 제어전압에 따라 출력의 변화가 없어야 특성이 우수한 것이다. 그림 6에서는 최고 출력과 최저 출력의 차가 약 1 dBc로 작은 편이며 선형성이 좋고, 발진출력값은 4.5 dBm 정

도로 발진출력 특성 또한 양호함을 알 수 있다.

그림 7에서는 위상잡음 특성을 보여주고 있다. 위상잡음은 기본파에서의 잡음전력과 오프셋(offset)된 주파수에서의 1 Hz 잡음전력의 차를 의미하는 것으로 작은 값을 가질수록 좋다. 오프셋 주파수를 30 kHz로 하여 위상잡음을 표기한 상용 발진기와 특성을 비교하기 위해서 설계한 VCO의 위상잡음의 특성도 같은 조건인 오프셋 주파수 30[kHz]에서 VCO의 위상잡음 특성을 확인하였다. 그림 7에서 30 kHz 오프셋 된 주파수에서 위상잡음은 -104 dBc/Hz이다. 즉, 설계한 VCO의 위상잡음은 상용 발진기의 위상잡음인 -110 dBc/Hz와 비교하여 좋지 않은 특성을 보이지만, 이는 실물 VCO를 제작 후에 VCO 특성 튜닝과정을 거침으로써 향상시킬 수 있을 것이다.

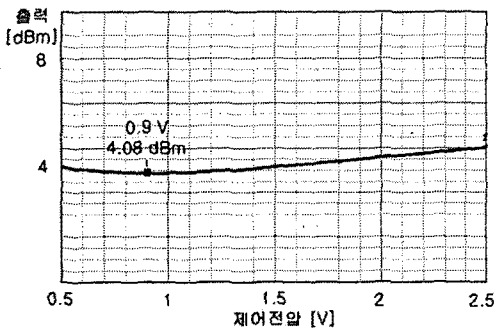


그림 6. 발진출력 특성.

Fig. 6 Oscillation output characteristics.

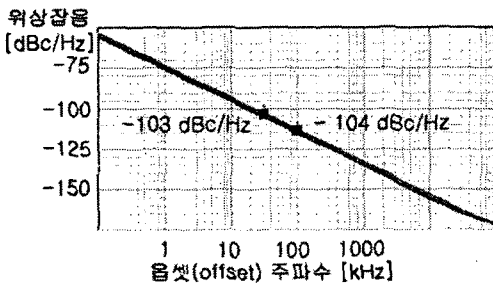


그림 7. 위상잡음 특성.

Fig. 7. Phase noise characteristics.

전자기장 시뮬레이터를 이용하여 스트립라인 공진기를 이용하여 다충구조 VCO를 설계하고 이로부터 VCO 특성을 시뮬레이션하였다. 그리고, 비선형 RF 시뮬레이터에서 추출된 패턴의 주파수 특성값을 블랙박스로 등가화하여 설계한 VCO에 대한 발진특성을 검토한 결과 다음과 같은 결론을 얻었다.

- ① 본 연구에서 설계한 다충구조 VCO의 발진주파수의 가변 전압범위는 0.5~2.5 V였으며, 발진 주파수 가변 범위는 약 30 MHz/V였다.
- ② 설계된 다충구조 VCO는 제어전압(VT) 1.5V에서 발진중심주파수 960 MHz, 발진출력 약 4.5 dBm, 오프셋 주파수 30 kHz에서 위상잡음 -104 dBc/Hz, 소비전류 9.5mA의 특성을 나타내었다.
- ③ 전자기장 시뮬레이터를 통해 소자와 소자를 연결해주는 도체 패턴의 주파수 특성을 비선형 RF 시뮬레이터에 적용함으로써 다충구조 VCO회로 시뮬레이션의 정확성을 높일 수 있었다.

참고 문헌

- [1] 김상필, 조정수, 박정후, 윤문수, “은 담지한 흑연을 부극 활물질로 이용한 리튬 이온 2차 전지의 충방전 특성”, 전기전자재료학회논문지, 11권, 9호, p. 727, 1998.
- [2] 윤중락, 김지균, 이현용, 이석원, “이동통신 적층 칩 부품용 BaTiO₃-3TiO₂ 세라믹스의 glass, BaWO₄ 및 CuO 첨가에 따른 고주파 유전 특성”, 전기전자재료학회논문지, 12권, 4호, p. 319, 1999.
- [3] 김지균, 이현용, 윤중락, “1.9GHz대의 적층 칩 세라믹 대역통과필터 설계 및 시뮬레이션”, 전기전자재료학회논문지, 12권, 3호, p. 207, 1999.
- [4] G. D. Vendelin, “Microwave Circuit Design Using Linear and Nonlinear Techniques”, John Wiley & Sons, Chap 6, 1990.
- [5] T. Nishikawa, “RF Front End Circuit Components Miniaturized Using Dielectric Resonators for Cellular Portable Telephones”, IEICE Trans., Vol. E74, No. 6, 1991.
- [6] 이동희, 정진휘, “UHF대역에서 동작하는 마이크로 스트립 라인을 이용한 VCO 제작”, 한국전기전자재료학회 춘계학술대회 논문집, p. 55, 2001.

4. 결 론