

AC PDP용 고 효율 전하 제어 유지 방전 구동 방식

김준엽, 이양근
 세종대학교 전자공학과 서울특별시 광진구 군자동 98번지

High Efficiency Charge-Controlled Sustain Driving Method for AC PDP

Joon-Yub Kim, Yang-Keun Lee

Department of Electronic Engineering, Sejong University, 98 Kunja-Dong, Kwangjin-Ku, Seoul, 1-

Abstract - 다양한 정보와 동영상을 표시할 수 있는 멀티미디어 시대의 디스플레이 소자로서 Plasma Display Panel(PDP)은 특히 대형화면 분야에 유력한 표시장치로 각광을 받고 있다. 그러나 대화면의 벽걸이형 표시장치인 PDP가 널리 보급되기 위해서는 몇 가지 해결되어야 할 문제점들이 있다. 높은 소비전력과 화질의 향상, 그리고 높은 생산 가격 등의 문제점 중에서도 PDP의 소비 전력을 낮추어야 하는 문제는 PDP의 보급을 위하여 가장 중요한 문제로 지적되고 있다.

새로운 유지 방전 구동 방식인 전하 제어 구동 방식은 기존의 구동 회로에 비해서 낮은 외부 공급전압을 사용함으로써 소자의 저가격화가 가능하며, 방전 시 소비되는 방전전류를 감소시켜 소비전력을 낮추며 결과적으로 소비전력 대비 발광효율을 증대시키는 새로운 고효율 AC PDP 구동 방식이다.

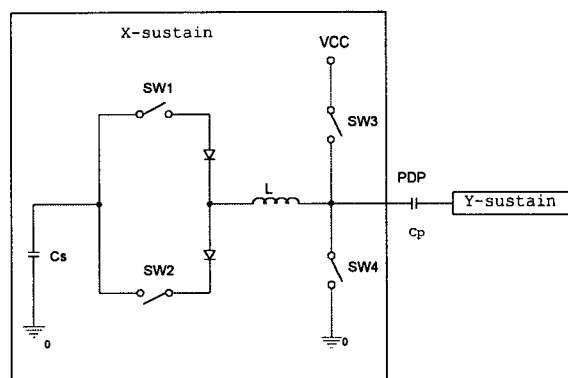


그림 1 Weber의 구동 회로

1. 서 론

차세대 벽걸이형 TV로 각광받고 있는 PDP는 1993년에 후지쯔(Fujitsu)에서 개발한 21인치의 교류형 플라즈마 표시평판(AC-PDP)을 시작으로, 40인치와 50인치 거쳐 현재는 60인치까지 개발되고 있다. 하지만 대화면의 벽걸이형 TV는 해결되어야 할 몇 가지 문제점들이 있다. 먼저 소비전력을 낮추는 것과 화질의 향상, 그리고 가격을 낮추는 것이며, 이러한 문제점의 해결을 위한 연구가 꾸준히 계속 되고 있다.[1-3] 이러한 문제점들 중에서 PDP의 소비 전력 문제는 중요한 문제점으로 지적되고 있다. AC PDP의 전력은 대부분이 유지(sustain) 방전 시 소모된다. 이 때 PDP에 공급되는 전력은 방전시 소모되는 전력 외에 유지(sustain) 전극 양단간에 방전 전압을 유지하기 위하여 공급되었다가 유지 전압이 반전될 때 PDP에서 빠져 나오는 회수 가능한 전력이 있다[4]. 이 회수 가능한 전력을 재 사용하여 PDP의 효율을 높이기 위한 연구가 국내외에서 진행되고 있다.

2. 본 론

2.1 기존의 유지 방전 구동방식 분석

기존의 PDP 유지 방전 구동 회로 방식은 Weber의 회로[4], Sakai의 회로[5], Takahiro의 회로[6]와 SER 대별 할 수 있으며, 이들은 모두 Weber가 적용한 LC 공진 회로를 이용하여 패널의 커패시턴스에 충전된 에너지를 회수하여 재 사용하는 원리를 사용하고 있으나 스위칭 방법과 사용된 소자 개수에 차이가 있다

2.1.1 Weber의 회로

그림1은 Weber의 회로로써 별도의 저장 커패시터를 사용하여 패널에 공급된 에너지를 저장 커패시터에 저장하였다가 LC 공진을 이용하여 패널에 전압을 공급하고, 방전 시 필요한 방전 전류를 공급하기 위해 방전직전 전원을 연결하게 된다.

2.1.2 Sakai의 회로

Sakai 에 설계된 회로는 Weber 의 구동 회로에 비하여 저장 커패시터를 사용하지 않아 적은 개수의 소자를 사용하며, 방전 후 패널에 남아 있는 전하를 외부 커패시터에 저장하는 것이 아니라, 패널 양단의 전압이 반전될 때 패널의 반대쪽 전극에 직접 전달하여 사용한다.

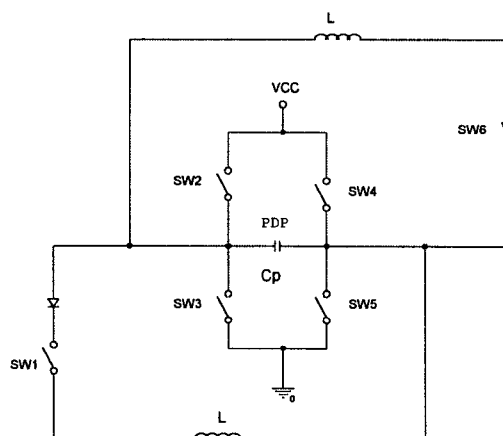


그림 2 Sakai의 구동 회로

2.1.3 Takahiro의 회로

Takahiro 의 구동 회로는 Sakai 의 구동 회로와 비하나 패널에 전압을 공급할 때는 큰 인덕터를 이용하여 전류를 조절하고, 방전 직전에는 2개의 인덕터를 병렬로 연결하여 충분한 방전 전류를 공급한다. 이 방법의 중요한 특징은 방전 전 전류인 변위 전류(displacement current)를 제한함으로써 패널에서 소비되는 전력을 감소 시키게 된다.

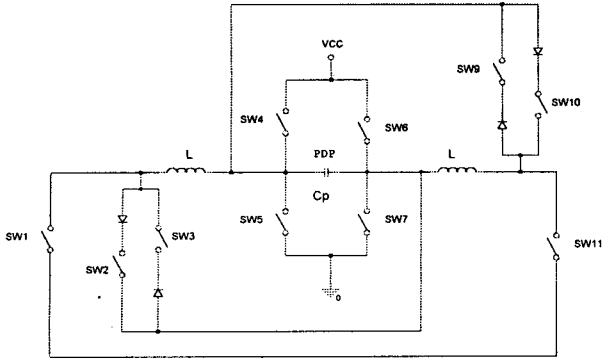


그림 3 Takahiro 의 구동 회로

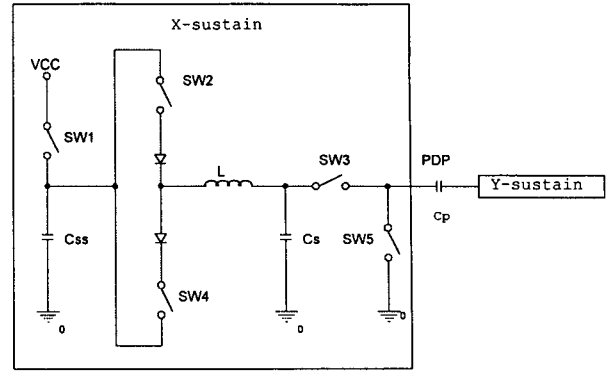


그림 5 전하 제어 구동 방식

2.1.4 SER(Seoul university Energy Recover

SER의 기본적인 원리는 Sakai의 구조를 택하고 있으나 패널을 양분하여 상단의 패널에 공급되었던 에너지를 다음 펄스 때 하단의 패널에 재사용하고 다시 그 다음 펄스 때 다시 상단에 재 사용하는 방법을 사용하므로 패널 커패시턴스를 줄였다. 패널을 양분하여 공진회로의 커패시턴스를 반으로 줄이므로 패널에서 소비되는 전력을 줄이는 효과가 있다.

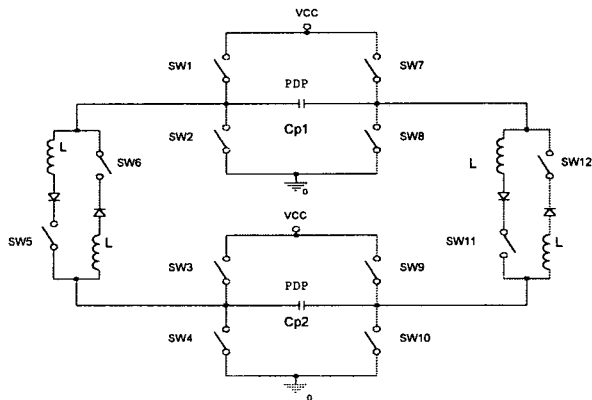


그림 4 SER

이들 구동 회로의 효율은 구성 회로 경로 상의 소자들의 전력 소모에 의해서 결정되며, 또한 실제의 경우 구동 회로를 구성하는 스위치들의 스위칭 시간의 정확성과 소자에서의 누설 에너지가 그 효율성을 결정한다.

2.2 전하 제어 유지 방전 구동방식

그림 5의 새로운 구동 회로인 전하 제어 구동 방식은 Weber의 회로와 구조가 비슷하지만, 전원을 패널에 직접 인가하지 않고, 외부 저장 커패시터(C_{ss})에 연결을 하며, 패널 앞에 중간 저장커패시터(C_s)가 있다. 이러한 구조는 기존의 방법보다 패널을 방전시키기 위한 전원의 공급 전압을 감소시킬 수 있으며, 중간 저장 커패시터로 PDP 방전 시 제한된 전하만을 PDP에 공급하며, LC 공진과는 독립적으로 PDP에 전압을 공급 할 때 risin time을 조절 할 수 가 있다. 동작 원리를 살펴보면 다음과 같다. 스위치1(SW1)를 닫음으로 외부 저장 커패시터에 VCC의 전압을 충전한다. 그리고 나서 스위치 2(SW2)를 닫음으로 인덕터를 통해 중간 저장 커패시터에 충전을 한다. 만약 외부 저장 커패시터가 중간 저장 커패시터보다 매우 크다면 중간 저장 커패시터의 전압은 2VCC 가 될 것이다. 그리고 나서 스위치(SW3) 닫음으로 중간 커패시터를 PDP에 연결하고 PDP에 전하를 공

급하게 된다. 중간 커패시터로부터 PDP로 전하가 공급됨에 따라 PDP의 전압은 상승하게 되어 방전이 발생한다. 그러나 새로운 구동 방식인 전하 제어 방식은 방전이 발생 하였을 경우 중간 저장 커패시터의 제한된 전하만 공급하게 된다. 그래서 이 새로운 구동방식은 방전 전류를 제한하여 효율을 향상시킬 수 가 있게 된다. 방전 후 스위치3(SW3)과 스위치4(SW4)를 닫음으로 LC 진을 이용하여 외부 저장 커패시터로 PDP에 남아 있는 전하를 다시 충전하게 된다. 재충전 후 스위치3(SW3)과 스위치5(SW5) 닫음으로 패널과 중간 커패시터를 초기화 시킨다.

2.2.1 실험결과

전하 제어 구동 방식을 PCB(Printed Circuit Board) 구현을 하였고, 실험용 패널은 오리온 전기에서 제작한 4인치 패널을 사용하였다. 실험용 패널의 커패시턴스는 LCR 측정기로 어드레스 전극을 floating 한 상태에서 유지 전극(sustain)의 X 전극과 Y 전극을 측정하였는데 약 500pF 값을 가지고 있었다. 제어 신호는 sign generator 인 time98을 사용하였고, driver IC는 IR 과 스위치 소자로는 IRF740을 사용하였으며, 다이오드는 Ultra Fast Recovery Diode(FMX-22S)를 사용하였 특히 trr(역회복 시간)이 짧은 다이오드를 사용하여야 한다. 전하 제어 구동 방식은 외부 저장 커패시터와 중간 저장 커패시터에서 패널로 전원을 공급하기 때문에 역회복 시간이 길게 되면 누설 전류가 발생하여 문제가 되며 특히 필요한 전원의 전압을 상승시키는 원인이 된다.

그림6은 소비전력과 휘도를 측정 한 방법을 그림으로 나타낸 것으로 DC Power Supply에서 공급하는 전원 전압과 디지털 멀티미터로 측정 한 전체전류로 구동 회로와 PDP에서 소비되는 전력을 측정했으며, 휘도는 휘도계(BM7)로 측정하였다.

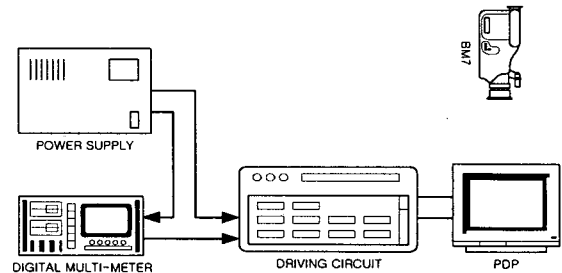


그림 6 소비전력과 휘도 측정 방법

우선 최적의 외부 저장 커패시터를 선정하기 위해 중간커패시터와 인덕터를 고정한 상태에서 실험을 통하여 외부 저장 커패시터는 47uF로 선택을 하였다.

그림 7은 47uF의 외부 저장 커패시터를 가지고 인덕

터와 중간 커패시터의 변화에 따른 방전 시 필요한 전원 전압을 나타낸다. 인덕터가 증가 할 수록 방전 전압은 낮아지게 되며, 중간 저장 커패시턴스가 증가할수록 공급 전압도 낮아지게 된다. 기존의 유지회로로 실험에 사용된 4인치 패널을 전 화면 방전하는데 필요한 공급 전압이 약 210V 정도인데 반하여 전하 제어 구동 방식을 사용하며 방전에 필요한 공급 전압을 1/2 정도 감소시킬 수 가 있게 된다.

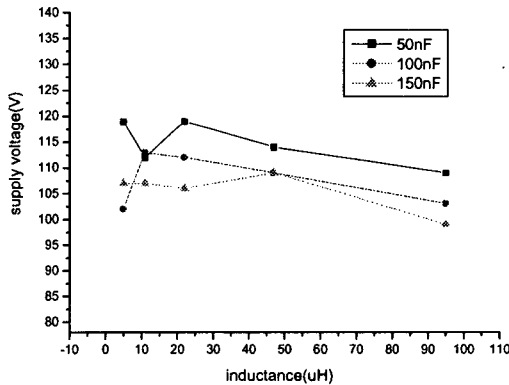


그림 7 인덕턴스와 중간커패시턴스의 변화에 따른 공급 전압

그림 8은 입력 전력에 대한 휘도로 표현되는 발광 효율을 나타낸 그림이다. 중간 커패시턴스가 150nF 일 때 인덕턴스가 11uH에서 발광 효율은 1.28 lm/W로 고 율을 보여 준다.

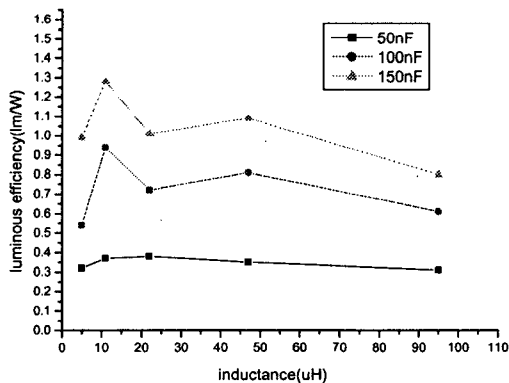


그림 8 인덕턴스와 중간커패시턴스의 변화에 따른 발광 효율

3. 결 론

본 논문에서는 소개한 새로운 구동 회로인 전하 제어 구동 방식은 패널의 용량에 따라 최적의 외부 저장 커패 시터, 중간 저장 커패시터와 인덕터를 선택하게 되면 기존의 구동 회로에 비해 LC 공진을 이용하여 방전을 하 기 때문에 저 전압으로 구동을 할 수 있었다. 그리고 방 전에 필요한 전하를 중간 커패시터에서 공급하기 때문에 방전 전류는 방전에 필요한 제한된 전류만 PDP로 유입

이 되어 소비 전력을 감소 시켜 결과적으로 발광 효율을 향상시킬 수 있었다. 또한 패널의 양단간 전압을 중간 커패시터에서 공급을 하기 때문에 LC 공진과 별도로 rising time을 감소시킬 수도 있었다. PDP는 구동 특 성상 높은 전압을 필요로 하기 때문에 사용되는 소자에 대한 경제적인 부담도 있었으나 새로운 구동 회로인 전 하 제어 구동 방식을 사용하게 되면 낮은 전압으로 안정 하게 구동을 할 수 있게 되어 사용되는 소자의 단가를 낮추는 경제적인 이익도 얻을 수가 있게 된다.

[참 고 문 헌]

- [1] 김근배, 김상국, 권오경, 김지홍, 양홍근, 유재수, 박창배, 황기용, 디스플레이 공학Ⅱ, 청범출판사, 2001
- [2] M. Kasahara, M. Ishikawa, T. Morita, S. Ionhara "New Drive System for PDPs with Improved Im Quality: Plasma Al," SID '99, pp.158-161, 1999.
- [3] K Sakita, K. Takayama, K. Awamoto, Y. Has "Analysis of a Weak Discharge of Ramp-Wave Dri to Control Wall Voltage and Luminance in AC-PDP SID '00, pp.110-113, 2000.
- [4] L. Weber, M. Wood, "Energy Recovery Sustain for the AC Plasma Display", SID 87, pp.92-95, 19
- [5] Sakai T, "TV Display System Using Two Line time Addressing Gas-Discharge Color Panel", T IECE, Vol.62-B, No.10 ,pp893-899, 1992
- [6] Takahiro U, Akihiko I, Masaaki T, "High Ef Sustain Circuit for AC Plasma Display" IDRC97 pp386-389, 1997
- [7] J-H Yang, J-K Kim, C-K Yoon, K-W Whang, "A New Energy Recovery Circuit AC Plasma Displa ASIA DISPLAY 98 pp. 1071-1073, 1998.