

다결정 실리콘 박막 트랜지스터의 self-heating 효과를 감소시키기 위한 ILD 구조 개선

박수정, 문국철, 한민구
서울대학교 공과대학 전기컴퓨터 공학부

ILD (Inter-layer Dielectric) engineering for reduction of self-heating effect in poly-Si TFT

Soo-Jeong Park, Kook Chul Moon, Min-Koo Han
School of Electrical Engineering, Seoul National University, Seoul, Korea

Abstract - 유리기판 위에서 제작된 다결정 실리콘 TFT (Thin Film Transistor) 에서는 열전도율이 낮은 실리콘 산화막 같은 물질이 사용되기 때문에 열에 대해서 낮은 임계점을 갖는다. 이로 인하여, 게이트와 드레인에 높은 전압이 걸리는 조건에서 동작시킬 경우에는 다결정 실리콘 TFT에서의 열화 현상이 두드러지게 나타나게 된다. 그러나, 열전도율이 실리콘 산화막 (SiO_2) 보다 열배 이상 높은 실리콘 질화막 (SiN_x)을 ILD(inter-layer dielectric) 재료로 사용했을 때 같은 스트레스 조건에서 다결정 실리콘의 신뢰성이 개선되는 것을 확인할 수 있었다.

1. 서 론

저온 다결정 실리콘 TFT (Thin Film Transistor) 는 높은 전계 이동도와 전류구동 능력 때문에 능동 구동 액정 디스플레이(AMLCDs)와 능동 구동 유기 발광 소자(AMOLED) 등 다양한 분야에 응용되고 있다[1]. 다결정 실리콘 TFT는 전기적인 특성이 우수하여 AMLCDs와 AMOLED 분야에서 논리 게이트 뿐만 아니라 스위칭 소자로서 사용되어 왔다[2][3]. 하지만, 소자를 안정하게 동작시키기 위해서 소자의 신뢰성 문제는 이동도를 높이는 일만큼이나 중요한 문제로 대두되고 있다. 특히, 유리 기판 위에 제작된 다결정 실리콘 TFT는 게이트 절연막과 베퍼 산화막 등 열전도율이 작은 물질로 대부분 둘러싸여 있기 때문에, 단결정 실리콘 웨이퍼 위에 제작된 소자에 비해 온도에 의한 신뢰성 문제가 더욱 심각하게 여겨지고 있는 실정이다 [6].

유리기판 위에 제작된 다결정 실리콘 TFT는 비정질 실리콘 TFT에 비해 높은 구동전류로 동작하기 때문에 self-heating 효과는 문턱 전압의 변화나 이동도와 같은 소자의 특성에 큰 영향을 미친다[4][5][6]. 일반적으로 실리콘 산화막은 낮은 절연 상수 값을 가지고 있기 때문에 신호지연을 감소시키기 위해서 ILD 재료로 사용되고 있지만 열전도율은 약 1.4 W/mK 정도로 상당히 낮다[7]. 그래서 다결정 실리콘 TFT의 ILD를 실리콘 산화막으로 사용하면 self-heating 효과와 같은 열적신뢰성 문제에 취약한 소자가 되는 것이다.

위와 같은 이유로 self-heating 효과를 감소시키기 위해 열전도율이 높은 물질인 SiN_x 를 ILD 재료로 사용하여 열을 빨리 배출시킬 수 있는 소자를 제작하였다. 실리콘 질화막(SiN_x)의 열전도율은 실리콘 산화막 보다 10배 이상 크기 때문에 TFT 채널에서 발생하는 열을 효과적으로 감소시켜 TFT 온도에 대한 한계를 증가시켜 신뢰성을 높여 줄 것으로 생각된다.

본 논문에서는 유리 기판 위에 ILD 재료로 각각 실리콘 산화막과 SiN_x 를 사용하여 다결정 실리콘 TFT를 제작하였고, self-heating 효과의 관점에서 두 가지를 비교 분석하였다.

2. 실험 방법

유리 기판위에 베퍼 산화막으로 쓰일 실리콘 산화막을 플라즈마화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD) 방법으로 2000\AA 두께로 증착한다. 그 위에 두께 500\AA 의 비정질 실리콘을 화학 기상 증착(LPCVD, low pressure chemical vapor deposition)방법으로 온도 450°C 에서 증착한다. 진공 상태에서 $\text{XeCl} (\lambda=308\text{nm})$ 엑시머 레이저 에너지 밀도를 $360\text{mJ}/\text{cm}^2$ 로 1회 조사 하여 증착한 비정질 실리콘을 다결정 실리콘으로 결정화 시킨다. 결정화 시킨 다결정 실리콘의 평균 크기는 약 5000\AA 정도였다. 게이트 절연막으로 쓰일 실리콘 산화막은 TEOS (Tetra-Ethyl-Ortho-Silicate)를 원료로 사용하여 PECVD방법으로 1000\AA 두께로 성장시킨다. 소스와 드레인 영역을 이온 도핑 시키기 위해서 H_2 가스로 희석시킨 PH_3 가스를 사용하여 이온사위를 통해 도핑시킨다. 또한, 드레인 영역 근처의 전기장을 완화시켜 누설 전류를 감소시키기 위해 LDD (lightly doped drain) 구조를 만들었다. 다시 엑시머 레이저를 조사하여 이온 도핑된 소스, 드레인 그리고 LDD영역을 활성화시킨다. self-heating 효과의 영향을 알아보기 위해서 ILD를 각각 실리콘 산화막과 실리콘 질화막 두개의 샘플로 나눠서 PECVD를 이용하여 증착시킨다. TFT alloy를 위해서 400°C , 질소 분위기에서 30분간 열처리를 수행했지만, 수소화 같은 별도의 처리는 하지 않았다

3. 결과 및 토의

self-heating 효과를 분석하기 위해 TFT의 선형동작 영역에서 다음과 같이 스트레스 조건을 결정하였다.[4][5][6]. 게이트 바이어스는 문턱전압에 20V 를 더한 값으로, 드레인 바이어스는 10V 로 정전압을 각각 인가하였다. 스트레스 시간은 점진적으로 증가시켰다. 그림1은 ILD를 실리콘 산화막을 사용하여 제작한 TFT에 스트레스를 가하기 전후의 전달특성 곡선을 보여 준다. 비록 스트레스 시간이 10초로 짧지만, 다결정 실리콘 TFT 문턱전압의 변화가 두드러지게 나타남을 볼 수 있다.

높은 전력 상태 즉 게이트와 드레인에 모두 높은 바이어스를 인가하는 스트레스 조건에서는 self-heating 효과가 나타나 TFT 채널의 온도가 상승해 문턱전압이 감소한다는 연구 결과가 보고 된 바 있다[4].

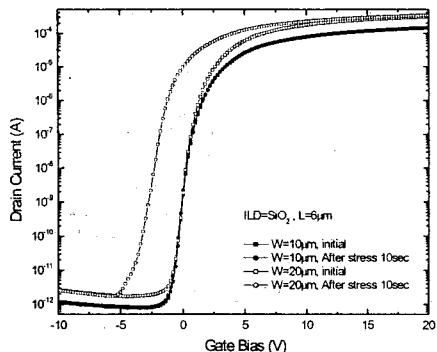


그림 1. 실리콘 산화막을 ILD로 사용했을 때의 스트레스 전후 TFT의 전달 특성 곡선

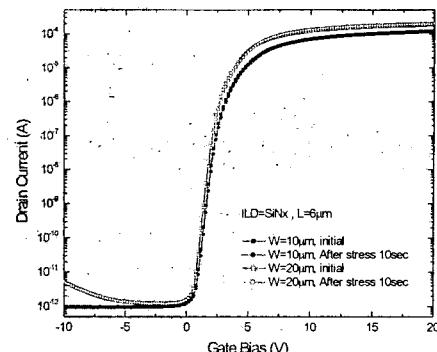


그림 3. 실리콘 질화막을 ILD로 증착했을 때의 스트레스 전.후의 TFT 전달 특성 곡선.

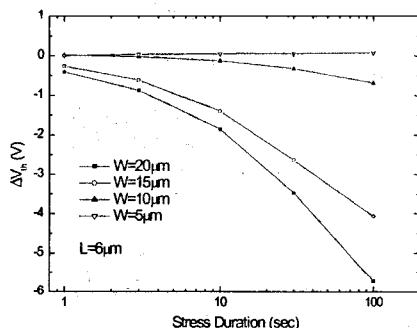


그림 2. 스트레스 가한 후 다양한 채널 폭을 갖는 TFT에서의 문턱전압의 변화량.

그림 2는 소자의 채널폭을 다양하게 변화 시키고 게이트와 드레인에 높은 바이어스를 걸어줬을 때의 문턱전압의 변화량을 나타내는 그래프이다.

TFT 소자의 채널폭이 증가하면서, 문턱전압의 변화량은 상당히 크게 증가한다. self-heating 효과를 나타내는 상태에서 동작시킨 TFT의 채널 폭이 증가하면 소자의 온도가 상승한다고 알려져 있다[4][5]. 이것은 채널폭이 좁은 TFT보다는 넓은 소자가 열화에 더 약하다는 것을 말해준다. 일반적으로 디스플레이 응용분야에서, 다결정 실리콘 TFT는 전송 게이트와 출력 버퍼로 사용되어 채널 폭이 넓은 것이 주로 쓰이기 때문에 이런 self-heating 효과에 의한 소자의 열화는 필연적인 문제라고 할 수 있다. 그러므로, 채널 폭이 넓은 TFT의 경우, 소자의 성능에는 영향을 주지 않는 범위에서 소자의 온도를 낮출 수 있는 구조나 재료의 개선이 반드시 필요하다고 하겠다.

이를 위해, self-heating 효과를 감소시키는 ILD 재료로 열전도율이 큰 재료를 사용해 실험해 보았다.

표 1 [7]에서 보듯이, SiNx 막은 약 16~22W/mK로 큰 열전도율을 가지고 있다. 반면, 일반적인 ILD재료인 실리콘 산화막의 열전도율은 약 1.4W/mK로 열배정도 낮은 값을 가지고 있다. 그러므로 SiNx를 ILD 재료로 사용했을 때 소자에서 self-heating에 의해 발생되는 열을 빠른 시간 내에 분산시킴으로써 열화를 감소시킬 수 있을 것으로 생각된다. 또한, ILD공정은 게이트 전극 형성과 이온주입 어닐링 공정 후에 수행되며

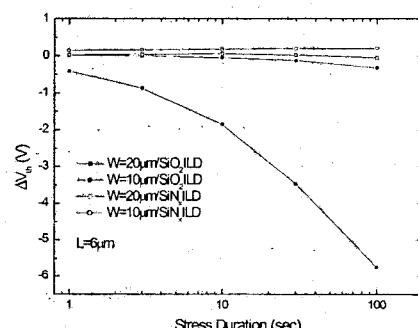


그림 4. ILD로 각각 실리콘 산화막과 실리콘 질화막을 사용했을 때의 문턱전압 변화량의 비교.

때문에 TFT소자의 채널 특성에는 영향을 주지 않는다. 그림 3은 SiNx를 ILD재료로 사용해 제작한 TFT를 이용해 측정한 스트레스 전후의 전달 특성 곡선을 보여준다. 스트레스 조건을 가한 후의 TFT특성이 스트레스를 가하기 전의 특성과 거의 비슷하여 스트레스에 의한 변화가 거의 없다는 것을 알 수 있다. 그림 4는 ILD로 SiNx 와 SiO₂ 을 사용했을 때의 각각의 문턱전압 변화량을 비교한 그래프이다. 실리콘 산화막을 ILD로 사용했을 때의 문턱전압 변화량은 크게 증가한 반면, SiNx의 경우는 그 변화가 거의 없음을 보여준다.

열전도율이 큰 ILD 재료는 채널 영역의 온도를 감소시켜 주기 때문에 SiNx를 ILD로 사용하면 다결정 실리콘 TFT의 온도에 대한 한계를 높여주어 열화를 감소시키고 신뢰성이 높여 주게 된다.

표 1 열전도율(at 300K)

	Si	Glass	Al	SiO ₂	SiNx
열전도율(W/mK)	148	0.8	251	1.4	16~22

4. 결 론

유리 기판 상에 제작된 TFT의 열적으로 단열이 우수한 재료가 주로 사용되기 때문에 단결정 실리콘 기판 상에 제작된 트랜지스터에 취약한 열적 신뢰성을 갖는다. 이를 개선하기 위해 SiNx를 ILD로 사용한 소자를 제작하였다. SiNx ILD를 사용한 TFT는 채널 특성에 영향을 주지 않으면서 self-heating 효과를 성공적으로 감소시

쳤다. ILD 성막 공정은 채널영역의 형성 이후 공정이기 때문에 소자의 전기적 특성에 영향을 주지 않은 범위에서 신뢰성있는 소자의 제작이 가능하였다. 또한 SiNx의 열전도율은 실리콘 산화막 보다 10배이상 크기 때문에 소자의 채널영역의 상승된 온도를 효과적으로 분산시켜 유리 기판 위에 제작된 다결정 실리콘 TFT의 신뢰성을 개선할 수 있었다.

(참 고 문 헌)

- (1) C.H.Kim, I.H.Song, M.K.Han "A New High Performance Poly-Si TFT by Simple Excimer Laser Annealing on Selectively Floating a-Si Layer". IEDM, 2001, 751
- (2) S.H.Jung, W.J.Nam, J.H.Lee, M.K.Han "A New AMOLED Pixel Design by Self-compensating Threshold Voltage Variation of Poly-Si TFT". Digest of Tech. AMLCD02, Tokyo, Japan, 2002, 13
- (3) W.J.Nam, K.C.Park, S.H.Jung, M.K.Han, " A Nevel Shift Register Driving Scheme for Active Matrix Displays". Digest of Tech. AMLCD02, Tokyo, Japan, 2002, 187
- (4) S.Inoue, H.Ohshima, "New Degradation Phenomenon in Wide Channel poly-Si TFTs Fabrication by Low Temperature Process". IEDM, 1996, 781
- (5) S.Inoue, H.Ohshima, T.Shimoda "Analysis of Threshold Voltage Shift Caused by Bias Stress in Low Temperature Poly-Si TFTs". IEDM, 1997, 527
- (6) N.Kato, T.Yamada, S.Yamada, "Degradation Mechanism of Polysilicon TFT's under D.C Stress". IEDM, 1992, 677
- (7) MIT web site, <http://www.ai.mit.edu/people/tk/tks/tcon.html>