구동 TFT에 따른 TFT-LCD Array 특성 시뮬레이션

홍 성 진, 이 종 혁, 임 동 훈, 최 종 선
홍익대학교 전자전기공학부

Simulations of TFT-LCD Array Characteristic with Driving TFT Types

Sung Jin Hong, Jong Hyuk Lee, Dong Hun Lim, Jong Sung Choi

Abstract - 본 연구에서는 TFT-LCD 의 동작특성을 정확하게 계산하기 위해 준 실험적인 TFT 모델을 사용하여 a-Si TFT, poly-Si TFT, Organic TFT에 대하여 파라미터를 추출하였다. 이렇게 추출된 TFT의 파라미터를 TFT-LCD 등가회로에 적용하여 화소의 동작 특성에 관하여 연구하였다. 또한 보다 정확한 시뮬레이션을 위하여 VLSI분야에서 사용되는 준 실험적인 정정용량 모델과 액정의 특성과 인가된 전압에 의존하는 액정용량모델들을 사용하여 화소의 충·방전 특성을 시뮬레이션 하였는데 대면적 고화질의 패널일수록 특성이 우수한 TFT가 적용되어야 하며, 유기 TFT를 TFT-LCD에 적용시키기 위하여 유기 TFT의 성능향상 및 고전압의 구동방식이 필요하게 된다.

1. 서 론

정보화 사회의 발전과 더불어 대면적·고화질의 디스플레이에 대한 요구가 증가하고 있다. 이런 여러 가지 디스플레이 중에서 박막트랜지스터(Thin Film Transistor : TFT)를 스위칭소자로 사용하고 있는 액정표시장치(Liquid Crystal Display : LCD)는 저소비전력, 저전압구동, 평판 등의 장점을 가지고 있어 가장 널리 사용되고 있다. 지속적인 TFT-LCD의 성능향상을 위해 동작특성을 정확히 계산할 수 있는 시뮬레이터의 확보는 필수적이다. 본 연구에서는 TFT-LCD의 동작특성을 정확하게 계산하기 위해 정밀한 semi-empirical TFT 모델과 VLSI에서 사용되는 실험적 정전용량 모델 및 액정 파리미터와 인가 전압에 따른 액정 정전용량 모델을 사용하여 TFT-LCD의 TFT의 특성에 따른 화소의 동작 특성에 관하여 연구하였다. 현재 많이 사용되고 있는 a-Si TFT, poly-Si TFT 그리고 유기 TFT등을 이미 유용성이 보고된 Pixel Design Array Simulation Tool (PDAST)에 적용시켜 화소의 충·방전특성 시뮬레이션 수행하여 보았다.

2. 본 론

2.1 화소 등가회로 모델링

TFT-LCD의 화소는 그림 1과 같이 TFT를 포함한 라인의 저항성분(R_G, R_D), 액정용량(C_{LC}), 축적용량(C_{ST}), 그리고 구조에 따른 기생용량들을 포함한 등가회로로 나타낼 수 있다[1,2,3].

한 화소에 포함된 회로 구성요소들은 게이트 구동라인과 데이터 구동라인을 제외하고는 모두 집중된(lumped) 요소들로 모델링할 수 있다. 게이트 구동라인과 데이터 구동라인은 분산된(distributed) 저항과 용량으로 구성된 회로들이 cascade되어 있는 회로망으로 모델링되어야 한다. 그림 2에 나타난 것과 같은 π-network로 게이트 구동라인과 데이터 구동라인을 모델링할 수 있다.

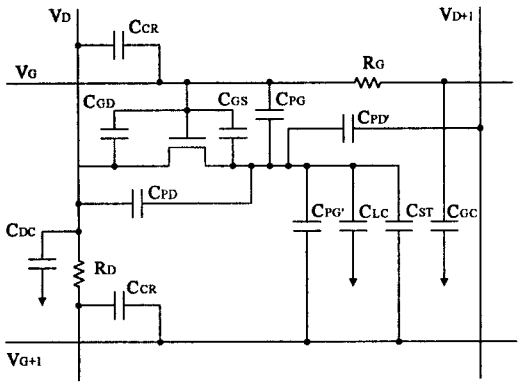

그림 1. TFT-LCD 한 화소의 등가회로.

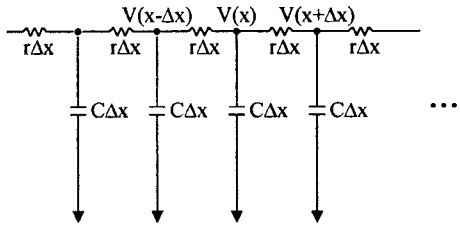

그림 2. 게이트라인 및 데이터라인 어레이의 Cascade 된 π-network의 등가회로.

배선 상의 한 점에서의 전압은 Thomson 케이블방정식을 Laplace 변환과 구동방법에 따른 경계조건을 이용하면 게이트라인의 충전시 전압과 전류식을 구할 수 있다[4].

2.1.1 준 실험적인 TFT 모델 이식

보다 정확한 시뮬레이션을 위하여 여러 가지 실험적인 파라미터들이 포함된 semi-empirical 한 모델을 사용하였으며 충전 드레인 전류 I_D는 일반적으로 다음과 같이 나타낼 수 있다[5,6,7]. 여기서 W는 채널폭, L은 채널길이, I_{min}은 최소누설전류, V_{DL},V_{GL} 은 누설전류파라미터, n_{so}는 sheet carrier density, V_G는 게이트 인가전압, V_D는 드레인 인가 전압을 나타낸다.

Above threshold current

$$I_a = \mu_{FET} C_{OX} \frac{W}{L} (V_G - V_{th}) \cdot V_D$$

Subthreshold current

$$I_{sub} = q\mu_n \frac{W}{L} V_D \left\{ n_{so} \left(\frac{t_m}{d_i} \right) \left(\frac{V_{GFBe}}{V_2} \right) \left(\frac{\varepsilon_i}{\varepsilon_s} \right) \right\}^{\left(\frac{2V_t}{V_*} \right)}$$

Leakage current

$$I_{leak} = I_{\min} \cdot \exp\left[E_l \left(\frac{1}{V_{th}} - \frac{1}{V_{tho}} \right) \right] \cdot \left[\exp\left(\frac{V_D}{V_{DL}} \right) - 1 \right] \cdot \exp\left(\frac{V_G}{V_{GL}} \right)$$

Unified current model

$$I_D = \frac{I_a \cdot I_{sub}}{I_a + I_{sub}} + I_{leak}$$

위의 모델을 사용하여 TFT 종류에 따라 측정치와 비교하여 모델파라미터를 추출하여 TFT-LCD 시뮬레이션에 적용하였다. 이렇게 파라미터를 추출하여 사용하면 어떠한 TFT의 특성도 표현할 수가 있다. 예로서 그림 3, 4, 5에 추출된 파라미터를 이용하여 측정된 TFT 특성과 시뮬레이션된 특성을 비교하였다.

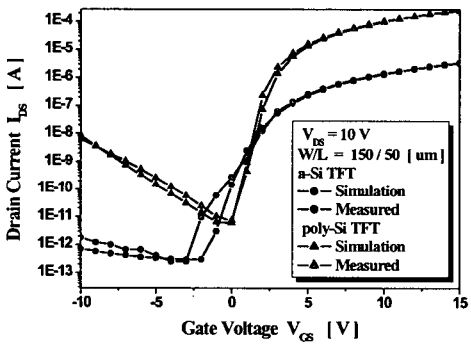

그림 3. a-Si & poly-Si TFT의 전달특성

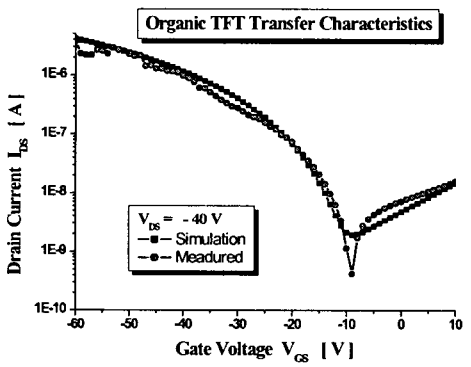

그림 4. Organic TFT의 전달특성

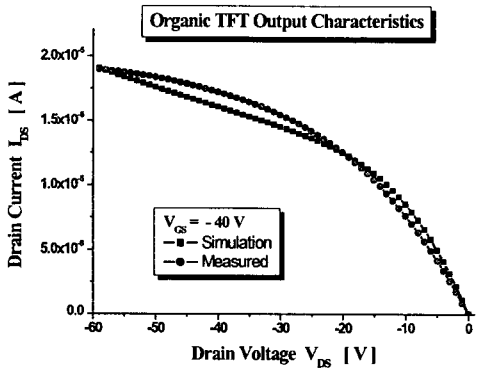

그림 5. Organic TFT의 출력특성

2.2 Liquid Crystal 정전용량 모델

액정의 정전용량은 액정물질의 이방성 때문에 상수가 아니다. 액정사이에 걸리는 전압과 시간에 비례하여 변하기 때문에 액정의 유전상수는 아래의 식과 같이 나타낼 수 있다[8].

$$V < V_C$$

$$\varepsilon_{ps} = \varepsilon_{pl}$$

$$V \geq V_C$$

$$\varepsilon_{ps} = \varepsilon_{pl} + \delta \cdot \gamma \cdot \exp(D_{TIME}) \cdot \sqrt{\frac{V}{V_C} - 1.0}$$

표 3-2. 등가회로 모델에 사용된 정전용량 의미

기호	의 미
ε_{pl}	the dielectric permittivity base value
δ	viscosty of liquid crystals
γ	fitting parameter
D_{TIME}	delay time at each bias step
V_c	threshold voltage

2.3 화소의 충전 특성

그림 1에서 표현한 것과 같이 TFT-LCD 화소는 정전용량 모델로 나타낼 수가 있다. 일반적으로 충전 드레인 전류는 $I_D = \frac{dQ_{px}}{dt}$ 이며, 화소전극에 축적된 총 전하량 $Q_{px} = C_{px} V_{px}$ 이므로 시간에 따른 화소에 인가되는 전압은

$$V_p(t) = \int_{t_0}^{t-t_0} \frac{I_D\,(\,V_G(t)\,,\,V_D(t) - V_p(t-\Delta t)\,)}{C_{px}}\,dt + \int_{t_0}^{t-t_0} \frac{C_{gs}}{C_{px}} (\,V_G(t) - V_G(t-\Delta t)\,)\,dt$$

위 식과 같이 구할 수 있다. 여기서 t_0는 화소에 신호가 인가된 초기 시간이고 C_{px}는 화소의 용량성분, Cgs는 게이트와 소스전극 사이에 생기는 기생적인 용량성분이다. 위의 식들에 포함된 $v_G(t)$와 $v_D(t)$는 어레이의 어떤 지점, 어떤 시간에도 계산할 수가 있으므로 상수로 취급할 수가 있다. 관련 방정식을 수치 해석적으로 풀어

서 $v_P(t)$를 구하기 위해 필요한 $v_P(t)$의 초기 값은 앞선 시간($t-\Delta t$)에서의 화소 전압 값을 사용하는 후방차분(backward difference) 근사법을 사용하였다.

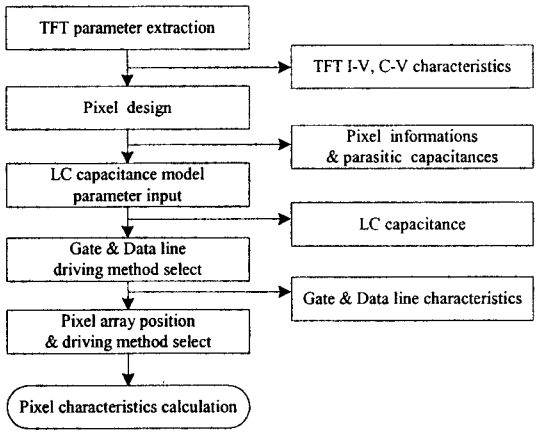

그림 6. PDAST의 화소전압 계산 순서도

화소 전압은 그림 6과 같이 TFT 파라미터 추출을 통해 계산된 TFT특성과 화소 설계에서 계산된 기생용량 및 LC 용량을 사용하여 계산된 게이트 및 데이터 특성을 사용하여 구하여 진다. 그림 7은 2.1절에서 추출한 TFT의 파라미터들을 사용하여 17인치 해상도 XGA (1024×768)의 패널을 Floating driving방법을 사용하여 게이트라인 2000번째 데이터라인 500번째의 화소의 전압특성을 시뮬레이션 한 값이다.

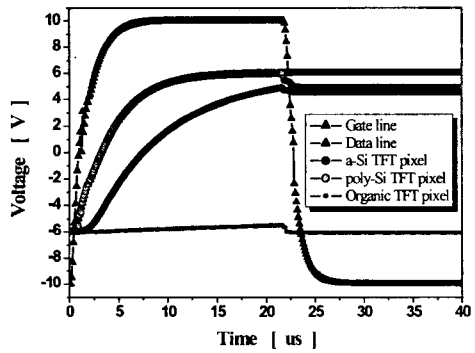

그림 7. TFT의 종류에 따른 화소의 충전특성

그림 7의 결과에서 알 수 있듯이 I-V 특성이 우수한 a-Si TFT의 충전특성보다 poly-Si TFT의 충전 특성이 우수하므로 대면적 고화질 LCD에 적합하며, 유기물 TFT의 경우에는 기존의 구동방식을 사용하기에는 부적합함을 알 수 있다. 유기 TFT를 LCD에 적용시키기 위해서는 지속적인 유기 TFT의 성능향상 및 고전압구동이 필요하게 된다. 그림 8은 기존의 TFT 구동전압 파형을 유지하면서 구동전압의 크기를 증가시킨 파형을 유기 TFT를 적용한 TFT-LCD의 특성을 시뮬레이션을 하여 보았다.

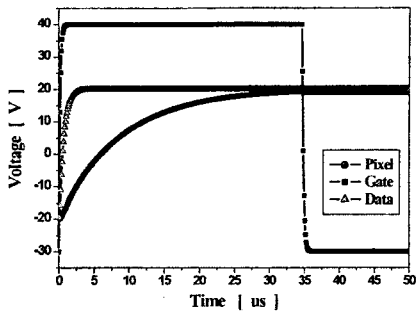

그림 8. 유기 TFT-LCD의 전압특성

3. 결 론

본 연구에서는 TFT-LCD의 화소전압을 구함에 있어 보다 정확한 TFT 모델과 LC 용량모델을 적용한 PDAST를 사용하여 화소전압을 계산하였다. 준 실험적인 TFT 모델의 파라미터를 추출기능과 액정 용량 모델을 이식함으로써 보다 정확한 화소 특성을 구할 수가 있었고, 유기 TFT의 LCD적용 가능성을 알아보았다. 향후 화소설계 및 어레이 시뮬레이션 도구인 PDAST와 광학적인 시뮬레이터가 연동되어 사용된다면 통합적인 시뮬레이터로서 실제 설계 및 공정에서 소자의 개발기간과 개발비용을 크게 절감할 수 있을 것이다.

감사의 글

본 연구는 과학기술부와 정보통신부에서 시행한 선도기술개발(IMT-2000)사업의 지원에 의하여 이루어진 연구로서, 관계부처에 감사 드립니다.

〔참 고 문 헌〕

〔1〕 S. C. Wong, "Interconnection Capacitance Model for VLSI Circuits", Solid State Electornics, Vol. 42, No. 6, pp. 969 - 977, 1998.

〔2〕 S. C. Wong, "An Empirical Three-Demensional Crossover Capacitance Model for Multilevel Interconnect VLSI Circuits", IEEE Transaction on Semiconductor Manufacturing, Vol. 13, No. 2, pp. 219 - 227, 2000

〔3〕 J. H. Chern , "Multilevel Metal Capacitance Models For CAD Design synthesis Systems", IEEE Electron Device Letters, Vol. 13, No. 1, pp. 32 - 34, 1992.

〔4〕 Toshihisa Tsukada, "TFT/LCD Liquid Crystal Display Addressed by Thin Film Transistors", Gordon and Breach Publishers, pp. 26 - 30, 1996.

〔5〕 M. S. Shur, "SPICE Models for Amorphous Silicon and Polysilicon Thin Film Transistor", Journal of Electrochemical Society, Vol. 144, No. 8, pp. 2833 - 2839, 1997.

〔6〕 Kwyro Lee, "Semiconductor Device Modeling for VLSI", Prentice Hall International Inc., pp. 494-527, 1993.

〔7〕 Tor. A. Fjeldly, "Introduction to Device Modeling and Circuit Simulation", John Wiley & Son Inc, pp. 206 - 274, 1998

〔8〕 Hitoshi Aoki, "Dynamic Characterization of a-Si TFT-LCD Pixel", IEEE Transaction on Electron Devices, Vol. 43, NO. 1, pp. 31-39, 1996.