

저전압 고효율 AC PDP 전하 제어 구동 방식

김 준 영, 김 현 석
세종대학교 전자공학과

Low Voltage High Luminance Efficiency Charge-Controlled Driving Method for AC PDP

Jun-Yub Kim, Hyun-Seok Kim
Department of Electronics Engineering, Sejong University

Abstract - 본 논문은 AC PDP의 유지방전 구간에서 전하 제어를 통하여 저전압 구동과 고효율 구현을 위한 새로운 구동 방식을 소개하고, 이 구동 방식에 대한 실험결과 및 특성을 소개한다. 이 방식은 패널에 전원을 직접 인가하는 대신 외부 저장 커패시터에 연결하며 여기에 충전된 전압을 LC 공진을 통하여 중간 저장 커패시터를 충전하고 이 중간커패시터에 충전된 제한된 전하로 패널을 간접적으로 구동하는 방식으로, 기존의 방법보다 패널을 방전시키기 위한 전원의 공급 전압을 절반으로 낮출 수 있으며, 패널에 방전 시 공급되는 전력을 제한함으로써 발광효율을 개선할 수 있다. 전하 제어 구동 방식을 4인치 패널에 적용하여 실험한 결과 107V의 낮은 전압의 전원으로 안정된 방전을 유지할 수 있었으며, 1.28 lm/W의 높은 발광효율을 얻을 수 있었다.

1. 서 론

차세대 대형 디스플레이 소자로 각광받고 있는 PDP는 1993년에 후지쯔(Fujitsu)에서 개발한 21인치의 교류형 플라즈마 표시평판(AC PDP)을 시작으로, 40인치와 50인치를 거쳐 현재는 60인치까지 개발되고 있다. 하지만 PDP는 높은 전력소모와 화질의 향상, 그리고 높은 가격등 해결해야 할 문제점을 안고 있다. 이러한 문제점들 중에서 PDP의 소비 전력은 중요한 문제로 지적되고 있다.[1-3]

AC PDP의 전력은 대부분이 유지(sustain) 방전 시 소모된다. 이 때 PDP에 공급되는 전력은 방전시 소모되는 전력 외에 유지(sustain) 전극 양단간에 방전 전압을 유지하기 위하여 공급되었다가 유지전압이 반전될 때 PDP에서 빠져 나오는 회수 가능한 전력이 생기게 된다. 이 회수 가능한 전력을 다시 사용하여 PDP의 효율을 향상시키기 위한 연구가 국내외에서 활발히 진행되고 있다.

2. 본 론

2.1. PDP에서의 에너지 손실

PDP가 안고 있는 저효율과 저휘도, 그리고 높은 소비 전력 문제들의 원인은 그림 1.과 같이 분석할 수 있다 [4]. 그림 1에 보인 바와 같이 입력 전력의 30% 정도가 현재 구동 회로에서 소모되는데, 이 손실을 줄이는 것은 PDP의 구동 회로의 개선을 통하여 극복되어야 할 문제이다. 본 논문에서 제시하는 전하 제어 구동 방식은 유지 방전 기간 동안 방전시 패널에 공급되는 전하를 제한하여 방전 효율을 개선하고 저전압 전원으로 구동할 수 있게 하기 위한 구동방식이다.

2.2. Weber의 회로

그림 2.은 Weber에 의해 설계된 에너지 회수 회로로 별도의 저장 커패시터(C_s)를 사용하여 패널에 공급된

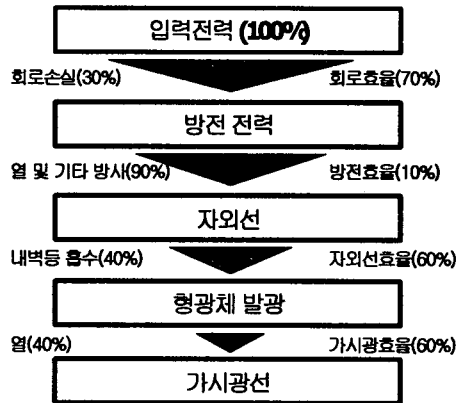


그림 1. PDP 효율 분석

에너지를 저장 커패시터(C_s)에 저장하였다가 LC 공진을 이용하여 패널에 전압을 공급하고, 방전 시 필요한 방전 전류를 공급하기 위해 방전 직전 전원을 연결한다. 이외에 개발된 에너지 회수 회로는 Sakai방식의 회로, Takahiro 방식의 회로, SER 방식의 회로 등으로 대별할 수 있으며, 이들은 모두 Weber가 적용한 LC공진을 이용하여 패널의 커패시터에 충전된 에너지를 회수하여 재 사용하는 원리를 사용하고 있으나 재활용 방법과 사용된 소자 개수에 차이가 있다.[5-8]

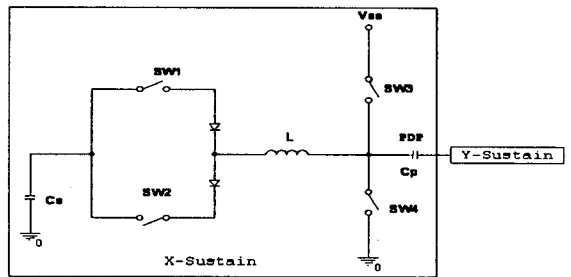


그림 2. Weber의 구동 회로

3. 전하 제어 유지 방전 구동 방식

그림 3.의 새로운 구동 방식인 전하 제어 구동 방식은 LC 공진을 통하여 에너지를 회수하여 재활용하는 점에서는 Weber의 회로와 비슷하지만, 전원을 패널에 직접 인가하지 않고, 외부 저장 커패시터(C_{ss})에 연결을 하며, 패널 앞에 중간 저장 커패시터(C_s)가 있다. 이러한 구조는 기존의 방법보다 패널을 방전시키기 위한 전원의 공급 전압을 절반 정도로 감소시킬 수 있으며, 스위치4(SW4)를

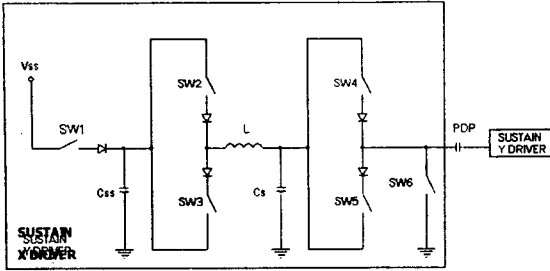


그림 3. 전하 제어 유지 구동 방식

LC 공진 회로와 별도로 제어함으로 서로 패널에 인가되는 전압의 ramping rate를 독립적으로 조절할 수 있으며, PDP 방전 시 제한된 전하의 공급원인 중간 커패시터로부터 패널에 전하를 공급함으로써 패널에 공급되는 전력을 제한하여 발광효율을 개선할 수 있다.

구동 원리 및 동작 순서를 살펴보면 다음과 같다. 스위치1(SW1)을 닫음으로 외부 저장 커패시터(C_{55})에 V_{SS} 의 전압을 충전한다. 스위치2(SW2)를 닫음으로 저장 커패시터(C_{55})로부터 인덕터를 통해 중간 저장 커패시터(C_s)를 충전한다. 만약 외부 저장 커패시터(C_{55})가 중간 저장 커패시터(C_s)보다 매우 크다면 중간 저장 커패시터(C_s)의 전압은 $2V_{SS}$ 가 될 것이다. 다음 스위치4(SW4)을 닫음으로서 중간 저장 커패시터(C_s)를 PDP에 연결하고 PDP에 전하를 공급하게 된다. 중간 저장 커패시터(C_s)로부터 PDP로 전하가 공급됨에 따라 PDP의 전압은 상승하게 되어 방전이 발생한다. 그러나 새로운 구동 방식인 전하 제어 방식은 방전이 발생하였을 경우 중간 저장 커패시터(C_s)의 제한된 전하만 공급하게 됨으로 방전전류를 제한하여 효율을 향상시킬 수가 있게 된다. 방전 후 스위치3(SW3)과 스위치5(SW5)를 닫음으로 LC 공진을 이용하여 외부 저장 커패시터(C_{55})로 PDP에 남아 있는 전하를 다시 회수하게 된다. 잔류 전하의 회수 후 스위치4(SW4)와 스위치6(SW6)를 닫음으로 PDP와 중간 저장 커패시터(C_s)를 초기화시키게 된다.[9]

2.3. 실험 결과

전하 제어 구동방식의 회로는 PCB(Printed Circuit Board)로 구현하였으며, 4인치 패널을 사용하여 실험

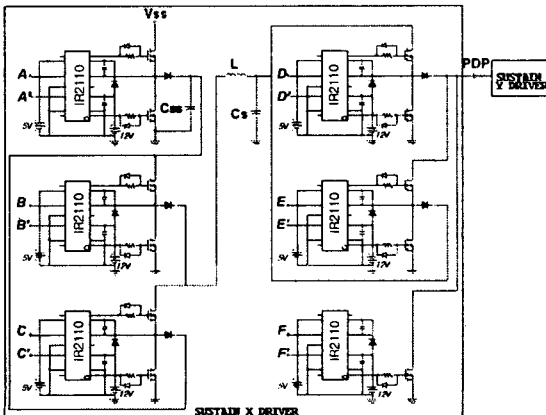


그림 4. 전하 제어 유지 구동 방식의 회로도

하였다. 실험용 패널의 커패시턴스는 LCR 측정기로 어

트레스 전극을 floating한 상태에서 유지 전극(sustain electrode)의 X 전극과 Y 전극을 측정하였으며, 약 500pF의 값을 가지고 있었다. 그림 4.은 전하 제어 구동방식을 실제 소자로 구현한 회로도이다. 제어 신호(A, B, C, D, E, F)는 Signal Generator인 Time98을 사용하여 제어하였으며, driver IC는 IR2110, 스위치 소자로는 IRF740을 사용하였다. 전하 제어 구동방식에서 외부 저장 커패시터(C_{55})와 중간 저장 커패시터(C_s)에서 패널로 전원을 공급하기 때문에 역회복 시간이 길게 되면 누설 전류가 발생하여 문제가 되며 필요한 전원의 전압을 상승시키는 원인이 된다. 따라서, 다이오드는 역회복 시간이 짧은 Ultra Fast Recovery Diode(FMX-22S)를 사용하였다.

그림 5.는 소비전력과 휘도를 측정할 방법을 나타낸 것으로 DC Power Supply에서 공급하는 전원 전압과 디지털 멀티미터로 측정된 평균 입력전류로 구동 회로와 PDP에서 소비되는 전력을 측정했으며, 휘도는 휘도계 BM7으로 측정하였다.

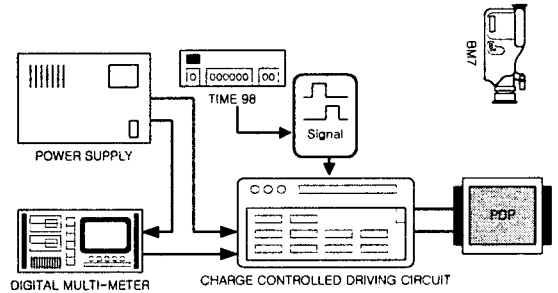


그림 5. 소비 전력과 휘도 측정 방법

우선 최적의 외부 저장 커패시터(C_{55})를 선정하기 위해 중간 저장 커패시터(C_s)를 150nF, 인덕터(L)를 11uH로 고정한 상태에서 값을 변화시켜 가며 안정된 구동을 위한 최소 전압을 측정하였다. 그림 6.는 외부 저장 커패시터(C_{55})에 따른 공급전압을 나타낸 것으로, 외부 저장 커패시터(C_{55})를 47uF이상으로 할 경우 구동 전압을 최소화 할 수 있음을 알 수 있다.

그림 7.은 47uF의 외부 저장 커패시터(C_{55})를 사용

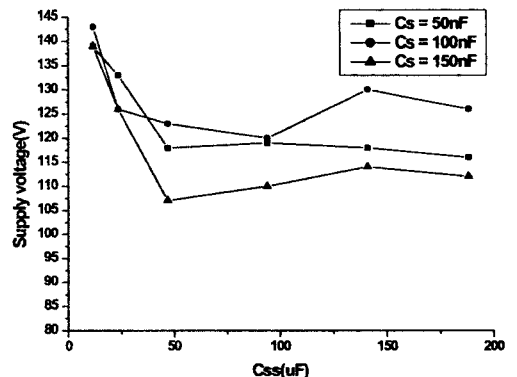


그림 6. 외부 저장 커패시터와 중간 저장 커패시터의 변화에 따른 공급 전압

하고 인덕터(L)와 중간 저장 커패시터(C_s)를 변화시킨

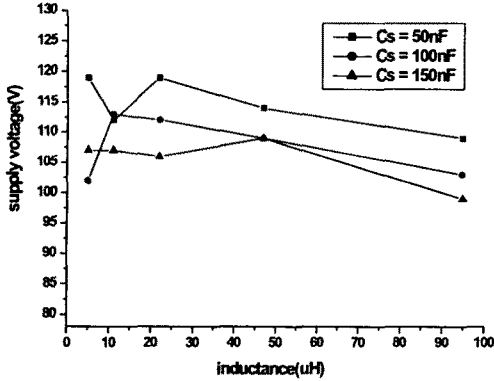


그림 7. 인덕턴스와 중간 저장 커패시터의 변화에 따른 공급 전압

에 따른 방전 시 필요한 전원 전압을 나타낸다. 인덕터(L)가 증가할수록 방전 전압은 낮아지게 되며, 중간 저장 커패시터(C_s)가 증가할수록 공급 전압도 낮아지게 된다. 기존 방식의 유지방전 구동회로로 실험에 사용된 4인치 패널을 방전시키는데 필요한 공급 전압이 210V 정도인데 반하여, 그림 7.에서 전하 제어 구동방식에 $C_{ss}=47\mu\text{F}$, $L=11\mu\text{H}$, $C_s=150\text{nF}$ 을 적용하여 구동할 경우 방전에 필요한 공급 전압을 1/2 정도인 107V로 낮출 수 있음을 볼 수 있다.

PDP의 발광 효율(η)은 휘도와 입력 전력으로 식 (1)과 같이 나타낸다.

$$\eta = \frac{\pi BS}{P_i} = \frac{\pi BS}{V_i(I_{on} - I_{off})} [lm/W] \quad (1)$$

여기서 π 는 원주율, B는 휘도(cd/m^2), S는 표시면적(m^2), P_i 는 입력 전력을 나타낸다. 패널에 공급되는

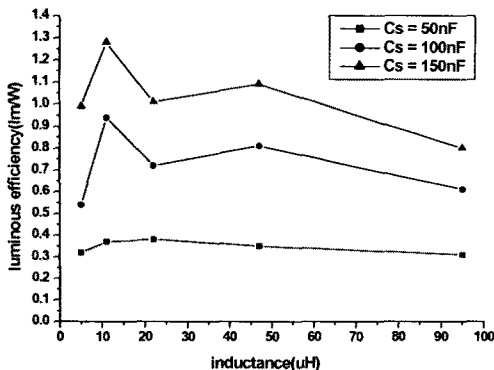


그림 8. 인덕턴스와 중간 저장 커패시터의 변화에 따른 발광 효율

입력전력을 P_i 값으로 사용하면 식 (1)의 효율은 패널

의 발광효율을 나타내며, 구동회로와 패널을 포함한 시스템에 유입되는 전력을 P_i 값으로 사용하면 시스템의 발광 효율을 얻을 수 있다. V_i 는 공급되는 전원 전압이며, I_{on} 는 방전이 유지되고 있는 상태의 입력 전류, I_{off} 는 방전이 개시되기 직전의 전압에서의 입력 전류이다.

그림 8.은 $C_{ss}=47\mu\text{F}$ 를 사용한 경우에 인덕턴스 L 및 중간 커패시터의 커패시턴스 C_s 의 변화에 따른 발광 효율을 측정하여 나타낸 그림이다. 중간 커패시터(C_s)가 150nF, 인덕터(L)가 11uH일 이며, 6.25kHz의 주파 유지 방전을 유지하였을 때 1.28 lm/W의 발광 효율을 얻을 수 있었다.

3. 결 론

새로운 유지 방전 구동 방식인 전하 제어 구동 방식은 패널의 용량에 따라 외부 저장 커패시터(C_{ss}), 중간 저장 커패시터(C_s)와 인덕터(L)를 최적화하여 사용할 경우 4인치 패널을 기존 구동 회로에 비해 낮은 107V의 전압으로 안정되게 구동할 수 있으며, 1.28 lm/W의 높은 효율을 얻을 수 있음을 보였다.

전하 제어 구동 방식은 방전에 필요한 전하를 중간 저장 커패시터(C_s)에서 공급하기 때문에 방전 개시 후 제한된 전류만 패널로 공급하게되어, 소비전력을 감소시키고 발광 효율을 향상 시킨다. 또한 중간 저장 커패시터(C_s)로부터 패널에 전하를 공급하기 때문에 LC 공진과 별도로 유지 방전 전압의 rising time을 제어할 수 있다.

PDP는 구동 특성상 높은 전압을 필요로 하기 때문에 높은 전압을 인가할 수 있는 소자를 사용하여야 하고 이는 저가격화에 중요한 문제점으로 대두되고 있다. 전하 제어 구동방식을 사용할 경우 기존의 구동 방식보다 절반 가량의 낮은 전압으로 안정되게 구동할 수 있게 되어 저가의 소자로 PDP를 구동할 수 있는 효과가 있다.

새로운 구동 방식인 전하 제어 구동 방식은 PDP가 다른 디스플레이들과 경쟁하는 데 있어서 중요한 문제점인 낮은 효율, 높은 소비 전력, 높은 가격의 문제를 해결할 수 있는 방안이 될 수 있을 것이다.

(참 고 문 헌)

- [1] 김근배, 김상국, 권오경, 김지홍, 양홍근, 유재수, 박창배, 황기웅, 디스플레이 공학Ⅱ, 청림출판사, 2001.
- [2] M. Kasahara, M. Ishikawa, T. Morita, S. Ionhara, "New Drive System for PDPs with Improved Image Quality: Plasma AI," SID '99, pp.158-161, 1999.
- [3] K Sakita, K. Takayama, K. Awamoto, Y.Hashimot, "Analysis of a Weak Discharge of Ramp-Wave Driving to Control Wall Voltage and Luminance in AC-PDP" SID '00, pp.110-113, 2000.
- [4] Micro 放電研究會 2nd PDP summer school Text, Japan, 2000.
- [5] L. Weber, M. Wood, "Energy Recovery Sustain Circuit for the AC Plasma Display", SID '87, pp.92-95, 1987.
- [6] Sakai T, "TV Display System Using Two Line at a time Addressing Gas-Discharge Color Panel", Trans. IECE, Vol.62-B, No.10, pp.893-899, 1992.
- [7] Takahiro U, Akihiko I, Masaaki T, "High Efficient Sustain Circuit for AC Plasma Display" IDRC '97, pp.386-389, 1997.
- [8] J-H Yang, J-K kim, C-K Yoon, K-W Whang, "A New Energy Recovery Circuit AC Plasma Display", ASIA DISPLAY '98, pp.1071-1073, 1998.
- [9] J-Y Kim, Y-K Lee, "Charge-Controlled Driving Method for PDP", IMID '01, pp.474-475, 2001.