

# IC카드를 위한 비접촉 프로토콜(Type-B) 처리 모듈의 설계 및 구현

전 용 성, 박 지 만, 주 홍 일, 전 성 익  
한국전자통신연구원  
전화 : 042-860-5855 / 핸드폰 : 011-402-9406

## Design and Implementation of hardware module to process contactless protocol(Type-B) for IC card

Yong-Sung Jeon, Ji-Mann Park, Hong-Il Ju, SungIk Jun  
Electronics and Telecommunications Research Institute  
E-mail : ysjeon@etri.re.kr

### Abstract

In recent, the contactless IC card is widely used in traffic, access control system and so forth. And its use becomes a general tendency more and more because of the development of RF technology and improvement of requirement for user convenience. This paper describes the hardware module to process contactless protocol for implementation contactless IC card. And the hardware module consists of specific digital logic circuits that analyze digital signal from analog circuit and then generate data & status signal for CPU, and that convert the data from CPU into digital signal for analog circuit.

### I. 서론

비접촉 IC 카드는 전원 및 데이터를 비접촉 방식으로 전달하는 시스템으로서 그 편리성으로 인해 현재 교통, 신분 확인, 출입통제 시스템 등의 여러 다양한 응용 서비스에서 널리 사용되고 있다. 비접촉 IC 카드 시스템은 외부와의 비접촉 통신을 위한 아날로그 신호

처리부, 아날로그 회로에서 생성된 디지털 신호를 비접촉 프로토콜에 맞게 처리하기 위한 특화된 디지털 신호 처리부, 그리고 디지털 로직에서 생성된 데이터를 처리하기 위한 CPU 및 메모리를 가지는 "System-On-Chip"이라고 할 수 있다.

본 논문이 제시하는 비접촉 프로토콜 처리용 하드웨어 모듈이 적용되는 시스템은 통신 주파수로 13.56 MHz를 사용하는 근접형 IC카드 중 Type-B에 해당한다. 근접형 IC카드는 국제표준 ISO/IEC 14443에서 물리적 특성 및 통신 프로토콜까지 규정하고 있는데 데이터의 송수신 방식에 따라 Type-A와 Type-B로 구분되어 있다[1]. Type-B는 ASK 10% 신호 변조를 사용하며 카드에서 카드 리더로의 데이터 전송 시 BPSK 방식을 사용한다. 본 논문이 제시하는 하드웨어 모듈의 기능은 아날로그 회로에서 생성된 디지털 신호를 해석하여 데이터 및 상태를 CPU에 전달하고 CPU에서 보내는 데이터를 프로토콜에 맞게 디지털 신호로 변환하여 아날로그 회로에 전달하는 기능을 담당한다.

### II. 비접촉식 IC 카드 시스템

비접촉식 IC 카드 중 근접형 IC 카드는 13.56 MHz

에서 동작하며, 카드와 카드 리더 사이의 최대 통신 거리는 약 10 cm 정도이다. 근접형 IC 카드는 국제 표준 ISO/IEC 14443에서 물리적 특성 및 통신 프로토콜까지 규정하고 있다. 데이터를 송수신하는 방식에 따라 Type A와 Type B로 구분되는데, Type A는 카드 리더에서 카드로의 데이터 전송 시 ASK 100% 신호 변조를 사용하고, Type B는 ASK 10% 신호 변조를 사용한다. 또한 카드에서 카드 리더로의 데이터 전송 시 Type A는 OOK 방식인 반면, Type B는 BPSK 방식이다[2]. <표 1>과 <표 2>는 각각 카드 리더에서 카드로, 카드에서 카드 리더로 통신 할 때 프로토콜 규격이다.

<표 1> 카드 리더에서 카드로의 통신

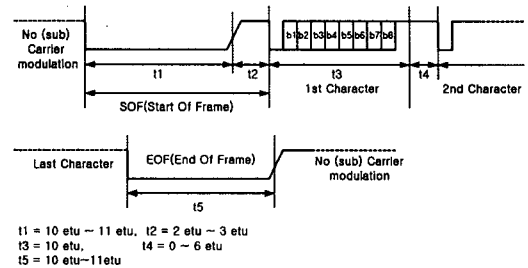
	Type A	Type B
Data Rate	106 kbps	106 kbps
Modulation	ASK 100%	ASK 10%
Bit representation and Coding	Modified Miller	NRZ-L

<표 2> 카드에서 카드 리더로의 통신

	Type A	Type B
Data Rate	106 kbps	106 kbps
Modulation	ASK 100%	ASK 10%
Subcarrier Frequency	847 kHz ( $f_c/16$ )	847 kHz ( $f_c/16$ )
Subcarrier Modulation	OOK	BPSK
Bit representation and Coding	Manchester	NRZ-L

비접촉식 IC 카드와 카드 리더 사이의 통신 방식은 반 이중 블록 전송 프로토콜(Half-duplex Block Transmission Protocol) 방식으로 카드 리더가 신호를 보낼 때 카드는 수신만 하고, 카드가 신호를 보낼 때 카드 리더는 수신만 한다. 블록 전송은 프레임(frame)으로 문자들을 전송하는데, 이러한 프레임은 프레임의 시작과 끝을 알리는 SOF(Start Of Frame)와 EOF(End Of Frame)를 가지며, SOF와 EOF 사이에 전송할 문자들을 구성하는 구조를 가진다. 따라서, 전송할 첫 번째 문자의 시작 비트가 시작하기 전 SOF는 10~11 etu 시간 동안 로직 값 'low'를 유지하고 2~3 etu 정도는 로직 값 'high'를 유지함으로써 프레임의 시작을 나타낸다. 또한 마지막 문자를 전송한 후, 프레임의 끝을 나타내기 위해 10~11 etu 동안 로직 값 'low'를 가진다. 문자들 사이의 시간 간격은 카드 리더에서 카드로는 0~6 etu이고, 카드에서 카드 리더로는 0~2 etu를 가진다. 여기서, 1 etu는 1비트의 지속 시간을

의미하며, (그림 1)은 프레임의 구조 및 타이밍 도를 보여준다[3].

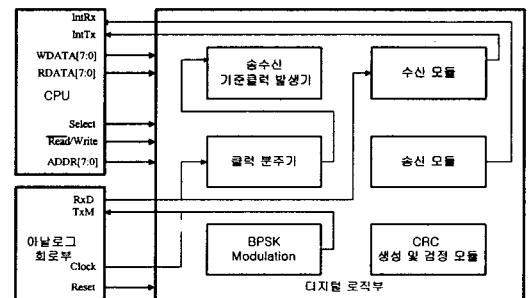


(그림 1) 프레임의 구조 및 타이밍도

### III. 프로토콜 처리 모듈

비접촉 프로토콜 처리용 하드웨어 모듈을 구성하는 디지털 로직은 아날로그 회로부에서 생성된 디지털 신호를 해석하여 CPU가 인식할 수 있는 데이터 및 상태 신호를 만들어 주고, 반대로 CPU에서 카드 리더로 보내고자 하는 데이터를 디지털 신호로 변환하여 아날로그 회로로 전달하는 기능을 수행한다.

본 논문이 제시하는 디지털 로직은 아날로그 회로에서 생성한 13.56MHz의 클럭을 분주하는 클럭 분주기, 송수신 기준 클럭 발생기, 송신 모듈, 수신 모듈, 송수신 신호의 통신 상의 오류를 검증하기 위한 CRC 생성 및 검증기, 그리고 송신 모듈에서 생성된 신호를 BPSK 변조하는 모듈로 구성된다. 디지털 로직의 전체 구조를 블록도로 나타내면 (그림 2)와 같으며 다음으로 각 모듈의 기능 및 세부 구조를 설명한다.



(그림 2) 디지털 로직부의 블록도

#### 3.1 클럭 분주기

이 모듈은 아날로그 회로부에서 생성된 13.56MHz를 분주하여 여러 개의 클럭을 생성한다. 생성되는 클럭

의 종류 3가지로서 2분주된 6.78MHz, 4분주된 3.39MHz, 그리고 8분주된 1.695MHz 이다. 소프트웨어로 이 중 하나를 선택하여 송수신 시의 통신 속도를 결정할 수 있다. 또한 1.695MHz의 클럭은 송신 신호의 BPSK 변조 시의 기준 클럭으로 사용한다. 소프트웨어에서 3가지의 분주 클럭 중 하나를 선택하는 경우의 통신 속도를 <표 3>에 나타내었다.

<표 3> 선택된 분주 클럭에 따른 통신 속도

소프트 선택	분주 클	통신 속
00	1.695MHz	106KHz
01	3.39MHz	212KHz
10	6.78MHz	424KHz

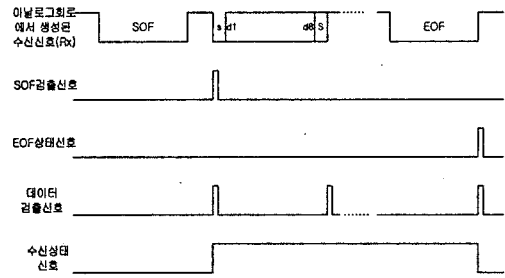
### 3.2 송수신 기준 클럭 발생기

이 모듈은 클럭 분주기에서 생성된 분주 클럭을 이용하여 송수신에 필요한 기준 클럭을 생성하는 기능을 담당한다. 수신 기준 클럭은 분주클럭을 2분주하여 생성하고 송신 기준클럭은 분주 클럭을 계산하여 16번마다 이 신호를 'high'가 되도록 만들어 준다. 예를 들어 분주 클럭이 1.695MHz일 경우 16번에 한번 'high'가 되므로  $1.695\text{MHz}/16 = 106\text{bps}$ 의 통신 속도가 된다.

### 3.3 수신 모듈

이 모듈은 아날로그 회로에서 생성된 디지털 신호를 해석하여 데이터 및 상태신호를 발생하여 CPU에 전달하는 기능을 담당한다. 송수신 기준 클럭 발생기에서 생성된 수신 기준클럭을 이용하여 이 신호가 'high'가 될 때마다 아날로그 회로에서 입력된 디지털 신호를 샘플링하여 8번의 샘플링 중 4번째의 값을 내부 레지스터에 저장한다. 그리고 샘플링된 값들을 해석하여 SOF 신호, EOF 신호, 그리고 데이터를 구별하여 상태 레지스터에 저장해줌으로써 소프트웨어는 이를 이용하여 필요한 데이터를 가져가면 된다. 또한 SOF신호의 끝에서 EOF신호의 끝 시간 동안에 'high'가 되는 신호를 발생시켜 현재 상태가 수신 중임을 알리는 수신 상태신호를 생성하는데 이 신호가 'high'가 되는 구간에서는 송신 모듈을 정지상태로 만들어 줌으로써 본 논문이 제시하는 디지털 로직이 안정된 동작을 유지함은 물론 전력 소모를 줄일 수 있게 한다. 이상으로

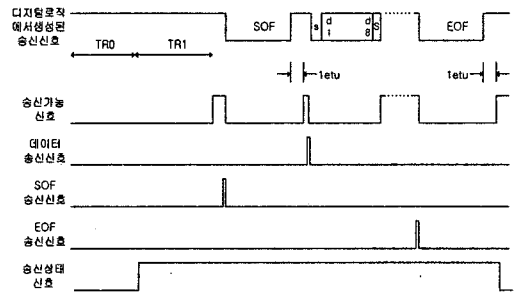
설명한 수신시 발생하는 신호를 (그림 3)에 나타내었다.



(그림 3) 수신 시 발생하는 신호

### 3.4 송신 모듈

이 모듈은 CPU에서 전달하는 데이터를 처리하여 디지털 신호로 변환한 후 아날로그 회로에 전달하는 기능을 담당한다. 수신 모듈에서 수신 상태신호가 'low'가 되면 송신 모듈이 동작하게 되는데, 동작이 시작되면 이 모듈에서 TR0 시간을 계산하여 이 시간이 경과한 후, 송신 중임을 알리는 송신상태신호를 생성한다. 이 신호가 'high'가 되면 수신모듈은 정지상태가 되고 반대로 BPSK변조 모듈은 동작하여 847KHz의 Subcarrier신호를 생성하게 된다. TR0 시간 이후 다시 TR1시간이 경과하면, CPU에서 보내는 데이터를 디지털 신호로 변환하여 BPSK변조 모듈에 전달하게 된다. 1 바이트의 데이터 전송이 완료되면 이를 소프트웨어가 알 수 있도록 송신상태신호를 발생시킨다. 이상으로 설명한 송신 시 발생하는 신호를 (그림 4)에 나타내었다.



(그림 4) 송신 시 발생하는 신호

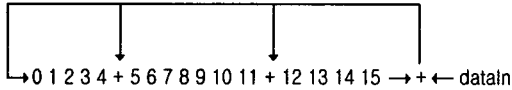
### 3.5 BPSK변조 모듈

송신 모듈에서 출력된 신호를 BPSK 변조하는 모듈로서 클럭 분주기에서 생성된 1.695MHz 클럭을 이용

한다. 본 논문에서 제시하는 BPSK변조방법은 송신모듈에서 생성된 TxD신호가 변화가 없는 구간에서는 1.695MHz 클럭의 rising edge에서 2분주를 수행하여 847KHz의 클럭을 생성하고 TxD신호가 변화하는 시점에는 2분주를 하지 않는다. 2분주를 수행하지 않으므로 TxM신호는 위상변위된 신호가 생성된다. 기존의 방법에서는 기준 클럭을 847KHz를 이용하여 BPSK변조신호를 생성함으로써 위상변위되는 시점에서 glitch가 간헐적으로 발생하게 됨으로써 시스템에 불안한 요인을 제공하고 있다. 그러나 본 논문이 제시하는 BPSK변조기는 위상변조 되는 시점에 glitch가 전혀 발생하지 않게 된다.

### 3.6 CRC 생성 및 검증기

비접촉 IC카드의 프로토콜에서는 통신 데이터의 오류를 점검하기 위해 카드의 송신 데이터에 2바이트의 CRC를 생성하여 데이터의 끝에 붙여 보내고 또한 리더로부터의 수신 데이터의 CRC를 검증하도록 하고 있다. 이 모듈은 이러한 CRC의 생성 및 검증을 위해 구현된 모듈이다. CRC 계산을 위해 사용되는 원시다항식은 ISO3309에 규정된  $X^{16} + X^{12} + X^5 + 1$ 을 사용하며 이를 계산하기 위한 LFSR의 구조는 (그림 5)와 같다.



(그림 5)  $X^{16}+X^{12}+X^5+1$ 계산을 위한 LFSR구조

본 논문이 제시하는 CRC 값의 검증 및 생성 방법은 다음과 같다. 먼저 수신 시의 CRC를 검증하기 위해서는 수신기에서 발생하는 상태신호를 이용한다. 수신모듈에서 SOF검출신호가 발생하는 경우에는 LFSR의 16비트 레지스터 값을 0xFFFF로 리셋시키고 데이터 검출신호 만이 발생하는 경우마다 LFSR을 구동하여 CRC를 계산한다. 데이터 수신이 끝나고 EOF검출신호가 발생하면 소프트웨어에서는 CRC모듈에서 계산된 최종 CRC값이 0xF0B8인지를 확인만하면 된다. 모든 수신 데이터의 CRC계산 값은 항상 0xF0B8이 되어야 한다. 그렇지 않은 경우는 소프트웨어가 데이터 통신 오류임을 리더기에 알린다. 송신 시 CRC값을 생성하기 위해서는 송신기에서 발생하는 상태신호를 이용한다. SOF송신 신호가 발생하는 경우에 LFSR의 16비트 레지스터 값을 0xFFFF로 리셋시키고 데이터 송신신호가 발생하는 경우마다 LFSR을 구동하여 CRC를 계산

한다. 전송할 데이터를 모두 송신한 후에는 소프트웨어가 CRC 모듈의 데이터 레지스터에서 계산된 CRC값을 읽어 송신모듈의 데이터 레지스터에 보내면 된다.

## IV. 결론

본 논문에서는 IC카드를 위한 Type-B 방식의 비접촉 프로토콜을 처리하기 위한 하드웨어 모듈을 구현하였다. 본 논문의 디지털 신호 처리부는 아날로그 신호 처리부에서 생성된 클럭을 이용하여 통신 속도를 설정하고, 아날로그 회로에서 수신된 직렬(serial) 신호를 인식하여 데이터로 변환하며, CPU(또는 논리 제어블록)에서 송신하는 데이터를 직렬(serial) 신호로 변환한 후 BPSK 변조(modulation) 하여 아날로그 신호처리부에 전달하고, 수신 및 송신하는 데이터의 CRC값을 생성하는 기능 등을 담당한다.

기존에는 이러한 기능을 하는 디지털 신호 처리부 없이 CPU가 이러한 기능을 담당하거나 또는 제한적인 기능만을 수행하는 디지털 신호 처리부를 가지고 있었으나 본 논문의 디지털 로직을 이용하여 비접촉 IC카드를 구현하면 보다 높은 신호 처리 성능을 가질 수 있을 뿐만 아니라 송수신시 발생할 수 있는 데이터 통신 오류를 감소시킬 수 있다.

## 참고문헌

- [1] W. Rankl, W. Effing, "Smart Card Handbook", John Wiley & Sons, 2000.
- [2] ISO/IEC JTC1/SC17, "ISO/IEC FCD 14443", International Standards, 2000.
- [3] 주홍일 외, "Type B 통신 방식을 지원하는 IC카드 에플레이터의 설계 및 구현", 2000년도 대한전자공학회 추계종합학술대회 논문집 5, vol. 25, no. 2, pp.141-144, 2000.
- [4] 박지만 외, "접촉/비접촉 겸용 IC 카드를 위한 Type-B RF 회로 설계", 2001년도 한국통신학회 하계종합학술대회 논문집(하), pp.2123~2126, 2001.