

지능형 교통 제어기의 소프트웨어 설계

서재관, 이성익, 오성남, 박귀태, 김갑일
명지대학교 전기공학과
전화 : 031-330-6356/ 핸드폰 : 011-9752-9599

Software design of Intelligent Traffic Controller

Jae-kwan Seo, Sung-ui Lee, Sung-nam Oh, Kyi-tae Park, Kab-il Kim
Dept. of electrical engineering, Myong-ji University
E-mail : soseo75@mju.ac.kr

Abstract

본 논문에서는 제어기의 운영체제와 검증 프로그램에 대하여 논한다. 전체 시스템은 loop detector, loop sensor, controller 그리고 프로그램의 debugging을 위한 PC로 구성된다. 일반적으로, Embedded System에 sequential 프로그램을 사용해왔다. 하지만, 시스템의 하드웨어가 복잡해짐에 따라 운영체제를 사용하게 되었다. 이에 본 논문에서는 운영체제를 포팅하여 사용하였다. 마지막으로, 검증 프로그램은 시스템의 하드웨어 상태 및 소프트웨어의 검증을 위한 소프트웨어를 구성하였다.

I. 서론

최근의 도로교통 상황이 철저한 관리체계를 필요로 하는 것은 이미 주지의 사실이다. 대도시는 물론이고 지역 간 교통에서 발생하는 심각한 교통체증 문제의 해결을 위해서는 도로, 지하철 등 교통시설의 공급을 확대해 나가야 하지만 재원 및 여건의 제약뿐만 아니라 공사 중 발생하는 교통체증의 문제 등 여러 가지 난제가 산재해 있다. 더불어 기하급수적으로 늘어나는 교통수요에 이르면 이미 근본적인 해결에는 한계가 있다고 하겠다. 그러나 기존도로 및 신설도로의 시설의 운영효율을 극대화하기 위한 노력이 최근에 선진국을 중심으로 추진되고 있으며 그동안 비약적으로 발전되어온 전자, 통신기술을 교통에 접목시켜 교통시설의

용량과 서비스 수준을 극대화하기 위한 교통기술개발을 활발히 추진해 오고 있다. 교통 전반에 걸쳐 추진되고 있는 첨단교통기술 개발 중 도로분야에서는 지능형 교통체계(ITS : Intelligent Transport System)라 하여 운전자, 차량, 대중교통 이용자들에게 매 순간의 교통상황에 따르는 적절한 대응책을 제시할 수 있는 첨단 도로교통 기술체계가 제시되어서 교통소통 및 안전문제 등을 해결하고자 하는 것이다.

이에 본 논문에서는 지능형 교통제어기 하드웨어를 이용해 지능형 교통 체계를 확립하고자 한다. 이에 필요한 기능의 소프트웨어 개발이 용이하도록 운영체제를 탑재 하고, 제어기 자체 검진 소프트웨어와 교통상황에 따른 적절한 대응을 할 수 있는 적절한 소프트웨어 개발에 대하여 논하고자 한다.

II. 본론

2.1 시스템 구성

시스템의 구성은 그림 1에서와 같이 교통 제어기, PC, Detector, loop sensor로 구성되었다. 최초 loop sensor로부터 입력이 들어오면 Detector로부터 입력신호를 감지하게 된다. 감지된 신호는 교통 제어기로 전송되고, 교통 제어기에서 데이터의 처리가 이루어진다. PC에서는 교통 제어기에 필요한 소프트웨어 프로그램 작업 및 Debugging 작업을 수행 할 수 있다. 교통 제어기로 입력되는 I/O 신호는 signal로 프로그램의 입력으로 전달되며, 일련의 모든 하드웨어 작업은 OS-9을 통하여 제어된다.

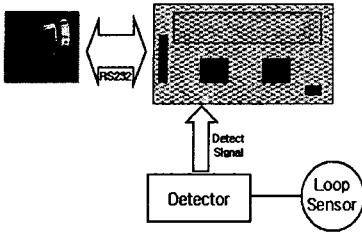


그림 1. 전체 시스템 구성

2.2 제어기의 운영체제

2.2.1 운영체제 사용의 장점

교통 제어기의 Main CPU Module인 MC68360에 OS-9을 포팅하여 제어기 하드웨어의 동작 및 제어기의 소프트웨어 관리를 용이하게 하였다. I/O 및 Display 장치의 제어는 각 모듈의 자체 프로그램에 의해서 동작하지만, 하드웨어 동작의 제어권은 Main CPU Module이 가지고 있기 때문에 모든 어플리케이션 소프트웨어는 OS-9상에서 프로그램 될 수 있다. OS를 사용함으로써 프로그램의 디자인이 간단해질 뿐만 아니라 프로그램 관리의 편리성도 제공하게 된다. 또한 각 프로그램 모듈 사이의 독립성을 유지할 수 있고, 독립적인 프로그램 모듈 사이의 독립성을 유지할 수 있고, 독립적인 프로그램 모듈의 Debugging이 용이한 장점을 가지고 있다. 이에 본 연구에서 OS-9을 사용하게 되었다.

2.2.2 OS-9의 특징

- Hierarchical File Structure
- Multitask and Multiuser
- Real Time system
- Unified I/O system
- Memory Module Structure
- Pipe & I/O Redirect
- Device driver
- ROM internal

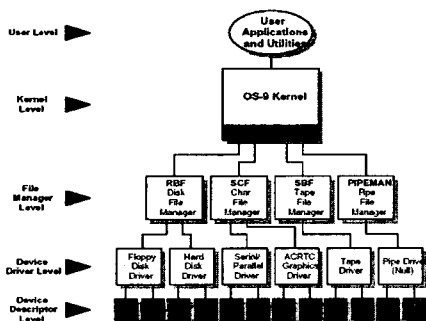


그림 2. I/O 구조

이 외에도 네트워크 통신 기능, 오디오/비디오 라이브러리 등 다양한 기능을 제공하기 때문에 교통제어기를 범용으로 사용할 수 있는 특징을 가지고 있다.

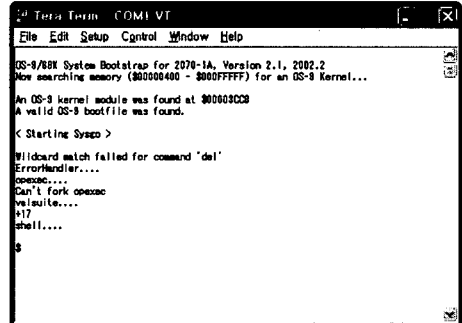


그림 3. OS-9의 실행

2.3 교통 제어기 검진 소프트웨어

제어기 검진 소프트웨어는 시스템의 하드웨어와 소프트웨어를 검사하고 에러에 대한 도움을 제공하기 위한 어플리케이션 소프트웨어이다. 메인 프로그램은 각각의 subprogram을 호출함으로써 시스템을 검사한다. subprogram의 리스트는 Table 1에 나타내었다.

Name	Description	Relevant system resource
Ser_test	SPI,SP2, Communication Loop Back Test	Descriptor: SP1, SP2 Driver: SCC_UART_DRV
Mem_test	Free memory (In DRAM) Test	OS
Dsk_test	Flash, Sram, Dram Test	Descriptor: f0, r0, r2 Driver: ram, rbftl
Tim_test	Timer 1,2,3,4,12,34 Test	Descriptor: Timer1,2,3,4,12,34 Driver: Timer_Drv
Rtc_test	Real time clock and data light saving time Test	Driver: RTC_DRV
Dky_test	Data key read & write Test	Descriptor: datakey Driver: DKEY_DRV
Led_test	Front Panel LED Test	Descriptor: LED_Driver Driver: Led
Fio_test	Field I/O Module Test	Descriptor:SP55 Driver:HDLCDrv
Fpa_test	Front Panel Assembly Test	Descriptor: SP6 Driver:SMC_UART_DRV

Table 1. subprogram list

각 검사는 subprogram을 호출함으로써 동작한다. 메인 프로그램은 표준 입출력, debug 포트(시리얼 포트 4) 또는 LCD(시리얼 포트 6)으로 사용되는 통신 포트 옵션을 가지고 있다.

2.3.1 프로그램 모듈

전체 프로그램 모듈 구조는 그림 4와 같다.

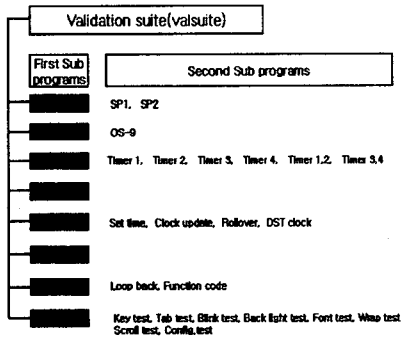


그림 4. 전체 프로그램 모듈 구조

2.3.1.1 메인 프로그램

각각의 검진 소프트웨어를 결합하여 호출할수 있는 프로그램이고 다음과 같은 옵션을 가지고 있다.

option : default(터미널로 프로그램 실행)

-4 (LCD를 4라인으로 실행 /sp6)

-8 (LCD를 8라인으로 실행 /sp6)

메인 프로그램(valsuite)을 실행한 후에 subprogram list를 볼 수 있다. 사용자는 제어기 전면의 keypad 또는 터미널 상의 keyboard 입력함으로써 subprogram을 호출해 제어기 검진 소프트웨어를 실행시킬 수 있다. OS-9상에서 메인 프로그램 및 시리얼 Test 프로그램을 실행시킨 결과를 그림 5에 나타내었다.

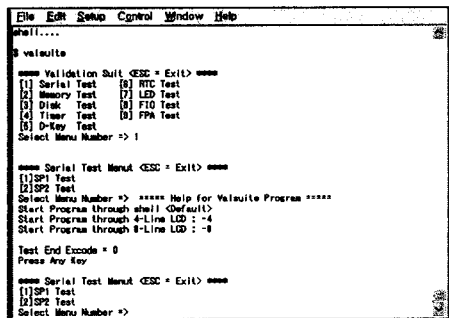


그림 5. Main program과 serial test 프로그램의 실행

2.3.1.2 Subprogram의 기능

• Serial port test(ser_test)

Ser_test 프로그램은 시리얼 포트 1, 2를 검사하는 프로그램으로써 loop back 되어 돌아오는 신호를 검사함으로써 시리얼 포트의 읽기, 쓰기 검사를 수행 할 수 있다.

• Memory test(Mem_test)

커널에 의해 free 메모리를 검사한다. long

word, word, byte 단위로 메모리 블록을 읽고 씀으로써 영역을 검사한다.

• Disk space test(Dsk_test)

Dsk_test 프로그램은 시스템의 모든 디스크를 검사한다. 이 프로그램은 디스크의 검진된 디스크 공간을 계산하고, 최대 20개의 파일을 만든다. 검사가 끝나기 전에 검사 파일을 모두를 지운다.

• Timer Test(Tim_test)

Tim_test 프로그램은 MC68360의 Timer들을 검사한다. 타이머는 4개의 싱글 타이머(Timer 1,2,3,4)와 두개가 연결된 타이머(Timer12, Timer34)로 구성된다. 검사는 Timer 인터럽트와 타이머 읽기/쓰기 검사로 구성된다.

• Data key(Dky_test)

Data key 로부터 데이터를 읽는 프로그램이다. Data key는 128 bytes EEPROM 메모리 이다. 만일 key가 설치되지 않으면, error code를 리턴한다.

• Real Time Clock(Rtc_test)

시스템 클럭과 리얼타임 클럭에 대한 기능의 유효성을 검사한다.

- Set Time

시간 조정에 대한 유효성을 검사한다.

- Clock update

리얼타임 클럭(DP8573)에 시스템 클럭을 update 한다.

- Rollover

유효한 날짜로 시스템 클럭을 변경하는 검사이다.

- DST Clock Test

DST Clock 검사는 DST Clock의 동작을 검사한다.

• LED test(Led_test)

Display Module의 LED 동작의 유효성을 검사한다.

• Field I/O test(Fio_test)

Field I/O Module 하드웨어 동작의 유효성을 검사한다.

- Loop back Test

Field I/O Module의 입출력 함수의 유효성을 검사한다.

- Function code test
각 기능코드의 유효한 기능을 검사한다.
- Front panel assembly test(Fpa_test)
Display Module 동작의 유효성을 검사한다.
keypad 입력과 LCD display 동작의 유효성을 검사한다. Table 2는 유효성 검사 함수를 나타낸다.

Functions	Description
Key test	Test of the valid functionality of the Front Panel Keypad.
Tabs test	Test of the valid functionality of setting and clearing of Tab stops.
Blink test	Test of the valid functionality of Blinking characteristics of a character.
Back light test	Test of the valid functionality of the operation of back light.
Font test	Test of the valid display of the user font.
Wrap test	Test of the valid wrap functionality.
Scroll test	Test of the valid scroll functionality of LCD display.
Config. test	Set or clear LCD configuration values

Table 2. Fpa_test functions

V. 결론

지능형 교통 제어기의 사용은 매 순간의 교통상황에 따른 적절한 대응책을 제시해야 하는 역할을 함으로써 교통소통 및 안전문제 등을 해결하고자 하는 것이다. 이에 본 논문에서는 제작된 교통 제어기를 이용하여 각 Module 프로그램뿐만 아니라 Module별 소프트웨어의 개발을 용이하게 하고 Multiprocessing이 가능한 Operating System을 포팅 하였다. 이러한 OS의 탑재는 비용과 시간이 걸리긴 하지만 어플리케이션 소프트웨어의 개발과 관리가 용이하다는 장점이 있고, Debugging이 용이하기 때문에 차후 프로그램의 개발과 수정을 위해서 중요하다. 또 OS의 동작과 하드웨어의 동작검증을 위하여 검증 소프트웨어를 프로그램 하여 테스트 하였다. 향후 과제로 교통 제어기의 지능화를 위한 교통데이터의 빠르고 정확한 데이터의 획득을 위한 알고리즘 개발이 다음의 과제라 하겠다.

참고문헌(또는 Reference)

- [1] AASHTO, ITE, NEMA, ATC(Advanced Transportation Controller) Standard Specification for the Type 2070 Controller, Recommended Standard of the Joint Committee on the ATC, Draft Version 99.01.03. April 8, 1999
- [2] Specification for Traffic Signal Controller -

- Model 2070 and 2070L Equipment, IFB No.IB9900056, Metro Spec-L-G-S-1191-98-O, March 25, 1997
- [3] Model 2070-E Controller Unit, Operation and maintenance Manual, McCain Traffic Supply, Jan. 1997
- [4] Hardware Description for Memory Module, McCain Traffic Supply, Jul. 1996
- [5] IDC Detector Systems, McCain Traffic Supply, Oct. 1995