

## 지능형 도로교통 제어기의 하드웨어 설계

서재관, 이성익, 오성남, 박귀태, 김갑일  
명지대학교 전기공학과  
전화 : 031-330-6356 / 핸드폰 : 011-9752-9599

### Hardware design of Intelligent Traffic Controller

Jae-kwan Seo, Sung-ui Lee, Sung-nam Oh, Kyi-tae Park, Kab-il Kim  
Dept. of electrical engineering, Myong-ji University  
E-mail : soseo75@mju.ac.kr

#### Abstract

본 논문에서는 지능형 도로교통 제어기에 대하여 논한다. 제어기는 Main CPU module, Field I/O module, Display module, communication module, Mother board module로 구성되었다. 각 모듈은 하드웨어의 특성에 따라 분리되어 설계되었고, mother board를 통하여 module 간 데이터를 교환한다. Main CPU module은 입력된 교통 데이터의 처리, Field I/O module은 외부의 데이터 입출력, Display module은 제어기와 사용자와의 인터페이스, communication module은 제어기의 debugging을 담당한다. 본 논문에서는 하드웨어를 Module화함으로써 필요한 하드웨어의 장/탈착이 용이하고, 제어기를 범용으로 사용할 수 있는 장점이 있다.

#### I. 서론

최근의 도로교통 상황이 철저한 관리체계를 필요로 하는 것은 이미 주지의 사실이다. 대도시는 물론이고 지역 간 교통에서 발생하는 심각한 교통체증 문제의 해결을 위해서는 도로, 지하철 등 교통시설의 공급을 확대해 나가야 하지만 재원 및 여건의 제약뿐만 아니라 공사 중 발생하는 교통체증의 문제 등 여러 가지 난제가 산재해 있다. 더불어 기하급수적으로 늘어나는 교통수요에 이르면 이미 근본적인 해결에는 한계가 있다고 하겠다. 그러나 기존도로 및 신설도로의 시설의 운영효율을 극대화하기 위한 노력이 최근에 선진국을

중심으로 추진되고 있으며 그동안 비약적으로 발전되어온 전자, 통신기술을 교통에 접목시켜 교통시설의 용량과 서비스 수준을 극대화하기 위한 교통기술개발을 활발히 추진해 오고 있다. 교통 전반에 걸쳐 추진되고 있는 첨단교통기술 개발 중 도로분야에서는 지능형 교통체계(ITS : Intelligent Transport System)라 하여 운전자, 차량, 대중교통 이용자들에게 매 순간의 교통상황에 따르는 적절한 대응책을 제시할 수 있는 첨단인 도로교통 기술체계가 제시되어서 교통소통 및 안전문제 등을 해결하고자 하는 것이다.

이러한 목표를 실현하기 위해서 본 연구는 일차적으로 하드웨어 및 소프트웨어를 우리의 실정에 맞게 설계 개발하는 작업을 수행하며 이차적으로 최신의 마이크로프로세서 및 기타 컴퓨터 부품을 사용하여 지능형 관리 프로그램을 빠른 시간에 실행하는 성능향상을 꾀하고자 한다.

#### II. 본론

##### 2.1 제어기 Module의 구조

###### 2.1.1 Module 구조

각 모듈은 Mother Board를 통하여 데이터를 주고받을 수 있다. 데이터를 보낼 모듈은 먼저 Mother Board의 제어권을 얻어야 하며, 모듈별로 필요한 소프트웨어는 자체 보드에 내장 되어 있다.

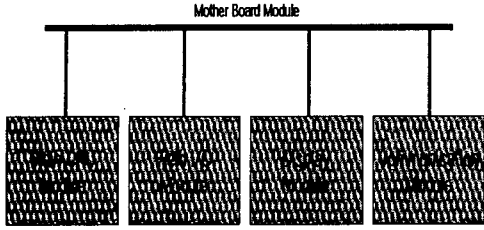


그림 1. 제어기의 모듈 구조

2.1.2 Module별 하드웨어의 기능 및 설계

2.1.2.1 Mother Board Module

Mother Board는 제어기의 모듈들이 서로 데이터나 신호를 교환 할 수 있게 하는 역할을 담당한다. 특히, Module간의 데이터 교환은 Serial Protocol의 일종인 RS422/485를 사용한다.

2.1.2.2 Main CPU Module

Main CPU Module은 각종 데이터를 수집 및 가공 처리하여 모뎀을 통하여 서버에 데이터들을 제공하는 역할을 수행한다. 사용된 CPU는 MC68360(32bit)이 사용되었고, Serial 통신기능, Real Time Clock 기능, Watch Dog 기능 등이 내장되어 있다. MC68020과 동일한 32비트 범용 CPU지만 특별히 통신을 위한 RISC CPU를 별도로 가지고 있음으로써 다양하고 복잡한 통신 프로토콜을 메인 CPU에 부담을 주지 않고 처리할 수 있다.

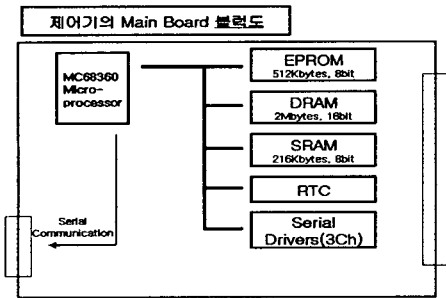


그림 2. Main Board block diagram

2.1.2.3 Field I/O Module

Digital I/O Module로서, 64 channel의 Digital Input과 32 channel의 Digital Output의 Interface사양을 갖는다. 자체적으로 CPU를 가지고 있다. 사용된 CPU는 MC68302 (16bit)가 사용되었고, Serial 통신기능이 포함되어 있다. 그림 3은 I/O 모듈의 블럭도이다.

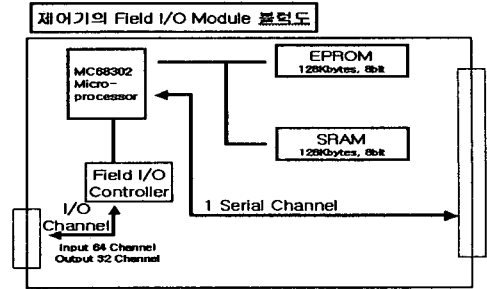


그림 3. Field I/O Module block diagram

2.1.2.4 Display Module

Display Module로서, 사용자의 Key-pad 조작을 통한 입력을 감지하고, LCD를 통하여 사용자에게 필요한 정보를 가시적으로 표현하는 역할을 수행한다. 자체적으로 CPU를 가지고 있어, Key 조작이나 LCD 표시에 대한 자체적인 사양을 프로그램 할수 있다. 사용된 CPU는 89C52 (8bit)이고, Serial 통신기능 등을 포함하고 있다.

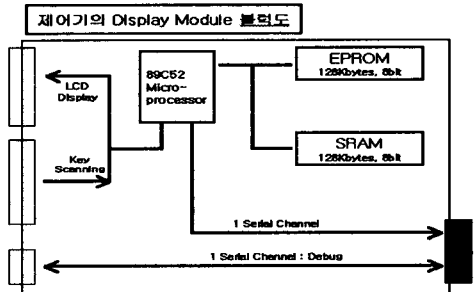


그림 4. Display Module block diagram

2.2 제어기 펌웨어

제어기의 프로그램은 각 모듈별 총 세 개의 프로그램으로 나뉜다. 각각의 프로그램은 서로 독립적으로 작용을 하고, 각각의 통신에 의하여 서로의 데이터를 주고받는다. 그림 5는 전체적인 프로그램 구조이다.

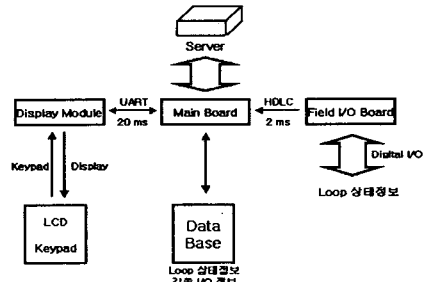


그림 5. 프로그램 구조

### 2.3 펌웨어의 기능

#### 2.3.1 Main Board

제어기는 루프 검지기 등에 의한 고속도로의 교통량, 점유시간, 속도, 차량길이 등과 같은 교통 데이터를 측정, 산출하는 차량 감지 시스템으로서 도로에서 일어나는 일련의 모든 교통현상을 감지하여 중앙의 VDS HOST에 아날로그 전용선을 통하여 전달하는 역할을 수행해야 한다.

매 2mSec 마다 Field I/O Module로부터 현재 도로의 점유/비점유 상태 데이터를 HDLC 통신으로 받아 실시간으로 교통량, 차량 점유시간, 속도, 차량길이 등 일련의 교통 데이터를 처리한다. 차량별 데이터는 실시간으로 Display Module을 통하여 표출이 가능하며 수집주기 데이터는 데이터베이스 액세스를 통하여 LCD를 통하여 표출이 가능한 구조로 되어 있다.

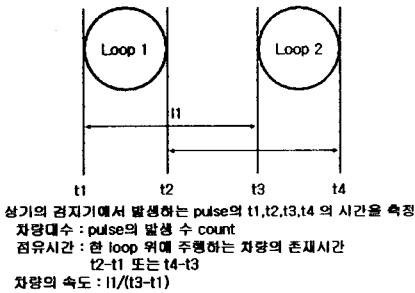


그림 6. 교통 데이터의 생성

#### 2.3.2 Field I/O Module

매 2mSec 마다 외부의 Loop Detector 또는 제어기의 Switch와 연결된 Input Channel의 상태를 검출하고 상태의 변위에 대한 안전성을 높이기 위하여 연속 4번 이상 동일한 상태가 검출되어야만 Input Data를 갱신하게 되며, Input Data는 CPU Module로 전송된다.

#### 2.3.3 Display Module

CPU Module과의 Data 송수신은 UART Protocol을 사용하며, 매 100mSec 마다 Keypad의 상태를 검출하여 1byte의 ASCII code 형태로 CPU Module로 전송한다. 중복키 또는 연속키의 입력은 무시된다.

### 2.4 인터페이스

#### 2.4.1 Main Board/Field I/O Module간 통신

Main Board/Field I/O Module간 인터페이스는 I/O Module에서 수집한 Digital I/O 데이터를 Main CPU

Module로 Mother Board를 통하여 옮기는 내부 인터페이스이다. I/O Module은 Main Board의 프로그램에는 상관없이, 입력받은 Digital 입력을 Main Board에 주기적(2 ms)으로 전달하는 단방향 전송방식을 사용했다. 통신되는 채널 수는 32개로 고정적이다.

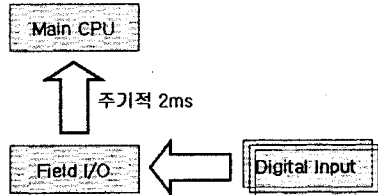


그림 7. Main CPU 와 Field I/O Module간 통신

#### 2.4.1.1 메시지 구조

Output Data Frame의 구조는 다음과 같다.

1 Byte    4 Bytes(32 bit)    2 Bytes

SOH	Out Data	Check Sum
-----	----------	-----------

- SOH : 0x01
- Send Output은 Field I/O Module의 하드웨어 Test를 위한 것으로 실제 사용되지 않는 프로토콜이다. 이 output을 임의로 Main CPU Module이 주고, 이를 Loopback 받아 하드웨어의 유효성을 검사한다. 언제나 총 7 bytes 통신을 한다.
- Check Sum : 사용방식(16 bit CCITT-CRC) SOH와 Data field를 포함한 Check Sum으로 제어기들 각각의 내부에서 발생 및 검사하는 것으로 추가적인 프로그램이 필요치 않다.

Input Data Frame의 구조는 다음과 같다.

1 Byte    4 Bytes(32 bit)    2 Bytes

SOH	Input Data	Check Sum
-----	------------	-----------

- SOH : 0x01
- Input Data : MSB 32번 채널  
LSB 1번 채널
- Check Sum : Output Data와 같다.

#### 2.4.2 Main Board/Display Board간 통신

Display Board는 System의 MMI를 담당한다. 사용자는 Key 조작을 통하여 System의 상태 및 정보를 LCD를 통해 알 수 있다. Display Module의 프로그램은 어떠한 데이터 처리 구조도 가지고 있지 않고, 단순히 사용자와 Main Board간의 연결 역할만 수행한다.

2.4.2.1 메시지 구조

Display Module은 Main CPU Module에서 오는 데이터를 어떠한 가공처리 없이 바로 표시하기 때문에, 본 Display Data Frame은 실시간 연속적인 데이터 이라야 한다.

Display Data Frame의 구조는 다음과 같다.

1 Byte    18 Bytes    2 Bytes    1 Byte

SOH	Command field	CRC-16	END
-----	---------------	--------	-----

- SOH : 0x01
- Command field : Command Table 참조
- CRC-16 : SOH~CRC앞까지의 CRC Code  
(Generator :  $X+X^5+X^{10}$ )
- END : 0x17

연제나 총 14 bytes 통신을 한다.

• Command Table

ASCII	HEX value	Functions
HI	09	Move cursor to next tap stop
CR	0D	Carriage Return
LF	0A	Line Feed
BS	0B	Back space
ESC [ Py, Px f	1B 5B Py 3B Px 66	Position cursor at(Px, Py)
ESC [ Pn C	1B 5B Pn 43	Position cursor Pn positions to right
ESC [ Pn D	1B 5B Pn 44	Position cursor Pn positions to left
ESC [ Pn A	1B 5B Pn 41	Position cursor Pn positions to up
ESC [ Pn B	1B 5B Pn 42	Position cursor Pn positions to down
ESC [ H	1B 5B 48	Home cursor (move to 1,1)
ESC [ 2 J	1B 5B 32 4A	Clear screen with spaces without moving cursor
ESC c	1B 63	Soft reset
ESC P P1 [ Pn, Pn f	1B 50 P1 5B Pn 3B Pn 66	Compose special character number Pn(1..8) at current cursor position
ESC [ <Pn V	1B 5B 3C Pn 56	Display special character number Pn(1..8) at current cursor position
ESC [ 25 h	1B 5B 32 35 68	Turn character blink on
ESC [ 25 l	1B 5B 32 35 6C	Turn character blink off
ESC [ < 5 h	1B 5B 3c 35 68	Illuminate Backlight
ESC [ < 5 l	1B 5B 3c 35 6C	Extinguish Backlight
ESC [ 33 h	1B 5B 33 33 68	Cursor Blink On
ESC [ 33 l	1B 5B 33 33 6C	Cursor Blink Off
ESC [ 27 h	1B 5B 32 37 68	Reverse Video On
ESC [ 27 l	1B 5B 32 37 6C	Reverse Video Off
ESC [ 24 h	1B 5B 32 34 68	Underline On
ESC [ 24 l	1B 5B 32 34 6C	Underline Off
ESC [ 0 m	1B 5B 30 6D	All attributes Off
ESC H	1B 4B	Set tab stop at current cursor position
ESC [ Pn g	1B 5B Pn 67	Clear tab stop Pn=0,1,2 at cursor=3 all tab stops
ESC [ ? 7 h	1B 5B 3F 37 68	Auto-wrap On
ESC [ ? 7 l	1B 5B 3F 37 6C	Auto-wrap Off

ESC [ ? 8 h	1B 5B 3F 38 68	Auto-repeat On
ESC [ ? 8 l	1B 5B 3F 37 6C	Auto-repeat Off
ESC [ ? 25 h	1B 5B 3F 32 35 68	Cursor On
ESC [ ? 25 l	1B 5B 3F 32 35 6C	Cursor Off
ESC [ < 47 h	1B 5B 3C 34 37 68	Auto-scroll On
ESC [ < 47 l	1B 5B 3C 34 37 6C	Auto-scroll Off
ESC [ < Pn S	1B 5B 3C Pn 53	Set Backlight timeout value to Pn(0..63)
ESC [ PU	1B 5B 50 55	String send to CPU when FPA Power UP

V. 결론

최근 정부의 SOC사업의 대대적인 투자를 진행 및 계획하고 있어 앞으로 SOC 활용도 제고의 필요성 증가와 도로사정의 악화로 ITS의 효율적 도입에 대한 사회적 수요가 급증하고 있다. 따라서 ITS에 구축되는 최첨단 SI 기술과 국내 SOC 망의 확충이 필요하다.

이에 본 연구에서는 교통제어기의 하드웨어 개발 작업을 목표로 하였다. 현재 사용되어지고 있는 수입 교통 제어기가 우리의 실정과 맞지 아니하여 여러 가지 어려움이 따른다는 점과 새로운 개발로 인한 국산화 및 성능향상을 목적으로 하였다. 본 논문은 교통 제어기의 하드웨어의 모듈화에 중점을 두고 설계하였다는 점이 특징이라 하겠다.

참고문헌(또는 Reference)

- [1] AASHTO, ITE, NEMA, ATC(Advanced Transportation Controller) Standard Specification for the Type 2070 Controller, Recommended Standard of the Joint Committee on the ATC, Draft Version 99.01.03. April 8, 1999
- [2] Specification for Traffic Signal Controller - Model 2070 and 2070L Equipment, IFB No.IB9900056, Metro Spec-L-G-S-1191-98-O, March 25, 1997
- [3] Model 2070-E Controller Unit, Operation and maintenance Manual, McCain Traffic Supply, Jan. 1997
- [4] Hardware Description for Memory Module, McCain Traffic Supply, Jul. 1996
- [5] IDC Detector Systems, McCain Traffic Supply, Oct. 1995