

# Bump 회로를 이용한 Programmable CMOS Negative Resistor

송한정  
충청대학 전자공학과

전화 : (043) 230-2272 / 핸드폰 : 019-460-2272

## A Programmable CMOS Negative Resistor using Bump Circuit

Han Jung Song  
Dept. of Electronic Engineering, Chung Cheong College  
E-mail : hjsong@ok.ac.kr

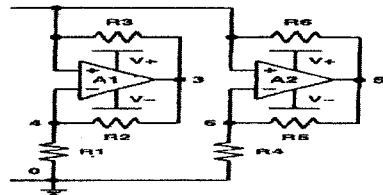
### Abstract

A programmable CMOS negative resistor has been designed and fabricated in a 0.5um double poly double metal technology. The proposed CMOS negative resistor consists of a positive feedback OTA and a bump circuit with Gaussian-like I-V curve. Measurements of the fabricated chip confirm that the proposed CMOS resistor shows various negative resistance according to control voltage.

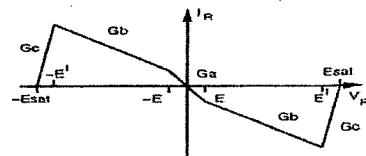
### I. 서론

최근 부성저항(negative resistance)을 갖는 소자에 대한 연구가 많은 주목을 받고 있다[1-3]. 능동 전하 공급 특성을 갖는 이 부성 저항은 터널 다이오드에서 잘 알려져 있는데, 분기 특성을 나타내는 카오스신호 생성기라든지[3,5,6] 신경망에 쓰이는 neural oscillator 나 Ban der Pol 회로와 같은 각종 발진기, 또는 마이크로파 증폭기 등 그 응용범위가 다양하다. 이러한 부성저항의 구현 방법으로는, 지금까지는 주로 연산 증폭기와 수동 저항 및 콘덴서 등의 혼성회로 형태로 이루어져 왔다. 그 대표적인 예가 그림 1에 나타나 있는

데, 이는 추아 다이오드[3,6]라고 하는 비선형 부성저항으로서 카오스 신호 생성에 주로 사용되며 2개의 연산 증폭기와 여러개의 저항 등으로 이루어져 있다. 그림 1(b)에서 보듯이 양 단자간 전압이  $\pm E'$  이내에 있는 경우 부성저항이 나타난다.



(a) 회로도



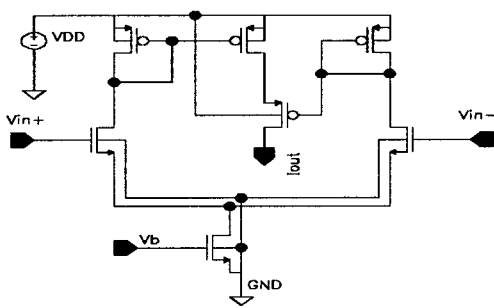
(b) I-V 특성

그림 1. 부성저항의 한 예 (Chua 다이오드)

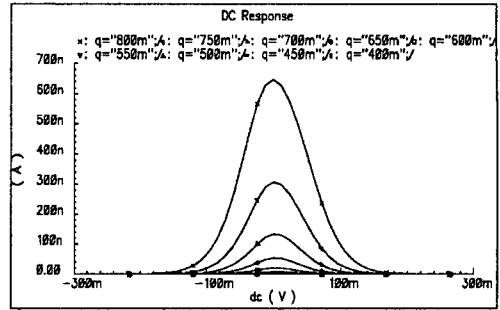
최근에 이러한 부성저항 소자를 아날로그 집적회로로 구현하는 일련의 시도들이 있어 왔는데 Cruz, Rodrigues 등이 카오스 신호 생성기에 사용한 OTA와 연산증폭기로 이루어진 Chua 회로[3,5,6], 뉴런 모델에 사용하기 위한 CMOS 인버터를 응용한 Kanoh 회로[4], 신경망의 시냅스로 활용하기 위한 Takao 회로[2] 등이 그 대표적 예라 할 수 있다. 그러나 아직까지 부성저항의 제어용이성, 안정성 및 소형화 등 연구의 여지가 많다 하겠다. 본 논문에서는 제어전압 또는 전류에 따라 프로그램 가능한 CMOS nonlinear negative resistor를 제안한다. Gaussian 전류-전압 특성을 갖는 bump 회로를 설계하고 여기에서 나오는 bump 전류를 정귀환된 OTA의 바이어스 전류로 하여 소형 전압에 대하여 부성저항 특성을 갖는 CMOS negative resistor를 구현한다. 제안하는 negative resistor를 전하공급 소자로 사용하는 oscillator를 구현하여 SPICE 모의실험으로 그 부성저항 특성을 확인한다. 마지막으로 0.5 $\mu$ m 2중 폴리 2중 금속 CMOS 공정으로 제작된 programmable negative resistor의 측정 결과와 그 분석을 다루고 결론을 내린다.

## II. Gaussian I-V 특성을 지닌 Bump 회로

그림 2(a)는 제안하는 부성저항 (negative resistor)의 바이어스 전류를 위한 bump 회로이다. I-V 특성이 Gaussian 분포를 갖는 bump 회로로부터 나오는 전류를 바이어스 전류로 사용한다. 모두 7개의 트랜지스터로 구성되어 있으며 바이어스 전압  $V_b$ 에 의해 bump 전류의 피크 값과 폭을 결정할 조절 할 수 있다.



(a) CMOS 회로도



(b) I-V 특성

그림 2. Gaussian I-V 특성을 지닌 Bump 회로

그림 2(b)는 bump 회로의 SPICE 모의 실험결과를 나타내었다. 그림에서 보듯이 바이어스 전압  $V_b$ 에 따라 전류-전압 특성이 양 단자간의 전압차가 작을수록 많은 전류가 흐르는 가우시안 모양을 이루고 있다.

## III. 제안하는 CMOS negative resistor

그림 3은 제안하는 비선형 negative resistor의 블록도를 나타낸다. 이 회로는 하나의 OTA와 바이어스 전압  $V_b$ 를 지닌 하나의 bump 회로로 구성된다. Bump 회로 블록은 앞서 언급한 바와 같이 그 콘덕턴스가 두 전압차이에 따라 Gaussian 함수를 보이는 비선형 저항이다. Bump 회로로부터의 전류는 정귀환 OTA의 바이어스 전류로서 사용된다.

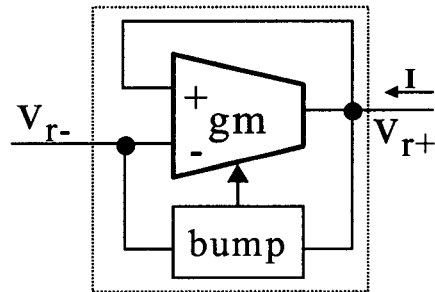
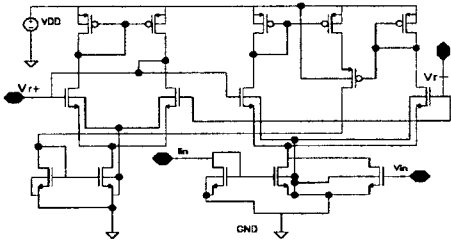
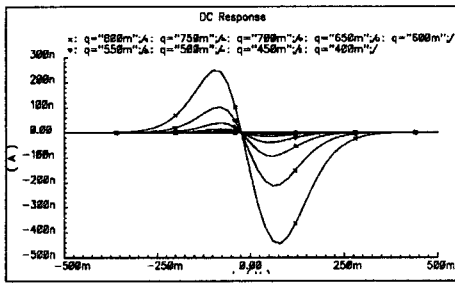


그림 3. 제안하는 negative resistor 블록도

그림 4(a)에 제안하는 negative resistor의 CMOS 회로도를 보인다. 여기서  $V_{r+}$ 와  $V_{r-}$ 은 저항의 두 단자를 나타내며 제어전류( $I_{in}$ ) 또는 제어전압( $V_{in}$ ) 단자를 통하여 부성저항 변화가 가능하도록 하였다.



(a) CMOS 회로도



(b) I-V 특성

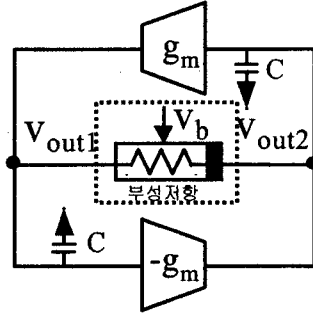
그림 4. 제안하는 CMOS negative resistor

그림 4(a)에 대한 SPICE 모의 실험결과가 그림 4(b) 나타나 있다. 원점 부근에서 제어 전압  $V_b$ 에 따라 프로그램 가능한 여러 형태의 부성저항 영역이 존재함을 알 수 있다. 제안하는 CMOS 부성 저항의 I-V (전류-전압) 특성은 크게 3가지로 구분된다. 우선은 저항이 무한대인 즉, 전류가 0인 영역과 정의 저항을 지니는 영역, 그리고 부성 저항을 지니는 영역으로 구분된다. 부성저항 영역은 원점을 중심으로 대칭적으로 이루어지며 2개의 breakpoint가 보인다.

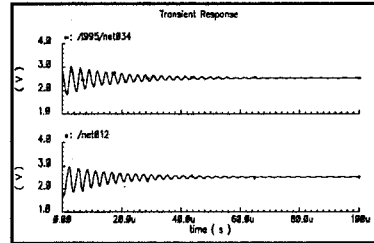
#### IV. 제안하는 CMOS negative resistor의 oscillator 응용

그림 5에 본 논문에서 제안하는 부성저항의 능동 전하 공급 능력을 확인하기 위하여 OTA와 콘덴서로 이루어지는 coupled 오실레이터를 구성하여 SPICE 모의 실험을 하였다. 여기에서 제안하는 부성저항은 OTA의 출력 콘덕턴스에 의해서 소모되는 전류를 보상해 주는 능동 전하 공급 소자 역할을 한다. 그림 5(b)는 부성 저항 없이 단순히 두 개의 OTA로만 구성되는 경우 oscillation이 이루어지지 않음을 알 수 있다. 반면에 그림 5(c)에서 보듯이 부성저항을 두 단자간에 연결할

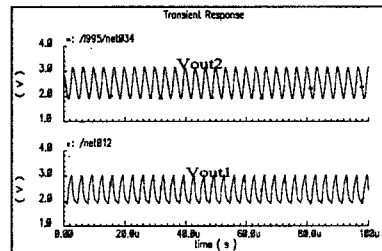
경우 충분한 전하 보상이 이루어져 oscillation 이 일어남을 알 수 있다.



(a) coupled oscillator



(b) without negative resistor



(c) with negative resistor

그림 5. 제안하는 negative resistor의 oscillator 적용 예

#### V. 제작된 CMOS negative resistor의 측정 및 분석

그림 6은 0.5  $\mu\text{m}$  2중 폴리 2중 메탈 CMOS 공정으로 제작된 CMOS negative resistor 칩의 현미경 사진이다.

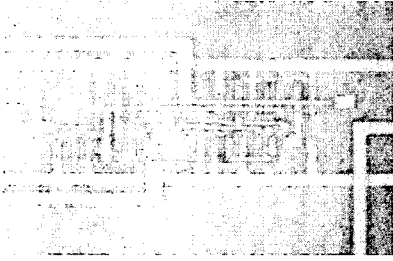


그림 6. 제작된 negative resistor 현미경 사진

칩 핀 구성은 공급전원단자 Vdd 및 Vss, 저항의 두 단자 Vr+ 및 Vr- 그리고 비선형 부성 저항의 바이어스 단자 Vb 등으로 구성된다. 그림 7에 본 저항의 바이어스 전류 공급원으로 사용된 bump 회로의 전류-전압 특성 측정결과를 나타낸다. 바이어스 전압 Vb에 따라 Gaussian 형태의 전류-전압 특성이 나타나고 있다.

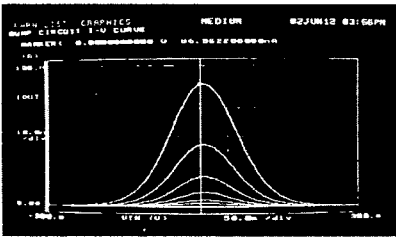


그림 7. 바이어스 전압 Vb에 따른 bump 회로의 I-V 특성 측정결과

그림 8은 제작된 CMOS negative resistor의 전류-전압 특성결과이다. DC 공급전압  $\pm 2.5$  V 조건에서 바이어스 전압 Vb (-1.65~-1.85 V)의 변화에 따라 프로그램 가능한 전류-전압 특성이 나타난다. Vb=-1.85 V의 경우 대략, 단자 전압이  $\pm 100$ mV 범위내에서 부성 저항이 존재함을 알 수 있다.

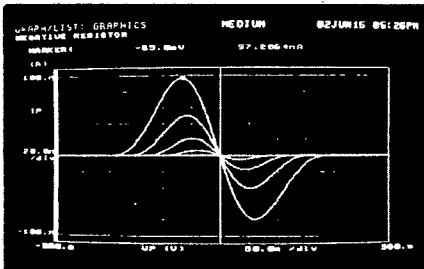


그림 8. 제작된 CMOS negative resistor의 I-V 특성

## VI. 결 론

본 논문에서는 Gaussian 분포를 갖는 bump 회로를 설계하여 부성저항을 나타내는 CMOS negative resistor를 제안하였다. 정극화된 OTA에 제어 전류원으로 bump 전류를 사용하여 부성저항의 크기와 영역을 조절하도록 하였다. 제안하는 CMOS negative resistor는 그 특성을 모의실험을 통하여 분석하고, coupled oscillator를 구성하여 능동 전하 공급 능력을 확인하였다. 한편  $0.5 \mu\text{m}$  2중 폴리 2중 금속 CMOS 공정으로 구현된 칩 측정결과 모의실험에서 분석한 바와 같은 부성저항 특성을 얻을 수 있었다. 본 논문에서 제안한 negative resistor는 카오스 신호 생성기, neural oscillator 등에 유용하게 사용되리라 사료된다.

## 참고문헌

- [1] Hiroyuki Kanasugi, Seiichiro Moro, etc., "Van der Pol oscillators coupled by piecewise-linear negative resistor", *IEICE Trans. Fundamentals*, Vol. E79-A, No. 10, pp. 1551-1562, 1996.
- [2] Takao Oura, Tero Yoneyama, etc., "A CMOS floating resistor circuit having both positive and negative resistance values", *IEICE Trans. Fundamentals*, Vol. E85-A, No. 2, pp. 399-402, 2002.
- [3] A.R. Vazquez. M.D. Reostiuto, "CMOS Design of Chaotic Oscillators State Variables," *IEEE trans. Circuit Syst*, vol.40, no.10, pp.596-613, 1993.
- [4] Shinichiro Kanoh, Hideki Kumagai, etc., "Basic characteristics of hardware neuron model based on CMOS negative resistance", In *IEEE International Symposium on Circuits and Systems*, pp. 579-584, 1999.
- [5] Wai-Kai Chen, *The Circuits and Filters Handbook*, IEEE Press, pp. 1189-1163, 1995
- [6] J. M. Cruz. L. O. Chua. "A CMOS IC nonlinear resistor for Chua's circuit," *IEEE. Trans. Circuits and System-I*. vol. CAS-37. pp. 985-99, 1992.
- [7] T. Delbruck, "Bump Circuits for Computing Similarity and Dissimilarity of Analog Voltages," *Proceedings of International Joint Conference on Neural Networks*, July 8-12, 1991, Seattle WA, pp I-475--479.