

이종적층 LTCC 대역통과 여파기 설계 (Design of BPF with dissimilar LTCC materials)

김광용, 이상노, 육종관, 박한규, 김준철*, 박종철*
연세대학교 전기전자공학과, *전자부품연구원 고주파재료 연구센터

Abstract

A multilayer two-stage bandpass filter using dissimilar low-temperature cofired-ceramic (LTCC) materials is proposed in this paper. The proposed bandpass filter is composed of ceramic substrates with different dielectric constant instead of single ceramic material from top to bottom layer. Inductive elements are designed in a low permittivity ceramic layer to reduce parasitic effects and loss, while capacitive elements are designed in a high permittivity ceramic layer for size reduction. The center frequency of the proposed filter is 1.842 GHz, and the performance of the filter is analyzed and compared with the conventional LTCC filter with single material in terms of integration density, size reduction, and performance improvement.

1. Introduction

최근 정보산업의 발전으로 인하여 통신 시스템은 더욱더 복잡, 다기능화되고 있고, 부피 또한 커지고 있는 추세이다. 이에 대응하여 선진 기술 업체에서는 LTCC 기술을 이용하여 적층함으로써 소형화, 고집적화, 다기능화에 대한 요구를 충족시키고 있다. 그동안 이러한 LTCC 적층기술은 동일한 유전상수를 갖는 세라믹 기판을 사용하여 소자나 모듈을 제작하는 데 연구가 집중되어 왔다.[1][2][3] 그러나 일반적으로 기본적인 수동소자들은 유전율에 따라서 각기 다른 특성을 보인다. 즉 인덕터의 경우는 유전율이 낮을 때 향상된 성능을 나타내고, 반대로 캐패시터의 경우는 유전율이 높을 때 크기를 줄일 수 있는 특징을 가지고 있다. 따라서 이들 소자를 유전율이 같은 세라믹 내에 적층하게 되면 유전율에 따른 소자들의 장점을 최대한 활용할 수 없다는 데 문제점이 있다. 이러한 문제를 해결하고자 본 논문에서는 두 가지의 다른 유전율을 갖는 세라믹 기판을 사용하여 이종 적층을 시도함으로써 문제점을 해결할 수 있는 방법을 제시하였다. 그 방법으로 수동소자를 각각 저유전율($\epsilon_r=8.5$)과 고유전율($\epsilon_r=20$)에 적용하여 모델링 함으로써 이종적층의 타당성을 검증하였으며, 이를 바탕으로 DCS 대역통과 여파기를 설계 및 제작하였다.

2. Design and Experiment

본 논문에서는 처음 시도된 이종적층의 접합성을 검증하기 위하여 인덕터와 캐패시터 각각에 대하여 모델링 하였다. 모델링에 사용된 이종재료의 세라믹은 유전상수가 20이고 유전체 손실 2.5×10^{-3} , 수축률은 $13.7 \pm 0.5 \%$ 인 고유전율 재료와 유전상수가 8.5, 유전체 손실 1.5×10^{-3} , 수

표 1. 캐패시터의 유전율에 따른 면적의 변화

면적(mm × mm)	Q	C (pF)	SRF (GHz)	유전율
0.8 × 0.8	160	6	4.85	20
0.8 × 0.8	340	2.38	7.5	8.5
1.23 × 1.23	160	6	4.6	8.5

축률은 $12.2 \pm 0.5 \%$ 인 저유전율 재료를 사용하였다. 전도체로는 도전율이 6.17×10^7 S/m인 Ag이다. 일반적으로 캐패시터는 회로응용, 요구사항, 주파수, 사용 가능한 공간에 따라서 다양한 형태의 그린 시트로 만들어질 수 있다. 그러나 본 캐패시터 모델링에서는 두 개의 전극을 가진 단순한 형태인 병렬 기판 캐패시터를 그림 1(a)와 같이 사용하였다. 캐패시턴스 값은 $C = \epsilon_0 \epsilon_r s^2/d$ 로 전극판 사이의 거리(d)를 25 μm 로 설정하여 6 pF를 얻을 수 있도록 설계 되었으며, 이에 대한 모델링 결과를 표 1에 나타내었다. 캐패시터는 기본적으로 유전율에 비례한 소자로써 저유전율보다는 고유전율에 사용했을 때 58%의 면적감소 효과를 보였다. 이는 캐패시터를 설계하고자 할 때는 저유전율보다는 고유전율에 사용하는 것이 제한된 면적 내에서 효과적으로 설계가 가능함을 보여주고 있다.

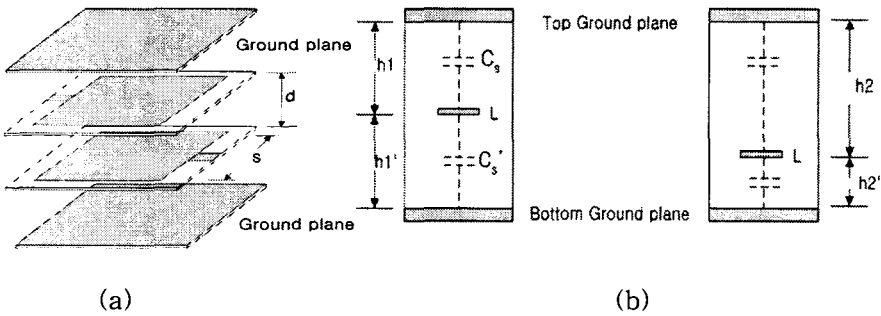


그림 1. 수동소자의 3차원 구조도 (a) MIM 캐패시터 (b) 인덕터

인덕터는 모든 RF와 마이크로웨이브 회로의 성능을 결정하는 중요한 소자로써 원하는 인덕턴스값과 크기 감소 및 높은 Q값을 갖도록 하기 위해서 아래의 식을 이용하여 그림1(b) 와같이 직선 전송라인을 구현하였다.

여기에서 w, t, l 은 각각 도체의 폭과, 두께, 길이를 그리고 h는 기판 두께를 표시한다. 또한 Kg 는 접지면과의 영향을 고려한 보정계수이다. 이 수식으로부터 접지면과 인덕터가 가까울수록 인덕턴스 값이 감소되는 것을 알 수 있다. 접지면과의 위치에 따른 영향을 알아보기 위해서 MOM 방식의 full-wave EM 시뮬레이션 툴을 사용하였으며, 필터의 설계주파수인 1.8425 GHz에 대한 인덕터의 성능을 표 2에 나타내었다. 모델링에서는 대략 1 nH 정도의 인덕턴스를 얻도록 길이와 폭

이 결정되었으며, 스트립라인의 전체 두께는 1.5 mm이다. 인덕터 모델링 결과 고유전율보다는 저유전율에 사용할 경우 유전율에 따른 기생 캐패시턴스 성분인 C_S 의 감소로 자기 공진주파수가 5 GHz정도 더 높아졌다. 또한 모델링 주파수에서는 미비한 Q값 성능향상 효과를 보였으나 주파수

표 2. 유전율에 따른 인덕터의 성능

인덕터 크기 (mm×mm)	Q	L_{eff} (nH)	높이 (mm)	유전율	자기공진주파수 (GHz)
0.2 × 1.75	56	1.05	0.8	20	9.6
0.2 × 1.75	58	1.05	0.8	8.5	14.7
0.2 × 1.75	57	1.03	0.6	8.5	14.7
0.2 × 1.75	51	0.95	0.4	8.5	14.7
0.2 × 1.75	36.7	0.76	0.2	8.5	14.7

가 높아질수록 확연한 성능향상을 보였다. 인덕터의 또 다른 특징은 같은 유전율에서 높이가 낮아질수록 접지면에 의한 에디전류의 영향으로 유효 인덕턴스가 감소하고 이에 따라 Q값도 현저히 저하되는 특성을 보였다. 따라서 여파기에 인덕터를 구현할 때는 저유전율에 사용해야 하고, 또한 접지면과 멀리 떨어진 중앙에 오도록 위치시켜야 향상된 필터 특성을 얻을 수 있음을 알 수 있다.

따라서 본 논문에서는 이러한 유전율에 따른 수동소자의 장점을 동시에 만족시킬 수 있는 응용의 한 방법으로 2단 대역통과 여파기를 그림 2와 같이 설계하였다. 구조는 마이크로스트립 라인에 비해서 방사특성이 없고 수직적인 배열이 가능한 스트립라인 구조로 되어 있으며 인쇄된 층수는 8층이다. 캐패시터는 면적을 줄이기 위하여 레이어 5까지 고유전율층에 사용하였으며, 인덕터는 성능향상을 위해 레이어 6부터 7까지 저유전율층에 사용하여 서로 분리시킴으로써 이중 적층을 효과적으로 구현하였다. 레이어 8은 측정을 위하여 입출력 포트로부터 급전선에 의해 연결된 측정패드 부분이다. 그림 3과 표 3은 모의실험과 측정값을 보여주고 있다. 측정결과 중심 주파수는 100 MHz 낮게 측정되었는데 이는 모의실험에 사용한 기판두께보다 3 μm 의 과다수축으로 거리 감소에 따른 캐패시턴스값이 증가하였기 때문이다. 또한 이중재료 계면에서의 단층 촬영결과 휨이나 균열이 없이 양호한 접합을 보임으로써 여파기 성능에 영향을 미치지 않음을 확인하였다.

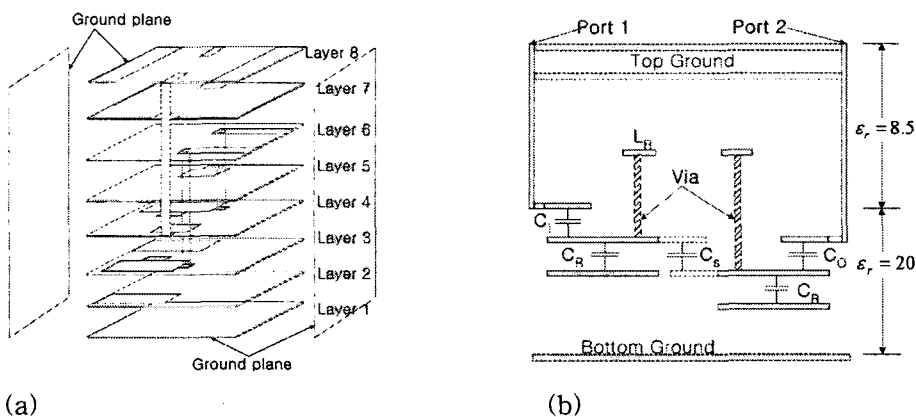


그림 2. 2단 대역통과 여파기 (a) 3차원 구조도 (b) 측면도

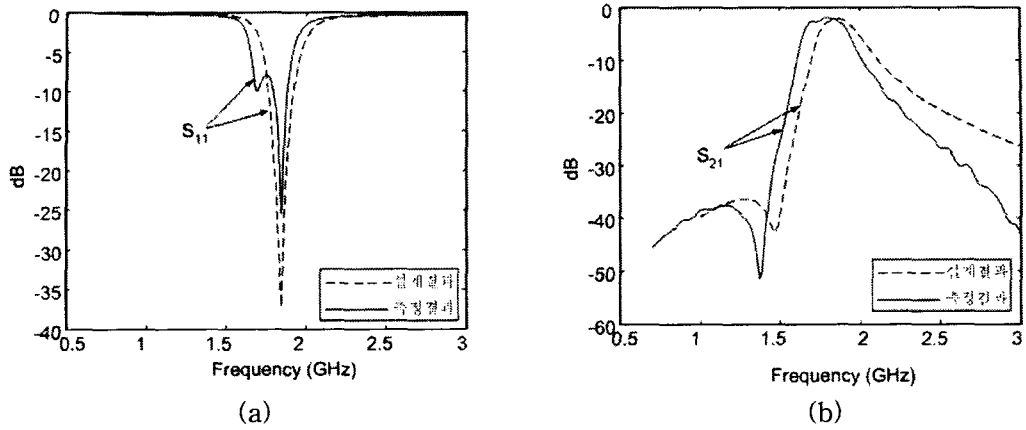


그림 3. 대역통과 여파기의 주파수 응답특성 (a) 반사 손실 (b) 삽입 손실

표 3. 필터의 성능

	모의실험값	측정값
중심 주파수 (GHz)	1.84	1.74
삽입손실 (dB)	2.2	1.95
반사손실 (dB)	37	25.5
대역폭 (MHz)	230	260

3. Results and Discussion

본 논문에서는 고유전율($\epsilon_r=20$)과 저유전율($\epsilon_r=8.5$)의 세라믹기판을 사용하여 적층형 필터를 제작하였다. 저유전율에는 인덕터를, 고유전율에는 캐패시터를 설계하여 인덕터의 성능 향상과, 캐패시터의 크기를 감소시키는데 효과적으로 사용될 수 있음을 모델링을 통하여 제시하였다. 이는 대역통과여파기 뿐만 아니라 모듈을 구성하고, 더 나아가서는 시스템을 집적화 하는데 이중적층을 사용함으로써 동종적층 구조보다는 좋은 성능과 고집적화에 유리할 것으로 보인다.

Acknowledgement

본 논문은 한국전자부품연구원의 위탁과제인 “이중 적층 세라믹 RF 부품 집적화를 위한 핵심 설계 기술 개발”의 일환으로 수행되었다.

4. References

- [1] A.Sutono, J.Laskar, W.R. Smith, "Development of Integrated Three Dimensional Bluetooth Image Reject Filter," 2000 IEEE MTT-S Digest, pp 339-342, 2000
- [2] Jyh-Wen Shen, "LTCC-MLC Duplexer for DCS-1800," IEEE Trans, on microwave theory and techniques, vol. 9, Setember 1999
- [3] Albert Sutono, Deukhyoun Heo, Yi-Jan Emery Chen, and Joy Laskar, "High-Q LTCC-Based Passive Library for Wireless System-on -Package (SOP) Module Development," IEEE Trans, on Microwave Theory and Techniques, vol. 49, no. 10, October 2001