

# GaAs p-HEMT를 이용한 Power LNA의 설계

조삼렬, 김상우, 박동진\*, 김영, 김복기

광운대학교 전자공학부

bkkim@daisy.kwangwoon.ac.kr

## The Implementation of Power LNA Using GaAs p-HEMT

Samuel Cho, Sang-woo Kim, Dong-jin Park, Young Kim, Bok-ki Kim

Dept. of Electronics, Kwangwoon University

### 요 약

본 논문은 자기 바이어스(self bias)를 이용한 PCS 대역용 하이브리드 전력 저잡음 증폭기(power LNA) 모듈에 관한 것으로 GaAs p-HEMT 칩을 세라믹 기판에 실장하여 와이어 본딩과 주변 배치를 통해 고주파 손실을 줄이고 온도 변화에 대한 안정성과 1.2 dB의 저잡음, 21 ~ 23 dBm의  $P_{1dB}$ 를 실현하였다. 10mm×10mm 크기로 표면 실장이 되도록 단자를 cut-line 형태로 모듈화하여 안정성과 신뢰성을 향상시켰고 또한 저가격화를 실현하였다.

Key word : LNA, p-HEMT, Linearity, Self-bias

## I. 서 론

다채널의 무선통신에서 요구되는 선형성과 저잡음 특성은 서로 상반된 성질을 갖는 것으로 두 가지 모두를 동시에 실현시키기가 매우 어렵다. 그러나 이를 성취하기 위한 연구로 무선 통신 인프라 기반을 구성하는 셀룰러, GSM, 개인휴대통신, IMT-2000, 무선랜 등의 기지국 중계기(또는 sub-system)의 고주파 신호는 20 dBm이 넘는 높은 출력에서도 선형성을 유지함과 동시에 저잡음을 실현하기 위해 대부분의 회로를 GaAs p-HEMT 소자와 듀얼 바이어스를 사용하였다. 그러나 부(-)전원을 공급하기 위한 회로가 매우 복잡하고 가격 상승의 원인이 되는 것이 문제점으로 알려져 있다.

따라서 본 논문에서는 이러한 점을 극복하기 위하여 자기 바이어스로 바이어스 회로를 구성하였고 GaAs p-HEMT를 이용하여 Power LNA를 설계하였다. 설계된 모듈의 크기를 0.4"×0.4"×0.15"까지 축소가 가능하도록 하였으며 소자는 GaAs p-HEMT 0.15 $\mu$ m을 이용하고 열전도가 높은 두께 0.635mm

(25mil), 4.5"×4.5" 세라믹 기판에 81개의 모듈이 어레이 되도록 했으며 주변 부품 실장과 다이(die) 부착, 와이어 본딩 등 모든 일련의 작업을 자동화 할 수 있게 하였다.

바이어스 공급 전원은 4.0-5.0V에 전류 160mA, CDMA 1FA 17 dBm, 3FA 14 dBm, 1dB 압축점 22 dBm, OIP3 37-38dBm @ 2-tone 10dBm, NF 1.2 dB, Gain 15-16 dB, 입출력 반사 손실은 15 dB 이하의 특성을 보였다.

## II. Power LNA의 설계

### 1. GaAs p-HEMT의 구조

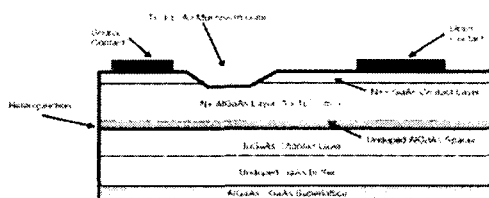


그림 1. p-HEMT의 구조

부정규형 고속 전자 이동 트랜지스터 (pseudomorphic high electron mobility transistor, p-HEMT)는 선형성이 우수한 소자로 AlGaAs/InGaAs 계면의 에너지 밴드의 차를 이용하는 이중 접합 구조를 갖는다. 부정규형 InGaAs층에서의 빠른 전자 이동도와 포화속도 때문에 고주파에서 우수한 저력 이득과 저잡음 특성을 갖는다.<sup>[3]</sup> 그림 1은 p-HEMT의 구조를 보여주고 있다.

## 2. 사용된 p-HEMT 칩의 특성

그림 2에서 그림 4는 실제 제작에 사용된 p-HEMT 칩의 몇 가지 특성을 보여주고 있다.

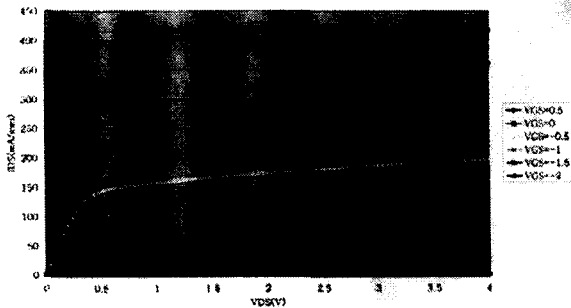


그림 2.  $V_{DS} - I_{DS}$  특성

그림 2의  $V_{DS} - I_{DS}$  특성은 초기에 바이어스를 정할 때 매우 중요한 요소이다. 바이어스에 따라 이득, IP3, 잡음 지수 등이 영향을 받으므로 trade-off 관계를 고려하여 전압, 전류의 동작점을 결정해야 한다.

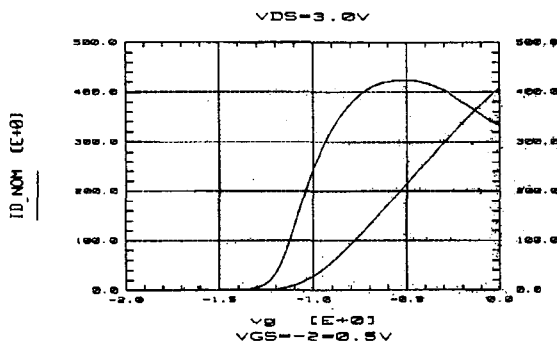


그림 3.  $V_{GS}$  vs.  $I_D, G_M$

그림 3은 드레인-소스 전압( $V_{DS}$ )이 3 V 일 때 게이트-소스 전압( $V_{GS}$ )에 따른 전류  $I_D$  특성과 전압 전도턴스  $G_M$ 의 특성을 보여주고 있다.

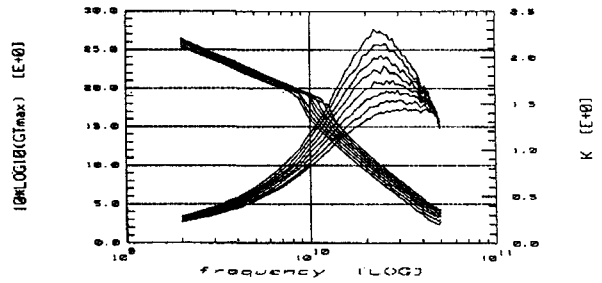


그림 4. 주파수에 따른 K값과  $G_{T,max}$

그림 4에서 우리는 두 가지 정보를 얻을 수 있는데 먼저  $G_{T,max}$ 가 0이 되는 주파수가  $f_1$ 이므로 우리가 사용하는 p-HEMT칩의  $f_1$ 가 대략 50 GHz가 되는 것을 알 수 있다. 또, 안정도 계수 K값이 저주파 대역에서 1보다 낮음을 볼 수 있다. 이것은 설계 할 때 입출력 정합을 통해 반드시 1보다 크게 만들어야 한다.

## 3. LNA의 설계

- 자기 바이어스(self bias)

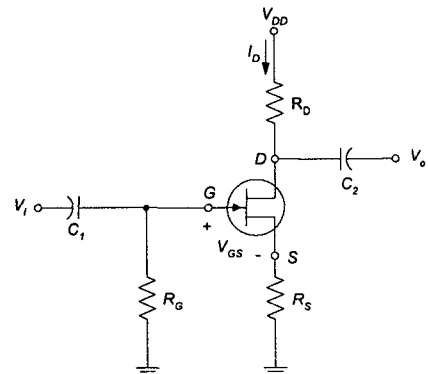


그림 5. 자기 바이어스 회로

자기 바이어스는 듀얼 바이어스와 달리 하나의 직류 공급원만을 필요로 한다. 자기 바이어스의 중요 함수는  $R_S$ 로 게이트-소스간 제어전압  $V_{GS}$ 를 결정하게 된다. 직류 해석을 통해 커패시터를 개방회로로 대체하고, 저항  $R_G$ 는  $I_G = 0$  A이므로 단락회로로 볼 수 있다. 따라서 그림 6과 같은 직류 등가 회로를 얻을 수 있다.

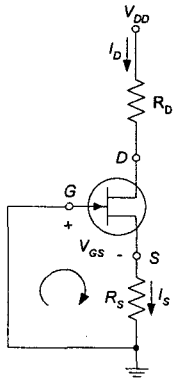


그림 6. 직류 해석을 위한 등가 회로

$R_S$ 를 통과하는 전류는 소스전류  $I_S$ 이지만  $I_S = I_D$ 이므로, 다음과 같은 식을 얻을 수 있다.

$$V_{GS} = I_D \cdot R_S$$

위의 식에서 볼 수 있듯이  $V_{GS}$ 는 출력전류  $I_D$ 의 함수이며 고정된 값은 아니다.

- 이득 보상

2 GHz 이하의 낮은 주파수에서는 임출력 정합에 의한 이득의 증가, 감소가 그리 크지 않다. 그러므로 이득 보상은 주로 피드백 저항에 의해서 조정한다.

- 피드백 저항

드레인과 게이트 사이에 부채환을 위한 저항을 넣어 평탄한 이득과 우수한 임출력 매칭을 얻을 수 있다. 그리고 온도 변화에 따른 이득 드리프트가 적어지는 효과를 볼 수 있다. 그러나 출력 전력이 감소하고 잡음 지수가 증가하는 것이 단점이다.

- 안정도

사용주파수 26 GHz의 넓은 대역에서도 안정도 계수 K값이 1보다 크게 나타날 수 있도록 임출력 매칭을 하였다.

- 전력 매칭과 혼변조 매칭

5 V를 드레인에 모두 공급할 경우에는 1dB 압축점을 23 dBm까지 높일 수 있다. 반면에 4.0 V ~ 4.5 V 사이에서는 IMD가 향상되고 전력은 2 dBm 정도 떨어짐을 볼 수 있다. CDMA의 경우에 전력은 1dB 압축점이 클수록 높다. 이와 같이 전압의 크기에 따라 전력과 IMD의 특성이 달라지므로 trade-off를 고려하여 사용해야 한다.

위의 여러 가지 사항을 고려하여 LNA를 설계해야 하고 그림 7에서 설계된 LNA의 내부 구조를 보여준다.

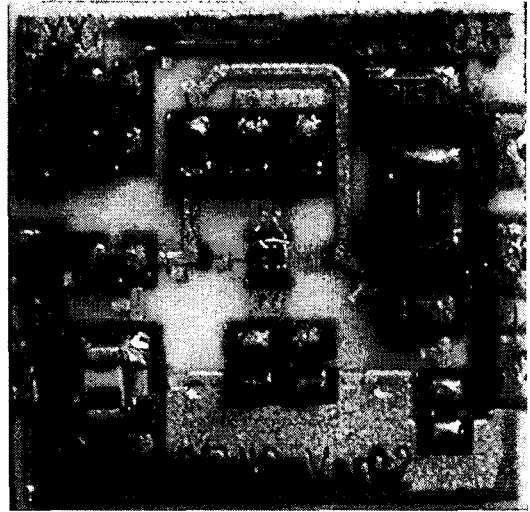


그림 7. 설계된 LNA

### III. 제작 및 측정 결과

그림 8은 실제로 제작된 LNA 모듈로 크기는 0.4"×0.4"×0.15"이다.

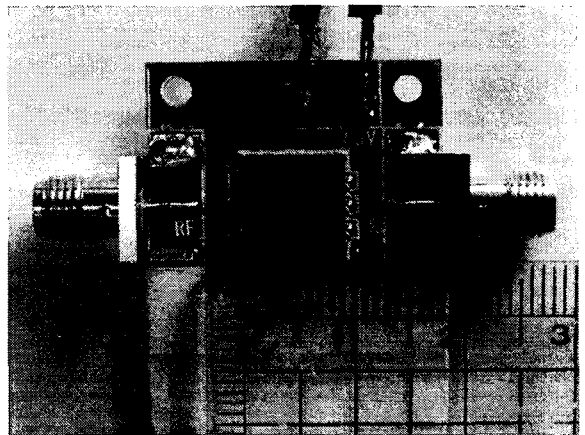


그림 8. 제작된 LNA 모듈

측정은 입력 전압 5 V, 전류 160 mA의 조건에서 수행하였다.

그림 9는 본 논문에서 제작한 LNA의 임출력 반사 손실과 이득 특성을 보여주고 있다. 이득은 PCS 순방향 링크 대역인 1750 MHz ~ 1780 MHz에서 약 15.7 dB 정도가 나오는 것을 볼 수 있고, 임출력 반

사 손실도 15 dB 이하인 것을 확인할 수 있다.

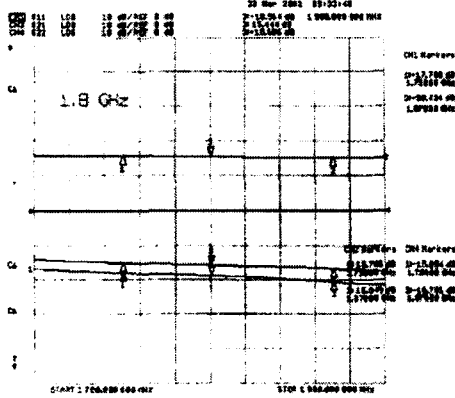


그림 9. 입출력 반사 손실, 이득 특성

또, 그림 10에서는 -15 dBm부터 9 dBm까지의 전력 스위핑을 통해서 제작된 LNA에 6.88 dBm의 전력이 입력될 때 이득이 1 dB 압축되는 것을 볼 수 있다. 이득이 15.4 dB 되는 것을 그림 9에서 확인했으므로  $P_{1dB}$ 는 22.3 dBm이 되는 것을 알 수 있다.

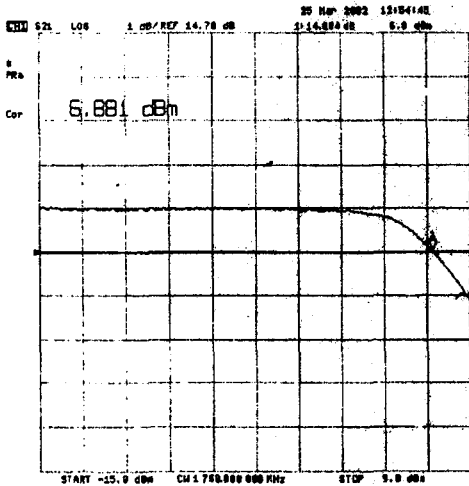


그림 10.  $P_{1dB}$ 의 측정

다음으로 입력 신호 크기가 0 dBm인 1749.5 MHz와 1750.5 MHz의 2-tone 신호를 인가하였다. 측정 장비로는 HP Spectrum Analyzer 8563E, HP Sweep Generator 83623B, Wiltron Sweep Generator 6647B-40을 사용하였다.

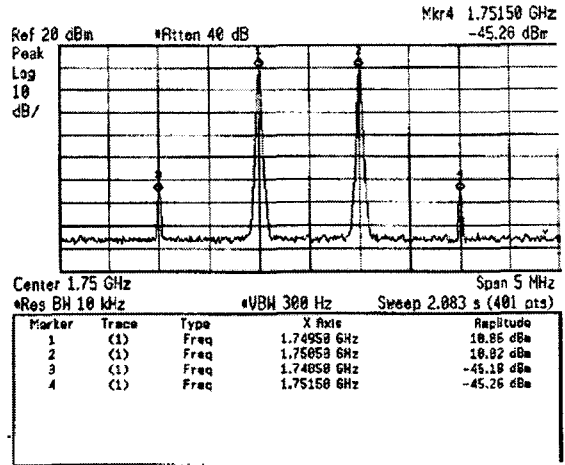


그림 11. LNA의 2-tone 테스트

그림 11은 위의 조건에서 나온 출력 스펙트럼으로 출력신호가 약 10 dBm이고 3차 혼변조 신호는 -45 dBm으로 IMD가 -55 dBc로 나오는 것을 확인할 수 있다. 따라서 OIP3는 37 dBm이 되고 IP3는 22 dBm이 된다.

마지막으로 저잡음 증폭기의 중요한 요소인 잡음 지수를 HP Noise Figure Analyzer N8975A를 이용하여 측정하였다. 그림 12는 제작된 LNA가 PCS 주파수 대역 내에서 약 1.2 dB 정도의 잡음 지수를 갖는 것을 보여주고 있다.

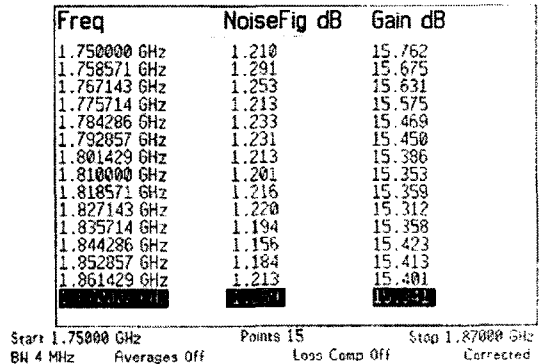


그림 12. 잡음 지수 측정

#### IV. 결론

본 논문에서는 GaAs p-HEMT 칩을 세라믹 기판에 직접 실장하여 PCS 대역의 주파수에서 사용 가능한 하이브리드 전력 저잡음 증폭기 모듈을 설계하였다. 제작된 모듈은 정합 회로가 필요하지 않고 낮은 잡음 지수와 높은 동작 선형성을 가지므로 기지

국이나 중계기 등의 시스템에 사용될 수 있을 것이다. 또, 크기와 가격을 혁신적으로 줄일 수 있기 때문에 활용성이 매우 높다고 할 수 있겠다.

### References

- [1] K. B. Niclas, "On Design and Performance of Lossy Match GaAs MESFET Amplifiers", *IEEE Trans. Microwave Theory Tech.*, vol. MIT-30, pp.1900-1907, Nov. 1982
- [2] A. A. Sweet, "MIC & MMIC Amplifier and Oscillator Circuit Design", Artech House
- [3] R. E. Lee, *et al.*, "Ultra-Low-Noise Millimeter-Wave Pseudomorphic HEMT's", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-37, pp.2086-2092, Dec. 1989