

# 반도체시스템의 적응형 프로세스 관리모델

임재웅\* · 정동원\* · 백두권\*

## An Adaptive Process Management Model in Semiconductor Systems

Jae Woong Lim · Dong Won Jeong · Doo-Kwon Baik

### Abstract

반도체 공정은 복잡하고 다양한 물리, 화학작용을 수반하며, 폭넓은 데이터 발생 및 관리에도 불구하고 공정진행시 내부 특성의 복잡함 때문에 효율적인 모델링이 어려웠다. 또한 원하는 출력을 얻기 위한 제어입력의 선정도 용이하지 않으므로 현재의 최적공정운영은 전문가의 경험에 의존하여 많은 시행 착오를 거쳐 수행되고 있다. 본 논문에서는 반도체 공정의 최적운영을 위해 다음 세 단계로 나누어 연구를 수행하였다. 첫째, 반도체 공정을 설비를 기반으로 컬러드 페트리 넷을 이용하여 모델링하고 둘째, Run-to-Run control에 기반한 최적공정운영 관리모델을 실험하고 셋째, 지식기반 데이터베이스를 기반으로 하는 지능적인 적응형 공정관리모델(Adaptive Process Control model)의 프레임 워크를 제안한다.

**Key Words** : Adaptive Process Control, Colored Petri net, semiconductor manufacturing, CMP

### 1. 서론

반도체 제조공정은 제품의 다양성, 제조공정의 반복성, 자본집약적 제조공정, 장시간의 생산 시간 및 주변환경에의 민감한 반응을 보이는 독특한 특성을 가지고 있다. 다른 조립공정들이 여러개의 부품들을 조립하여 하나의 완제품을 만드는 기계류의 생산공정이나 다수의 재료들이 여러 반응공정을 거쳐 혼합 및 화합물로 만들어지는 일반 화학공정과 달리 하나의 웨이퍼로부터 다양한 공정을 거쳐 수백에서 수천가지의 완제품을 만들어 낼 수 있다.

또한, 시간이 지남에 따라 제품의 종류, 공정 기술향상 및 짧은 납기, 품질향상, 공정 유연성의 확보등의 요구사항이 증가하고 있다. 이러한 요구사항에 대해 반도체 공정은 복잡하고 다양한 물리, 화학작용을 수반하며, 폭넓은 데이터

발생 및 관리에도 불구하고 공정진행시 내부 특성의 복잡함 때문에 효율적인 모델링이 어려웠다. 또한 원하는 출력을 얻기 위한 제어입력의 선정도 용이하지 않으므로 현재의 최적공정운영은 전문가의 경험에 의존하여 많은 시행 착오를 거쳐 수행되고 있다[1].

본 논문에서는 이산사건 발생으로 공정에 중대한 변화를 일으킬 수 있는 변경점을 관리할 수 있도록 공정 중 발생하는 이산사건을 모델링하였다. 또한 Run-to-Run control을 통하여 연속적으로 공정 진행중인 Run의 공정조건을 최근 진행한 공정 데이터를 수집하고 연속적인 공정 진행recipe를 변경하여 공정 throughput 및 공정 quality향상을 시뮬레이션하였다. 2장에서는 이산적으로 발생하는 반도체 제조공정을 CPN으로 모델링하고 3장에서는 적응형 공정관리모델 프레임 워크를 제안하고 4장에서는 최적공정운영 관리 모델을 시뮬레이션 사례를 기술

\* 고려대학교 컴퓨터학과

하였다.

## 2. CPN을 이용한 이산사건 모델링

반도체의 공정변화에는 processing error, rework requirement, preventive maintenance, tool failure, batch based processing, sequence dependant setup 등 이산적으로 발생하는 사건이 공정에 중대한 변화를 일으킬 수 있다. 이러한 이산사건은 상태변화가 시간에 의해 유도되지 않고 상태의 전이가 사건에 의해 유도되는 시스템이다. 이러한 시스템을 모델링하는데는 이산사건 시뮬레이션, Markov Model, Queuing Model, Petri-Nets등을 이용하는데 본 논문에서는 컬러드 페트리 넷을 이용하여 반도체 제조공정을 설비를 기준으로 모델링 하였다[2].

### 2.1 컬러드 페트리 넷(CPN)

CPN의 기본정의와 표기법은 다음과 같다.

정의1 : 컬러드 페트리 넷 즉, CPN은 6가지로 구성된 튜플이다.

CPN = {P, T, C, I, I', M<sup>0</sup>} 여기서

- 1) P는 플레이스의 유한집합
- 2) T는 트랜지션의 유한집합, P ∩ T = ∅,
- 3) C는 PUT로부터 정의된 유한집합인 칼라함수,
- 4) I : P × T → N 후방위 입력함수,
- 5) I' : P × T → N 전방위 입력함수,
- 6) M<sup>0</sup> : P → N 초기마킹상태

여기서 플레이스는 시스템의 상태 혹은 조건을 나타내며 그림1에서 원으로 표시한다. 트랜지션은 시스템의 상태를 변화시키는 동작을 나타내며 그림1에서 선분으로 표시한다. 아크는 흐름을 나타내며 화살표로 표시하고 토큰은 플레이스 조건의 진위 또는 시스템의 가용자원을 나타낸다. 토큰은 시스템의 동적이며 병행적인 동작의 특성을 나타내기 위해서 사용된다. 동작이 일어나도록 하는데 필요한 조건을 만족할 경

우 플레이스에 토큰을 위치시킴으로써 표현한다. 트랜지션은 점화되면 자신의 각 입력 플레이스로부터 토큰을 하나씩 제거하고 각 출력 플레이스에 토큰을 하나씩 첨가한다. 따라서 토큰의 수와 위치는 패트리넷을 실행하는 동안 바뀌게 된다.

### 2.2 반도체 시스템의 CPN을 이용한 이산사건 모델링

그림1 에서 표현한 프로세스 툴 CPN은 한 설비단위의 행위를 표현한 것이다. 특별히 배칭, 셋업, 툴문제, 프로세싱 에러, 재작업, 예방정비

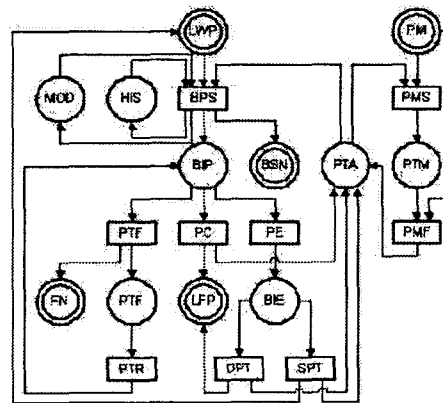


그림 1 프로세스 툴 CPN

표1 Process Tool CPN의 Place 정의

Name	Interpretation
LWP	Lot Waiting Processing
HIS	History
MOD	Mode
BIP	Batch in processing
FN	Failure notification
PTF	Processing tool failed
LFP	Lot finished processing
BSN	Batch start notification
BIE	Batch in error
PTA	Process tool availability
PM	Preventive maintenance
PTM	Process tool in maintenance
BPS	Batch processing start
PTF	Process tool failure
PTR	Process tool repair
PC	Process completion
PE	Process error
DPT	Different process tool
SPT	Same process tool
PMS	Preventive maintenance start
PMF	Preventive maintenance finish

등의 이산 사건을 반도체 프로세스 툴의 관점에서 표현하고 있다[3].

[3]에서 언급하고 있는 명세에 통계적 공정관리(Statistic Process Control)개념을 추가하여 그림2와 같이, 본 연구에 맞는 CPN을 구성하였다.

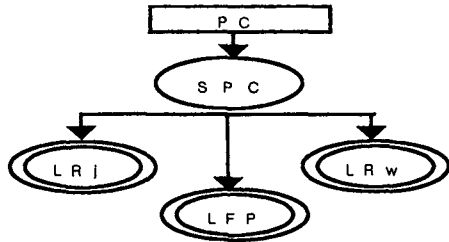


그림2 SPC추가된 프로세스 툴 CPN

두 개의 원으로 구성된 것은 상위의 시스템(프로세스 관리기 등)과 메시지를 교환하는 토큰을 가진 플레이스이다. 새로운 로트가 프로세스 툴에 도착하고 현재의 툴의 상태 및 배치작업 상태를 만족하면 기존의 프로세스 툴의 히스토리를 점검하고 셋업시간을 참작하여 진행하는 정상적인 프로세스가 진행이 된다. 마지막에 배치 하나의 작업은 정상적인 프로세스 종료(PC), 프로세스 에러(PE), 프로세스 툴 문제(PTF)로 나뉘어지고 프로세스 종료(PE)가 되면 SPC에 의해 폐기, 재작업, 작업종료로 나뉘게 되고 이러한 내용은 MOD 플레이스에 의해  $m_s$ (성공),  $m_e$ (에러),  $m_r$ (실패)의 값들 중 하나를 킬러로 배치 프로세싱이 초기화 될 때마다 수정된다. 공정이 완료(PC)된후 공정의 종류에 따라서 SPC가 작동하며 결과에 따라서 폐기(LRj), 재작업(LRw), 공정종료가 발생한다.

### 3. 적응형 프로세스 관리모델 구조

기존에 구축된 레가시 시스템에 이산사건 모델링과 프로세스 관리모델을 기반으로 적응형 프로세스 관리모델의 구조를 그림3 과 같이 제안하였다. 시스템의 구조는 레가시 시스템, Adaptive Process Agent로 구성되어 있다. 기존의 Legacy system에 Agent를 추가하여 이산사건

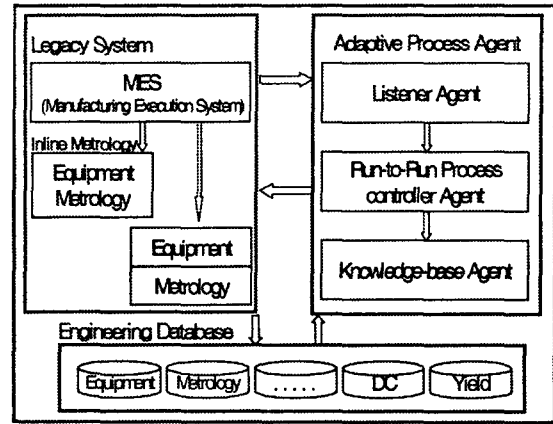


그림 3 적응형 프로세스 관리 모델

발생시 Listener Agent를 통하여 발생된 데이터를 분류하고 전달하며 Run-to-Run Process Controller Agent에 의해 최적의 공정 recipe를 선정하고 Knowledge-base Agent를 통해서 지능적으로 분류된 이산사건에 대한 데이터를 저장하여 공정 input parameter에 연관시킬 수 있도록 그림3과 같이 적응형 프로세스 관리모델을 구성하였다.

## 4. Adaptive Process Control Model 구축 및 공정적용결과 비교

### 4.1 최적의 공정관리 모델 구축

반도체 공정중 에서 Chemical Mechanical Polishing(CMP)공정은 디자인 룰 감소 및 공정 레이어 증가에 따라 중요도와 적용공정이 증가하고 있다[1]. 공정의 중요도가 증가하면서 이전의 SPC에 의한 output variation이 독립적인 stationary processes에 적용되는 반면, run-to-run관리는 output variations이 상관관계가 있는 drifting processes를 보상토록 구성 되어 있다. 그림4 은 Run-to-Run controller를 나타내고 있다. 기존의 SPC에 의한 process output을 통한 공정관리에 설비의 변화에 따른 변화값을 보상하여 적용하였다.

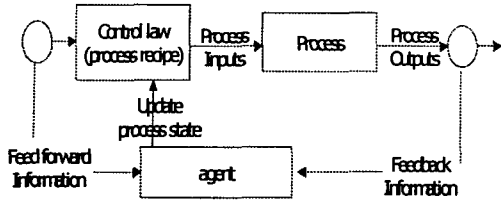


그림 4 Run-to-Run Controller System Process Flow

각 run 마다 sample을 확인한 후에 main을 진행하는 CMP 공정은 head 자체 및 head to head removal rate (R/R) variation과 CMP 전 CVD 두께 variation으로 인하여 main CMP 진행을 위한 정확한 time의 예측이 어렵기 때문에, 양산 CMP 공정의 효율성을 저하시키며 산포 관리도 어렵게 하는 문제점을 가지고 있다. 이러한 문제에 대해 Exponentially Weighted Moving average algorithm (EWMA)을 이용하여 sample 계측공정 없이 CMP time을 정확히 예측할 수 있도록 적용되었다[4].

[Eq.1]

$$RR(n) = \frac{([PreTox(n) - PostTox(n)] + DV)}{Time(n)}$$

$$T(n) = \frac{([PreTox(n) - Target] + A)}{RR}$$

$$RR = RR(n-1) * 0.5 + RR(n-2) * 0.3 + RR(n-3) * 0.2$$

[Eq1]은 진행 (n)번째 진행 run의 두께 변화량 (PreTox-PostTox), CMP time 및 진행 device 특성값 DV를 이용하여 R/R를 구하는 방법을 보여준다[5].

sample wafer를 이용한 공정관리에서 Run-to-Run관리로 전환을 통해서 그림5 와 같

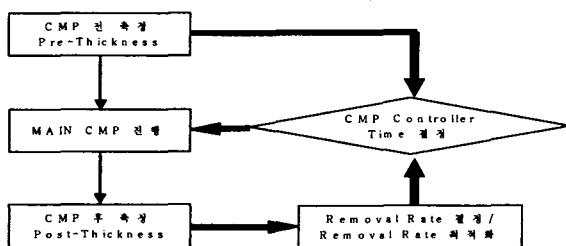


그림 5 CMP 공정관리 실례

이 전 측정의 결과의 feedforward방법과 후 측정의 feedback data의 계산으로 polishing time을 계산하였다.

## 4.2 공정 적용 결과

### 4.2.1 Thoughtput

sample wafer를 이용한 공정관리시 CMP 공정 진행하는 경우 CMP장비 Polishing 공정 진행시간(40-50분/run), film thickness 계측공정 진행시간(5-10분/run), sample wafer의 CMP, post-CMP cleaning시간(25-30분)의 시간이 소요된다. 결국 sample wafer의 skip으로 30~40%의 throughput이 향상되었다.

### 4.2.2 Uniformity

아래의 표2 와 같이 normal로 진행된 공정보다 system적용으로 인해 sample skip을 적용한 device에서 uniformity가 향상됨을 보여준다. 특히 normal공정은 sample확인후에 CMP를 진행하지만 CMP time 오차와 operaor의 추가적인 오차로 over polishing, under polishing에 의한 run rework, reject등이 발생한다.

표2 A,B,C device에 대한 sample skip CMP 공정과 sample 확인에 의한 normal CMP 공정의 uniformity 비교

LTLNU (%)	A	B	C
Normal CMP	2.64	2.63	2.85
Sample skip	1.91	1.95	2.31
비교	0.73%개선	0.68%개선	0.54%개선

### 4.2.3 공정능력지수 (Cpk)

그림6 과 같이 Feedback, Feedforward값을 적용한후 Cpk값이 적용전 Cpk = 0.9741, 적용후 Cpk = 0.9753으로 개선된 것을 알 수 있다.

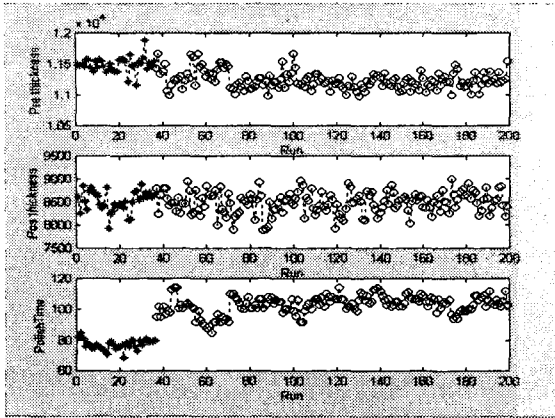


그림 6 Feedback control 전,후 thickness비교

이로써 sample 공정 skip에 의한 시스템의 적용이 단순히 throughput을 향상 시키는것외에도 공정의 uniformity, Cpk를 향상시킴을 알 수 있었다. system의 구축으로 sample skip에 의한 CMP run to run control을 실현시켰다. 적용된 algorithm은 진행된 run data로부터 blanket wafer R/R를 계산해주고, 얻어진 R/R data를 효과적으로 최적화하여 sample을 skip하여도 정확한 CMP time을 예측해주었다. 공정에 적용함에 있어서도 기존 CMP 공정보다 30% 정도의 throughput 향상과 25%의 산포 개선을 확인하였다. 기존 system의 interlock mode를 설정하여 실시간 설비의 상태를 monitoring 할 수 있었다.

## 5. 결론 및 향후 연구방향

공정진행시 공정 전문가에 의해 시행착오로 진행되고 있는 반도체 공정에 이산사건을 모델링하였고 monitoring wafer, run wafer, blanket wafer에 대한 removal amount 변화를 통하여 removal rate에 영향을 미치는 polishing time과 thickness간의 예측 model을 개발하고 이를 기

준으로 정확한 polishing time을 계산하여 CMP 공정 진행후의 Post thickness uniformity 개선 및 sampling 작업방법의 제거를 통한 throughput 향상을 위하여 개발한 Adaptive Process Control (APC) System 구축 및 적용결과를 보았다.

향후에는 이산사건으로 발생하는 지식을 기반으로 knowledge base를 구축하여 공정의 변화의 요인이 되는 공정 진행후 계측에 의한 알려진 데이터가 아닌 관리되지 않았던 설비의 input parameter의 관리를 지원할 수 있는 보다 근본적인 지식기반 적응형 공정관리모델 (Knowledge-based Adaptive Process Control model)을 개발하여 이산사건의 발생과 동시에 적용될 수 있도록 연구할 계획이다.

## 참고문헌

- 1) J.M Steingerwald et al., "Chemical Mechanical Microelectronic Materials", Wiley & Sons Inc., 1997.
- 2) K. Jensen. Coloured Petri Nets, volume 1. Springer-Verlag, NY, 2nd edition, 1997
- 3) J. Park, S. Reveliotis, D. Bonder, C. Zhou, J. Wu, and L.McGinnis. High-fidelity rapid prototyping of 300mm fabs through discrete event system modeling, Computers in Industry, 2001
- 4) W. Jarrett Campbell Stavy K. Firth Anthony J. Toprac "A Suvey of Run-to-Run Control Algorithms", Yield Dynamics.INC 2001
- 5) J. D. Lee and B. Y. Yun, "New Sample Skip Algorithm based on Variable Removal Rate in CMP Process",December,Samsung Technical Report, 1999