P-1

반도체/부도체/금속을 이용한 Diode 특성

한국과학기술연구원 이제형*, 전경인, 신경호
고려대학교 박상용, 이긍원
인하대학교 이병찬

Diode of type semiconductor/insulator/metal

Korea Institute of Science and Technology J. H. Lee*, K-I Jeon, Kyung-Ho Shin
Korea University S. Y. Park, K. Rhie
Inha University B.C. Lee

1. 서 론

최근 전자 spin의 특성을 이용한 소자 개발이 많은 주목을 받고 있다[1]. 반도체 내부에서 전자의 평균 자유행로가 수 ㎛에 달한다는 보고가 있어[2] 자성금속/ 반도체간의 접합을 이용한 자성 트랜지스터 개발 연구가 활발히 진행중이다[3]. 그러나 자성금속, 반도체 계면에서 발생하는 스핀 확산에 따라 자성금속의 스핀 값이 유지되지 못하는 현상이 있어[4], 터널링을 통한 스핀 주입이 반도체에 들어가는 스핀을 보존하기에 용이하다[5]. 따라서 본 실험은 일반적인 반도체와 금속간의 접합을 구성하여 schottky-barrier 특성이[6] 아닌 인위적으로 산화막 터널링 barrier를 형성하였고, 그 다이오드 특성을 관측하였다. 반도체와 금속에 따라 페르미 준위 및 밴드 갭이 달라, 접합은 diode 특성을 갖게되며, 또한 반도체의 종류에 따라 역방향과 순방향이 결정되어진다.

2. 실험방법

시료의 제작은 2inch, 6gun sputter 장비를 사용하여, base pressure를 5×10^{-8}Torr이하로 하여 증착하였고, Si, GaAs/Al_2O_3(x)/Metal(6nm)/Ta(5nm)의 구조로 제작되었다. 기본적인 시료의 모양은 TMR시료의 형태를 가지며, CPP로 측정되었다. 접합의 크기는 50x50 um^2으로 photo lithography를 사용하여 제작하였다. 기판으로 사용된 반도체는 p-type Si과 n-type GaAs기판을 사용하여 IV특성을 비교하였고, p-type Si기판을 사용하여 Al의 두께를 1.4, 1.6, 1.8, 2.0 nm로 제작하여 부도체 두께에 따른 IV 특성을 관측하였다. 또한 금속의 종류를 자성체(NiFe, CoFe)와 일반 금속(Cu)을 사용하여 그 특성을 관측하였다.

3. 실험결과 및 고찰

Si, GaAs/Al_2O_3(x)/Metal(6nm)/Ta(5nm)의 시료에서 나타나는 특성은 기본적으로 반도체와 자성체의 에너지 밴드 차이와 전도전하의 종류에 따라 나타나는 특성이다. Fig. 1.은 p-type과 n-type 반도체의 IV 곡선이다.[7] 본 실험에서 모든 전압은 금속에 양의 전압을 인가하고 측정하였다. 그리고 반도체의 conduction band edge가 금속의 Fermi 준위보다 높고[8], n-type의 경우 carrier가 전자이므로 n-type 반도체(GaAs)인 경우에는 금속이 반도체에 대해 양의 전압을 인가할 경우가 순방향이 되고, p-type 반도체(Si)의 경우에는 음의 전압이 인가 될 때가 순방향이 된다.

Fig.2. 는 금속의 종류에 따라 얻은 IV특성 곡선으로 금속을 자성체와 일반 금속으로 대체하여 실험하

였을 때, 큰 차이가 없음을 관측하였다. 이는 단순히 똑같은 반도체의 밴드 갭에 금속층의 Fermi 준위변화에 의한 효과로 분석할 수 있다. Fig. 3. 은 산화막 두께에 따른 IV특성 곡선으로 $Al_2O_3(x)$의 두께가 증가할수록 터널링 전류가 작아져, 순방향과 역방향에서 모두에서 저항이 증가하고 IV특성이 향상됨을 알 수 있다. 이는 산화막의 두께가 두꺼워 질수록 효과적인 산화막의 barrier 높이가 증가하여 다이오드 특성이 향상되었다고 볼 수 있다. 이는 두께에 따라 Threshold 전압이 증가하는 것으로 알 수 있다.
또한, Si을 반도체로 사용한 경우 Si의 자연 산화된 SiO_2를 제거하지 않고, 그대로 남겨둔 채 제작한 시료에서 오히려 더 나은 IV특성 곡선을 얻었다. 그 이유는 Si 경우 Al의 확산이 쉽게 일어나서 Si과 Al 사이의 계면 섞임이 이루어진 상태이므로 산소플라즈마로 명확한 Al산화막 형성이 불가능하였고, 따라서 산화막의 유효 barrier 높이가 작아져서 다이오드 특성 곡선이 악화되었다고 볼 수 있다.

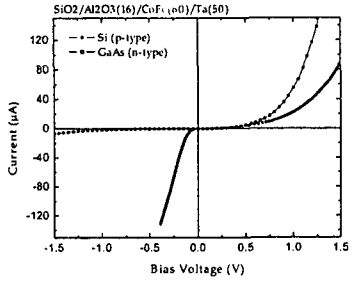

Fig. 1. Bias dependence of FM/Semiconductor for p-type and n-type substrates

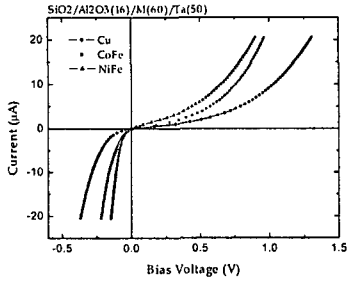

Fig. 2. Bias dependence of different metal electrodes (CoFe, NiFe, Cu)

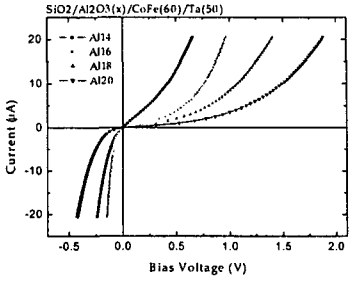

Fig. 3. Bais dependence of for different Al thickness

4. 결 론

본 연구에서 반도체와 금속의 접합에 barrier 층을 삽입함으로써 schottky-barrier 특성보다 우수한 자성금속/반도체 diode를 제작하였고, 이 실험을 기반으로 자성금속의 스핀을 ballistic하게 반도체에 주입할 수 있는 방법을 제시하였다. 이 실험결과를 토대로 스핀 다이오드, 스핀 트랜지스터의 제작이 더욱 활성화될 것으로 기대된다.

5. 참고문헌

[1] G. A. Prinz, Science 282, 1660 (1998)
[2] J. M. Kikkawa and D. D. Aschalom, Phys. Rev. Lett. 80, 4313 (1998)
[3] D. J. Monsma, R. Vlutters and J. C. Lodder, Science 281, 407 (1998)
[4] G. Schmidt, D. Ferrand, and L. W. Molenkamp, A. T. Filip, and B. J. van Wees, PR B 62 R4790 (2000)
[5] E. I. Rashiba, PR B 62, R16267 (2000)
[6] A. Hirohata, Y. B. Xu, C. M. Guertler, and J. A. C. Bland, J. Appl. Phys., 85, 5804(1999)
[7] A. Hirohata, Y. B. Xu, C. M. Guertler, and J. A. C. Bland, *Phys. Rev. B.* 63 104425 (2001)
[8] M W J Prinst, H van Kempent, H van Leukent, R A de Groott, W Van Roy and J De Boeckt J. Phys. condens. Mat. 7 9447(1995)