

# DC/SFQ 회로의 시뮬레이션 및 작동

박종혁, 정구락, 임해용, 한택상, 강준희  
한국광기술원  
인천대학교

## Simulation and Operation of DC/SFQ Circuit

Jong-Hyeok Park, Ku-Rak Jung, Hea-Ryong Lim, Taek-Sang Hahn, JoonHee Kang  
Korea Photonics Technology Institute, Gwangju, Korea  
Department of Physics, University of Incheon, Korea

jhpark@kopti.re.kr.

**Abstract** - The purpose of a superconductive DC/SFQ circuit is to produce a controlled number of picosecond single flux quantum pulses at the output when a slowly changing DC current is applied to the input. In this work, we have designed and simulated a DC/SFQ circuit based on Nb/AIO<sub>x</sub>/Nb Josephson junction technology. From the simulation, we could obtain the margins for various circuit parameters. And also we have successfully operated a DC/SFQ circuit which was fabricated with the same design. The margin for the input bias current of the circuit was observed to be of  $\pm 60\%$ , which was very close to the simulated value.

### 1. 서 론

실리콘 반도체 트랜지스터를 기본소자로 이용한 디지털 전자공학 분야는 미세회로 제작기술의 발전에 따라 소자의 집적화는 물론 작동속도 면에서도 지난 수십 년 간 눈부신 발전을 지속하여 왔다. 그러나 앞으로도 이러한 발전 추세를 유지하기 위해서는 최소크기가 100nm 이하인 나노 소자 제작기술의 개발이 기본 조건으로 선행되어야 하며 설사 이러한 기술의 개발에 성공하여 소자의 초 고집적화가 이루어진다고 하더라도 소자 작동 시 발생하는 막대한 열[1] 때문에 작동속도 면에서는 최대 10GHz 이상 도달하기가 힘들 것으로 예측되었다[2].

반면에 초전도 조셉슨 접합을 이용한 단자속 양자(single flux quantum : SFQ) 디지털 소자는 그 작동속도가 최고 수백 GHz에 달하고 [3], 신호전압이 약 1mV로 반도체 회로에 비해 1/1000 수준으로 작아 소자의 발열문제가 없으므로 장차 반도체 소자를 대체 또는 보완 할 수 있는 가장 유력한 디지털 소자 제작기술로 평가 받고 있다.

본 연구에서는 초전도 Nb/AIO<sub>x</sub>/Nb 조셉슨 접합을 이용한 DC/SFQ 회로를 설계하고 시뮬

레이션을 통하여 각 회로 요소들의 마진을 계산하였다. 그리고 동일한 설계에 따라 제작된 DC/SFQ 회로의 작동을 직접 측정하였고, 또한 바이어스 전류(IBCJ1)의 마진 측정결과가 시뮬레이션을 통해 계산된 값과 정확히 일치함을 확인하였다. 이러한 DC/SFQ 회로는 초전도 ALU(arithmetic logic unit) 회로 내 논리 게이트의 작동, 데이터나 클럭 펄스의 발생 등 SFQ 디지털 회로에서 다양한 용도로 사용되는 중요하고도 기본적인 회로이다.

### 2. DC/SFQ 회로의 시뮬레이션 및 작동

#### 2.1 회로의 설계 및 작동원리

그림 1은 설계된 DC/SFQ의 등가 회로도이고 각 회로 요소들이 아래 표 1의 center 값을 가질 때 회로가 최상으로 작동한다. 그 작동원리를 살펴보면, 먼저 왼쪽 회로의 입력단자 ICD에 시간에 따라 천천히 변화하는 sine파 혹은 삼각파형의 전류를 가하면 자기적으로 결합된 두 개의 inductor LICD1과 LICD2에 의하여 오른쪽 회로의 BCJ21-BCJ11-LICD2 루프에 동일한 파형의 유도전류가 흐르게 된다.

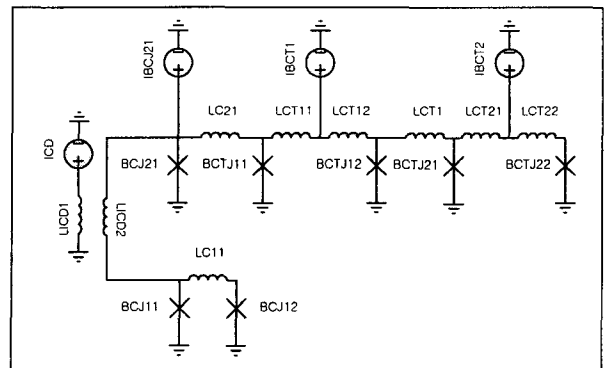


Fig. 1. Equivalent circuit of DC/SFQ.

처음 반주기에서는 조셉슨 접합 BCJ21 방향으로 흐르는 전류가 증가하여 그 값과 접합의 바이어스 전류 IBCJ1 값의 합이 접합 BCJ21의

임계전류를 넘는 순간 스위칭이 일어나며 SFQ 펄스가 발생한다. 이렇게 만들어진 펄스는 적당한 전류 값 IBCT1, IBCT2 등으로 바이어스 되어있는 BCTJ11, BCTJ12, . . . 등의 접합들을 연속적으로 스위칭 시키며 오른쪽의 출력단자로 이동한다. 이러한 SFQ 펄스를 직접 관측하려면 수십~수백 GHz 밴드 폭의 오실로스코프가 필요하므로 현실적으로 거의 불가능하고 보통은 T(toggled) flip-flop이나 RS(reset-set) flip-flop 회로를 이용한 SFQ/DC 회로를 사용하여 간접적으로 모니터링 하는 방법이 사용된다. 본 연구에서는 출력단자에 T flip-flop을 이용한 SFQ/DC 회로를 부차하여 펄스가 하나씩 입력될 때마다 직류전압이 변화하도록 하였다. 반대로 다음 반주기에서는 조셉슨 접합 BCJ11 방향으로 흐르는 유도전류가 접합의 임계전류를 넘게되면 스위칭이 일어나 SFQ 펄스가 발생하지만 출력단자에는 아무런 영향을 미치지 않으므로, 결국 입력신호의 한 주기마다 하나의 SFQ 펄스가 발생하여 출력단자 쪽으로 나가게 된다.

## 2.2 회로의 시뮬레이션 결과

본 연구에서는 조셉슨 접합을 포함한 회로의 시뮬레이션 소프트웨어인 WRSPICE를 이용하여 위에서 설명한 DC/SFQ 회로에 대한 시뮬레이션을 수행하였다. 표 1은 그 결과로 얻어진 각 회로 요소들의 작동범위 및 마진 값을 나타낸 것으로 바이어스 전류 및 접합 임계전류의 단위는 mA, inductance의 단위는 ph(pico Henry)이다.

Table 1. Margins obtained from WRSPICE simulation for the circuit parameters of DC/SFQ

	Center	Low	High	margin (-)%	margin (+)%
IBCJ21	0.19	0	0.39	-100.0	105.3
IBCT1	0.5	0.2	0.8	-60.0	60.0
IBCT2	0.58	0.28	0.88	-51.7	51.7
LC11	3	0	6	-100.0	100.0
LC21	3	0	6	-100.0	100.0
LCT1	2.1	0.1	4.1	-95.2	95.2
LCT11	1.25	0.05	2.45	-96.0	96.0
LCT12	0.85	0.05	1.65	-94.1	94.1
LCT21	1.1	0	2.2	-100.0	100.0
LCT22	1.1	0	2.2	-100.0	100.0
LICD1	11.8	4.2	17.6	-64.4	49.2
LICD2	3.5	0.9	6.5	-74.3	85.7
BCJ11	0.28	0.17	0.46	-39.3	64.3
BCJ12	0.196	0.046	0.386	-76.5	96.9
BCJ21	0.238	0.038	0.438	-84.0	84.0
BCJT21	0.392	0.092	0.692	-76.5	76.5
BCTJ11	0.28	0.03	0.52	-89.3	85.7
BCTJ12	0.392	0.092	0.692	-76.5	76.5
BCTJ22	0.392	0.122	0.692	-68.9	76.5

회로는 보통 각 요소의 center 값 부근에서 가장 안정적으로 작동하고 low 이하나 high 이상이 되면 작동하지 않는다. 마진은 center 값을 기준으로 작동 가능한 범위를 백분율로 표시한 수치로 최소 마진이 BCJ11의 39.3%로 회로

설계가 대단히 우수함을 알 수 있다.

## 2.3 회로의 작동 측정 결과

DC/SFQ 회로의 동작에 대한 오실로스코프 측정 결과를 그림 2에 나타내었다. 그림상의 아래 파형은 ICD 단자에 인가한 입력신호로 HP33120A function/arbitrary waveform generator를 사용하여 10KHz의 sine파를 burst 모드로 입력하였다. 위의 파형은 출력신호로 그림에서 보듯이 입력신호의 한 주기마다 출력신호의 전압레벨이 스위칭하여 DC/SFQ 회로가 정확히 작동함을 알 수 있다. 그리고 입력신호가 없는 오른쪽 부분에서는 출력신호 또한 나타나지 않음을 확인하였다. 회로 작동실험을 통하여 직접 측정된 바이어스 전류 IBCT1의 마진은  $\pm 60\%$ 로 시뮬레이션 결과와 정확히 일치하였다.

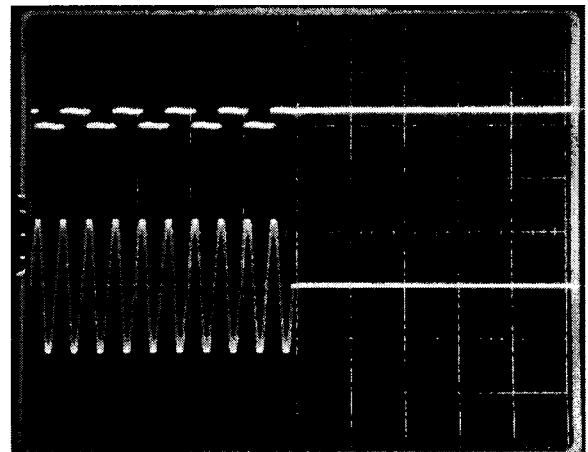


Fig. 2. Operation of the DC/SFQ circuit

## 3. 결 론

초전도 Nb/AIO<sub>x</sub>/Nb 조셉슨 접합을 이용한 DC/SFQ 회로를 설계하고 시뮬레이션을 통하여 각 회로 요소들의 마진을 계산한 결과 최소 마진이 39.3%로 대단히 우수하게 나타났다. 그리고 동일한 설계에 따라 제작된 DC/SFQ 회로를 성공적으로 작동하였고, 바이어스 전류 IBCT1의 마진 측정결과가 시뮬레이션을 통해 계산된 값과 정확히 일치함을 확인하였다.

## [참 고 문 헌]

- [1] L. Gwenapp, "Digital 21264 sets new standard", *Microproc. Report* 10, no.14, 1996
- [2] U.S. Semiconductor Industry Association, *The National Technology Roadmap for Semiconductors*, 1997
- [3] W. Chen, A. V. Rylyakov, V. Patel, J. E. Lukens, and K. K. Likharev, "Rapid single flux quantum T-flip-flop operating up to 770 GHz", *IEEE Trans. Appl. Supercond.* 9, 3212-3215, 1999