
하드웨어 유전자 알고리즘을 이용한 무어 머신의 복제

권혁수^{*} · 박세현^{*} · 이정환^{*} · 노석호^{*} · 서기성^{**}

*안동대학교 전자정보산업학부

**미시건 주립대학교

The clone of Moore machine using Hardware genetic algorithm

Hyuk-soo Kwon^{*} · Se-hyun Park^{*} · Jeong-hwan Lee^{*} · Seok-ho Noh^{*}

Ki-sung Se^{**}

^{*}School of Electronic and Information Industry, Andong Natl. University

^{**}Michigan State University

E-mail : xthink@anu.ac.kr

요약

본 논문은 새로운 무어 머신을 복제하는 진화 하드웨어를 제안하였다. 제안된 진화 하드웨어는 FPGA 상에서 효과적인 파이프라인, 병렬처리와 Handshaking을 구현했다. 유전자 알고리즘은 다양한 응용 분야의 NP 문제를 해결하는 방법으로 알려져 있으나 긴 계산 시간이 요구되기 때문에 하드웨어 유전자 알고리즘이 최근 관심사가 되고 있다. 기존의 하드웨어 유전자 알고리즘은 고정 길이의 염색체를 사용하지만 제안된 진화 하드웨어는 가변 길이의 염색체를 사용한다. 실험 결과는 제안된 진화 하드웨어가 무어 머신을 복제하는데 있어 적합함을 알 수 있다.

ABSTRACT

This paper proposes a new type of evolvable hardware for implementing the clone of Moore State machine. The proposed Evolvable Hardware is employed efficient pipeline parallelization, handshaking mechanism and fitness function in FPGA.

Genetic Algorithm(GA) has known as a method of solving NP problem in various applications. Since a major drawback of the GA is that it needs a long computation time, the hardware implementation of Genetic Algorithm is focused on in recent studies. Conventional hardware GA uses the fixed length of chromosome but the proposed Evolvable Hardware uses the variable length of chromosome by the efficient 16 bit Pipeline Unit.

Experimental results show that the proposed evolvable hardware is applicable to the implementation of the clone for Moore State machine

키워드

진화하드웨어, 하드웨어 유전자 알고리즘, 유전자 알고리즘, FPGA, 무어 머신

I. 서 론

진화 하드웨어(Evolvable Hardware)는 환경의 변화에 적응하여 스스로 최적의 회로로 재구성이 가능하여 결합 허용 시스템, 저전력 시스템, 적응 시스템, 회로 설계 등에 대한 새로운 접근 방법으로 제시되고 있다.[1] 진화 하드웨어에 일반적으로 적용되는 알고리즘인 유전자 알고리즘은 개체에 대한 진화 연산과 적합도 평가를 병렬적으로 수행할 수 있으므로 병목 지점으로 작용하는 접합도 평가에서 소모되는 시간을 단축시킬 수 있다.[2]

본 논문은 새로운 무어 머신(Moore Machine)을 복제하는 진화 하드웨어를 제안한다.

제안된 진화 하드웨어는 FPGA 상에서 효과적인 파이프라인, 병렬처리와 Handshaking을 구현한다.

무어 머신에서의 출력은 내부 상태의 함수로 구현됨으로 입력에 따른 출력 상태를 학습시키면서 상태 기계의 내부 복제에 대해 연구해 보았다. 그리고 상태의 변화에 따른 세대수와 적합도의 관계를 고찰했다.

논문 구성은 다음과 같다. II장에서는 진화 하드웨어 위한 하드웨어 유전자 알고리즘 설계에 대해 설명하며, III장은 무어 머신 복제의 실험과 고찰을 다루고, IV장은 연구의 결과를 보여준다.

II. 하드웨어 유전자 알고리즘 설계

구현한 하드웨어 유전자 알고리즘은 FPGA상의 진화 하드웨어이며 블록다이어그램은 그림 1과 같다.

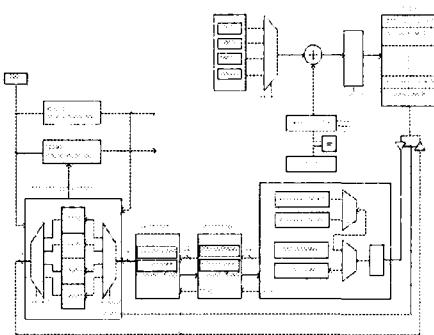


그림 1. 하드웨어 유전자 알고리즘의 블록다이어그램

설계된 하드웨어 유전자 알고리즘은 FPGA(EPF10K100ARC240)을 사용하여 효과적인 16Bit 파이프라인 병렬처리 적용 및 Handshaking을 구현했다. 또한 가변 길이의 염색체를 적용하여 기존의 진화 하드웨어와는 다르게 다양한 염색체 연산을 수행할 수 있다.

구현된 알고리즘은 정상상태의 모델로서 토너먼트 모델을 함께 사용했다. 부모개체를 랜덤(Random)하게 선택하고 교배와 돌연변이를 통해 자손 개체를 생성하며 적합도 평가를 통해 우성형질과 열성형질을 결정한 다음 우성형질이 부모개체를 대체하게 된다.

그림 2.은 FPGA 내에 구현된 적합도 회로이다. 유전자 조작에 필요한 교배와 돌연변이 그리고 적합도 평가에 이르기까지 다양한 연산이 모두

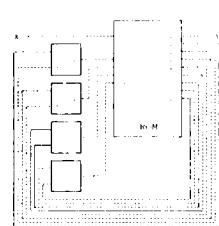


그림 2. 적합도 평가 회로

16Bit 단위의 파이프라인 모듈로 처리하므로 기존의 연산 모듈보다 크기가 작고 구현이 쉽게 되어 있다. 그리고 2개의 16Bit 염색체를 동시에 처리할 수 있게 이중 구조로 설계되어 있기 때문에 수행 속도가 빠르다.

III. 무어 머신(Moore Machine)의 복제

출력이 오직 상태에 의존하는 복제 대상 무어 머신은 그림 3과 같다.

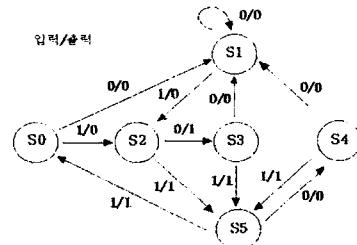


그림 3. 복제대상 무어머신

FPGA 내의 진화 하드웨어에 무어 머신의 입출력을 학습시키고 진화시킨 결과, 복제된 적합도 100%의 염색체를 그림4와 같이 얻을 수 있었다.

1	0	0	1	1	0	0	0	1	0	0	0	0	0	0	0
0	1	0	1	0	0	0	1	1	1	0	0	0	0	0	0
0	0	1	0	0	0	0	0	0	0	1	1	1	1	1	1
1	0	1	1	0	1	0	1	0	1	0	1	1	1	1	1
1	1	0	1	0	1	0	0	0	0	1	0	1	0	1	0
0	0	1	0	0	0	1	0	0	0	0	0	1	0	0	0
0	1	0	0	0	0	0	1	0	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	0	0	0	0	1	0
1	0	1	0	0	0	0	0	0	1	0	0	1	0	1	0
1	1	0	1	0	0	0	0	0	0	1	0	0	0	1	0
0	0	0	1	0	0	0	0	0	0	0	1	1	1	1	1
0	0	0	0	1	0	0	0	0	0	0	1	1	1	1	1
1	1	0	0	1	0	0	0	0	0	0	1	1	1	1	1
0	0	0	0	0	1	0	0	0	0	0	1	1	1	1	1
0	0	0	0	0	0	1	0	0	0	0	1	1	1	1	1
0	1	1	0	0	0	0	0	0	0	0	0	1	1	1	1
1	1	1	0	0	0	0	0	0	0	0	0	1	1	1	1

그림 4. 적합도 100% 염색체

복제 과정에서 가변적인 조건을 통해 얻은 최적의 조건은 교배율 80%, 돌연변이 1%에서 세대수 334에서 적합도 100%를 얻을 수 있었다.

그림 5는 세대수에 따른 적합도 및 적합도평균의 관계를 나타낸다.

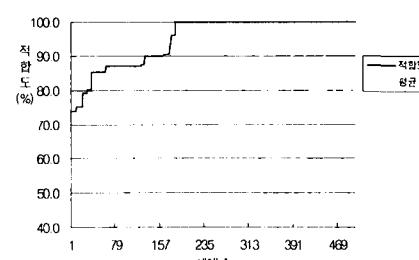


그림 5. 적합도와 세대수와의 관계

그림 6은 하드웨어 검정을 위해 선택된 염색체를 이용한 시뮬레이션이다.

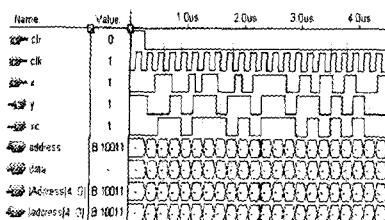


그림 6. VHDL을 이용한 시뮬레이션 결과

또한 상태수의 변화에 따른 하드웨어 유전자 알고리즘의 복제능력을 실험해 보았다. 그림 7은 실험에서 사용한 복제 대상 실험 모델이며, 이 실험에서도 적합도 100%의 복제를 얻을 수 있었다.

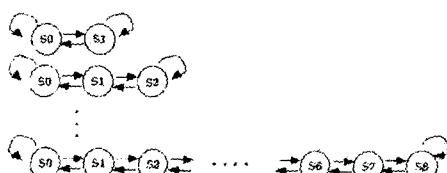


그림 7. 상태수 증가 복제 대상 실험 모델

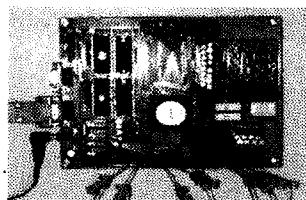


그림 8. 하드웨어유전자알고리즘 보드

그림 8은 실험에 사용된 진화 하드웨어 보드이다. 그림 9은 하드웨어 유전자 알고리즘으로 얻은 상태수의 변화에 따른 적합도 100%에서 세대수 그래프이다. 내부 상태가 1 개에서 9개를 가진 무어머신 복제에서 우수한 복제 능력을 발휘했다.

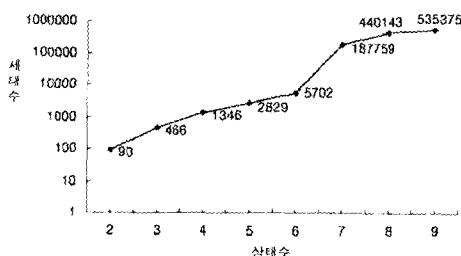


그림 9. 상태수에 따른 적합도 100%의 세대수그래프

그래프에서 보는 바와 같이 상태수의 증가 변화에서 적합도 100%의 복제를 위해서는 상태수의 변화에 비해 세대수의 급격한 증가를 확인할 수 있었고 학습을 위한 많은 수의 랜덤 입출력이 필요하다는 것을 확인했다.

IV. 결 론

본 논문은 새로운 무어 머신을 복제하는 진화 하드웨어를 제안하였다. 제안된 진화 하드웨어는 FPGA (EPF10K100ARC240)상에서 효과적인 파이프라인, 병렬처리와 Handshaking을 구현했다.

기존의 하드웨어 유전자 알고리즘은 고정 길이의 염색체를 사용하지만 제안된 진화 하드웨어는 가변 길이의 염색체를 사용한다.

무어 머신의 복제 실험 결과에서 제안된 진화 하드웨어는 적합도 100%의 복제를 했다.

구현한 진화 하드웨어는 내부 상태가 1개에서 9개를 가진 무어머신 복제에서 우수한 복제 능력을 발휘했다. 그러나 상태의 수의 증가에 따른 적합도 100% 복제를 얻기 위해서는 급격한 세대수의 증가를 고려해야하고 많은 수의 랜덤 입출력이 필요하다는 것을 확인했다.

참고문헌

- [1] Paul Layzell, The 'Evolvable Motherboard' A Test Platform for the Research of Intrinsic Hardware Evolution, Cognitive Science Research Paper 479, 1998
- [2] Koza, John et al, Evolving computer programs using rapidly reconfigurable field programmable gate arrays and genetic programming, Proceeding of the ACM Sixth International Symposium on Field Programmable Gate Arrays. New York, NY:ACM Press. pp 209-219, 1998