

형광등용 전자식 안정기에서 수동 역율 보상회로의 특성 및 개선

박종연, 이혁순
강원대학교 전기공학과
전화 : 033-250-6292 / 핸드폰 : 019-9746-0511

Characteristic and Improvement of Passive PFC with Electronic Ballast for Fluorescent lamp

Jong-Yeon Park, Hyeok-Sun Lee
Dept. of Electrical Engineering, Kangwon University
E-mail : lhslove0515@hotmail.com

Abstract

In recent years, various power factor correction(PF-C) circuits for the electronic ballasts have been proposed. In this paper, we have studied several passive PFC and compared with their characteristics, used in the electronic ballast for fluorescent. Especially, Improved Valley Fill Circuit (IVF) and the circuit IVF PFC combined with Charge Pumping Capacitors(CPCs) have been reaserched for High Power Factor.

In conclusion, we have researched characteristics of Passive PFC and proposed the most effective PFC method.

I. 서론

현재 IEC에서의 1000-3-2 class D와 같은 국제 표준 기준의 채택으로 600W이하의 소형 전자기기를 대상으로 하여 전류 고조파 성분의 제한과 높은 역율 개선능력에 대한 요구가 점차 커지고 있다. 역율개선회로의 종류는 크게 수동형 방식과 능동형 방식으로 나눌 수 있다.[3] 능동형 방식으로는 보통 DC-DC 컨버터를 응용한 Boost 방식의 PFC를 들수있는데 이는 수동형에 비하여 DC link전압의 리플성분이 적고 crest factor가

적은 장점이 있지만 성능에 비해 생산가격이 높다는 단점이 있다. 수동형 방식으로는 인덕터와 캐패시터로만 이루어진 저역통과 필터를 이용하는 방식과 전압파형이 최고치의 1/2까지 떨어지는 밸리필(Valley-fill) 방식, 그리고 공진형 인버터의 전압이 고주파 교류형태로 변하는 것을 이용함으로써 입력전류를 전원전압과 같도록 유지시키는 전하펌프(Charge pump)방식이 있다. 수동역율방식은 능동형에 비해 crest factor가 높고 역율이 다소 떨어지는 단점이 있지만 저가로 높은 효과를 낼 수 있다는 장점이 있다.

본 논문에서는 현재까지 사용되어지고 있는 수동역율 개선회로중 valley-fill 역율개선회로를 중심으로 그 특성과 사용경향을 시뮬레이션 및 실제 실험을 통해 검증하였다. 또한 여러 가지 수동역율 개선회로의 동작 특성을 파악하여 그 문제점들을 실제 사용되어지고 있는 환경아래서 실험 및 분석하였고 이를 통하여 보다 효율적인 수동역율 개선회로를 연구, 제시하였다.

II. 각 수동역율회로의 특성 비교

현재 사용되고있는 수동역율개선회로는 크게 개선된 밸리필 역율개선회로, charge pump형 역율개선회로, 밸리필과 charge pump형이 결합된 회로로 나눌수 있다. 본 논문에서는 세종류의 수동역율회로를 중심으로

그 특성을 파악, 비교하였다. 본 논문의 구동주파수 45KHz~50KHz의 자러식 안정기와 형광등 32W T5 램프를 사용하여 실험하였다.

2.1 개선된 밸리필 역율 개선 회로

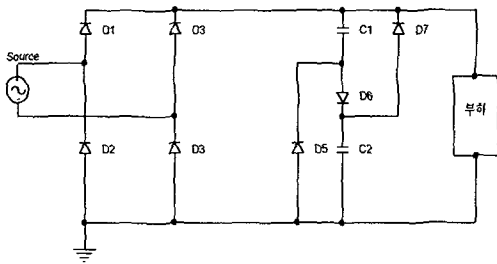


그림 1. 기본적인 밸리필 역율 개선 회로

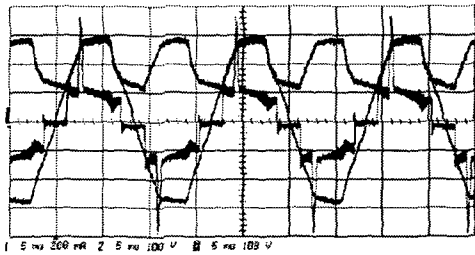


그림 2. 입력 전압, 입력 전류, DC Link 전압

그림 1은 기본적인 밸리필 회로를 나타낸 것이다. 기본적으로 정류다이오드를 통과한 전류는 입력전압이 DC link전압보다 클 때 만 순간적으로 흐르는 돌입전류의 형태를 나타낸다. 캐패시터 C_1 , C_2 는 DC link 전압의 최소값을 1/2로 유지시키면서 정류다이오드 도 통시 충전하여 입력전압이 DC link전압보다 작을 때 방전루프를 형성하여 전류를 유지시켜준다.[3] 그러나 그림 2에서 볼수 있듯이 여전히 돌입전류와 영전위 부근의 crossover distortion이 나타나 역율과 THD에 악영향을 미치고 있다. C_1 , C_2 는 22 μ F를 사용하였고 역율 0.89, THD 46%이다.

이를 개선하기 위하여 그림 3과 같이 전압 체배기와 저항을 첨가하였다. 전압 체배기는 C_1 , C_2 보다 매우 작은 값을 사용하여 crossover distortion시 입력전류를 보충해주는 역할을 한다. 또한 저항은 RC 시정수에 의해 캐패시터의 방전시간을 증가시켜 돌입전류를 방지한다.[3] 이러한 개선된 밸리필회로는 역율 0.97, THD 18%로 특성이 개선된다. 그러나 여전히 비교적

높은 THD와 입력전압의 절반에 해당하는 리플성분, 저항에서의 손실로 인해 시스템 및 램프에 악영향을 줄 수 있다. CB_1 , CB_2 는 1 μ F, 저항은 220 Ω 을 사용하였다.

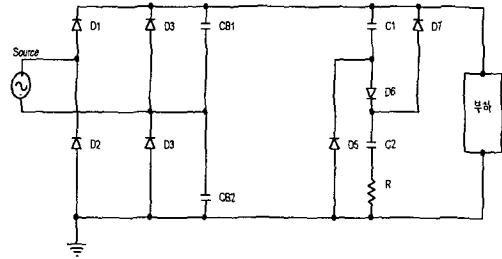


그림 3. 개선된 밸리필 역율 개선 회로

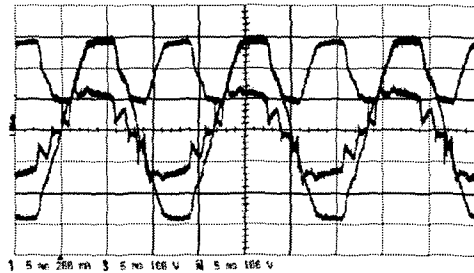


그림 4. 입력 전압, 입력 전류, DC Link 전압

2.2 에너지 tank에 의한 역율 개선 회로

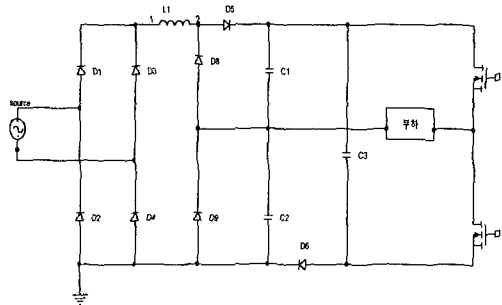


그림 5. 에너지 tank형 역율 개선 회로

이 역율개선 방법은 현재 국내 수동 역율개선 방법 중에서 가장 보편적으로 사용되어지고 있는 역율개선 방법이다. 그림 5의 L1은 입력전류를 유지시켜 출력측에 전달하는 역할을 수행하고 C_1 , C_2 는 에너지를 저장하여 다이오드를 통해 전달하는 방식이다. 그러나 밸리필과의 큰 차이는 전하펌프형과 유사하게 출력단의

고주파수에 의해서 에너지를 전달한다는 점이다. 또한 C_3 를 사용하여 입력전압의 리플을 최소화하였다.[3]

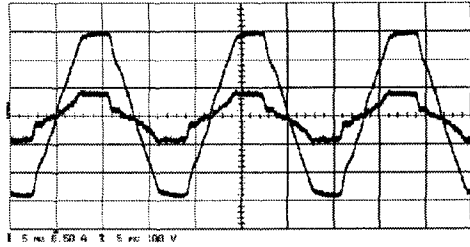


그림 6. 입력 전압, 입력 전류

이 회로의 전류는 그림 6과 같으며 역을 0.978, THD 18%이며 $C_1, C_2 = 7.5nF, L_1 = 2.1mH, C_3 = 10\mu F$ 를 사용하였다. 그림 7에서 알수 있듯이 출력단의 전압 리플성분이 작은것도 이 회로의 큰 장점중의 하나이다. 그러나 입력단의 L로 인해 실제 제작시 전체 크기가 커지고 비용측면에서도 좋지 않다.

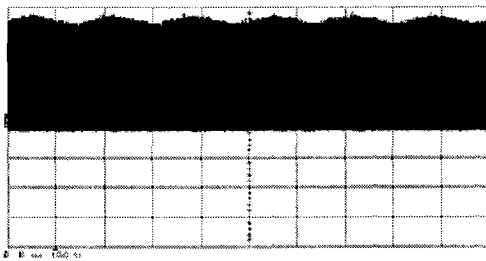


그림 7. 출력단 MOSFET 양단전압

2.3 새로운 밸리필과 전하펌프의 결합에 의한 역을 개선 회로

일반적으로 전하 펌프형 역을 개선 회로라함은 고주파 인버터부와 역을부에 캐패시터를 연결하여 입력전류가 흐르지 않을시 이 캐패시터를 통하여 고주파의 전류를 공급함으로써 역을을 개선하는 방식을 말한다.[3] 이러한 전하펌프와 밸리필회로의 결합을 새롭게 시도한 회로가 그림 8이다. 그림 8의 역을개선회로는 기본적으로 밸리필회로의 특성을 갖고 있으면서 결정적인 약점이었던 crossover distortion을 개선하였다. 이 회로는 입력전압이 DC link전압보다 클때는 전원에서 직접 전달되는 전류와 C_{p1}, C_{p2} 를 통하여 고주파 인버터단으로 전류가 흐르게된다. 그러나 입력전압이 DC link전압보다 작을 때, 즉 밸리영역에서는 C_{p1}, C_{p2} 에 의하여 전류가 전달되어 crossover

distortion영역을 보상해 주게 된다. C_v 는 전체적인

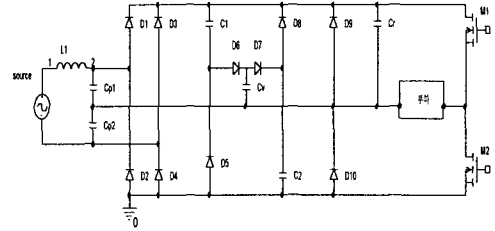


그림 8. 새로운 밸리필과 전하펌프의 결합회로

DC link전압을 작게해서 더 많은 전류가 입력단으로부터 공급될 수 있도록 하는 역할을 수행한다.[1]

C_{p1}, C_{p2}, C_v 의 값에 의하여 밸리전압 및 역을에 크게 영향을 주므로 값 선정시 매우 신중하게 선택하여야 한다.[1] 이 회로에 의한 역을은 0.99, THD 13%, 이며 $C_{p1}, C_{p2} = 15nF, C_v, C_f = 6.8nF, C_1, C_2 = 22\mu$ 를 사용하여 구현하였다. 이 회로의 특징은 고역율과 낮은 THD를 얻을 수 있지만 정밀한 캐패시터의 설정에 따른 제작상의 어려움이 있다. 그림 9는 입력전압, 전류의 파형을 나타낸 것이다. 그러나 그림 10에서 볼수 있듯이 전압리플이 다소 큰 단점이 있다.

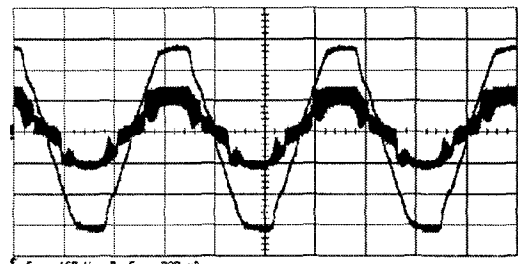


그림 9. 입력 전압, 입력 전류

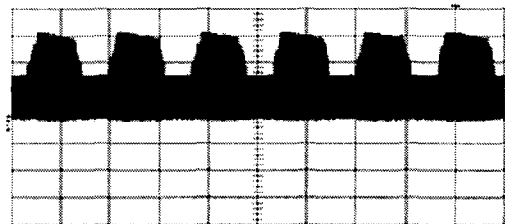


그림 10. 출력단 MOSFET 양단 전압

2.4 실험결과

표 1에서 알수 있듯이 각각의 역을개선회로가 약간의

표 1. 각 역율개선회로의 특성 비교

| | 역율 | THD | 장점 | 단점 |
|----------------|-------|-----|----------------------|-------------------------------|
| 밸리필방식 | 0.97 | 18% | 제작용이 | 저효율, 높은 THD, 큰 전압 리플 |
| 에너지 tank 방식 | 0.978 | 16% | 제작용이, 작은 전압 리플 | L에의한 크기 및 가격증가 |
| 밸리+전하 펌프 | 0.99 | 13% | 고역율, 낮은 THD | 제작 난해, 큰 전압 리플 |

다른 특징을 갖고 있다. 현재 대부분의 안정기에는 에너지 tank방식이 사용되고 있다. 원인은 밸리 전하 펌프형식의 제작상의 어려움에 있다고 할 수 있다. 밸리 전하펌프 방식은 다른 안정기에 비해 주파수에 따라 역율개선부의 제작이 완전히 틀려지고 정확한 캐패시터의 값을 찾기 어렵다. 그러나 이러한 밸리 전하펌프형 수동역율회로는 1에 가까운 역율과 13%이하의 THD를 유지할 수 있음을 알 수 있었다.

III. 결론

현재 안정기 개발에 있어서 역율보상 및 THD개선은 매우 중요한 관건이다. 이는 에너지절약 및 광원과 안정기의 수명에 지대한 영향을 끼치기 때문이다. 역율 개선회로 중 능동형은 성능은 우수하나 가격측면에서 큰 한계가 있다. 이에 따라 저가격으로 높은 성능을 발휘할 수 있는 수동 역율 개선회로의 개발이 필요하다.

본 논문은 여러 가지 수동역율 개선회로를 통하여 그 특성을 알아 보고 장단점을 파악했다. 개선된 밸리필 회로는 그 자체만으로는 비교적 낮은 역율과 높은 THD로 인해 현재는 잘 사용되지 않는다. 또한 대부분의 제품들이 밸리필 역율 개선회로와 밸리 전하펌프의 절충형이며 제작이 비교적 간단한 에너지tank형 수동 역율회로를 사용함을 알 수 있었다. 이로 인해 어느 정도의 역율과 THD는 보장되지만 그 한계가 있다. 따라서 밸리 전하펌프형 역율 개선회로에 의해서 $PF \geq 0.95$ 및 $THD \leq 15\%$ 을 실현할 수 있었다.

참고문헌

[1] Gyun Chae, Yong-Sik Youn and Gyu-Hyeong

Cho, "High Power Factor Correction Circuit using Valley Charge-Pumping for Low Cost Electronic Ballasts", IEEE, 1998

[2] Chin S. Moo, Ying C. Chuang, Ching R. Lee, "A New Power-Factor-Correction Circuit for Electronic Ballasts with Series-Load Resonant Inverter", IEEE Transactions on Power Electronics. Vol. 13. No. 2. March 1998

[3] 박종연, 조계현, "전자식 형광등용 역율 개선 회로의 특성 비교", 산업기술연구(강원대학교 산업기술연구소 논문집), 제 18집, 1998

※ 본 논문은 BK사업단의 지원으로 수행되었습니다.