

다중접속 CFL용 PFC 및 THD 감소 시스템의 설계 및 구현

박 종 연, 조 호 찬, 최 원 호

강원대학교 전기공학과

전화 : 033-250-6292 / 핸드폰 : 011-373-5941

Design and Implementation of PFC and THD Reduction System for CFL Multiple Connection

Chong-Yeon Park, Ho Chan Jo, Won Ho Choi
Dept. of Electrical Engineering, Kangwon University
E-mail : c1260@hanmail.net

Abstract

In this paper, we have researched a Automatic Power Factor Correction and THD reduction System for the multiple connection of CFL. Also in this paper, the power factor has been researched for the design of CFL, found the reason why the power factor is low and THD is too high.

This paper has designed the PFC System for the multiple connection of CFL, and then we have increased the power factor and reduced the total harmonic distortion, by implementing them.

I. 서론

전력 에너지의 효율적인 사용은 에너지 수입국인 우리나라로서는 범국가적인 절실한 과제이다. 본 시스템은 수용가의 전력에너지를 경제적/합리적으로 사용하기 위한 한가지 방법으로 조명시스템의 역률을 입력단에서 자동으로 교정하여 전기에너지의 절약을 위한 시스템이다. CFL(Compact Fluorescent Lamps)의 경우 램프와 점등을 위한 안정기가 하나로 합쳐진 형태이기 때문에 사용이 편리하지만 역률 개선을 위해서 수동 및 능동의 역률개선 회로가 전혀 구성되어 있지 않기 때문에 입력측의 역률이 0.6이하로서 에너지의 손실이

다른 안정기를 사용한 경우보다 매우 심하고 입력 전류의 THD가 150(%)이상으로써 타 기기에 나쁜 영향을 미치게 된다.

본 논문은 에너지의 절감을 극대화 시키면서 실용화가 용이하고, 부하의 변동에 입력 역률을 자동으로 조절하고 부하 변동에 대해서 실시간 적용하면서 CFL에서 발생하는 고조파 함유률(THD)을 낮춰서 타 기기에 미치는 영향을 최소화 시킬수 있는 에너지 절감 시스템을 구현하고자 한다.

II. 다중접속 CFL의 역률 및 THD

기존 역률에 대한 정의는 순수한 정현파 신호에 있어서 전압과 전류가 갖는 위상차를 θ 라고 할 때 $\cos\theta$ 로 정의했다. 하지만 CFL의 경우와 같이 입력단에 전파정류와 커패시터가 사용되었다면 입력전압과 입력전류의 위상차만으로 역률을 정의할 수 없다. 전파정류시 나타나는 입력전류의 형태는 전원전압의 크기가 DC Link 전압(평활용 커패시터에 충전되는 전압)의 크기보다 클 경우에만 흐르는 형태를 갖는다. 입력전류의 형태가 입력전압의 최대치 부근에서 펄스형태로 흐르기 때문에 많은 고조파들을 포함하고 있게 된다. 이러한 고조파들은 무효전류로 발생시키게 되고, 이 추가적인 무효전류로 인해서 유효전력의 양은 감소하게 된다.[1,4] 그림 1은 CFL 입력 전압과 입력 전류 그

리고 DC Link 전압의 파형을 나타낸 것이고 그림 2는 램프의 관전압과 관전류의 파형을 나타낸 것이다.

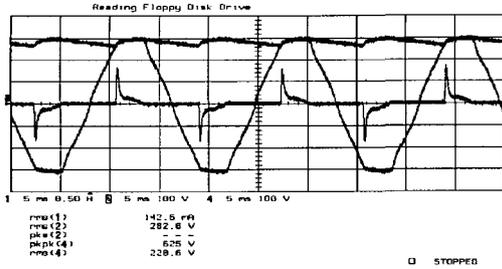


그림1. CFL의 입력전압, 입력전류, DC LINK전압

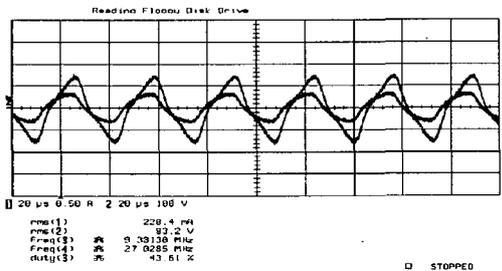


그림 2. CFL의 관전압과 관전류

그림 1을 보면 입력 전류가 돌입전류의 형태로 흐르는 것을 알 수 있는데 이것은 앞에서 언급했듯이 전파정류와 평활용 커패시터에 의해서 그림 1과 같은 전류파형을 가지게 되고 CFL의 역률이 0.6이하이고 입력전류의 THD는 150(%)이상이다. 본 연구에서는 높은 역률과 낮은 THD(입력전류)를 갖기 위해서 일반적으로 사용하고 있는 역률개선 회로들에 대해서 알아보고 CFL에 가장 적합한 시스템을 구현하고 시스템의 타당성을 입증하였다.

III. 기존의 전자식 안정기용 역률개선 회로

3.1 전자식 안정기용 역률회로

형광등용 전자식 안정기 역률개선 회로로는 여러 가지 형태가 제시될수 있는데 크게 수동형과 능동형으로 구분할 수 있다. 수동형으로는 현재 인덕터와 커패시터만으로 이루어진 저역통과 필터를 이용하는 형태와 전압 파형이 최고치의 1/2까지 떨어지는 밸리필 형태와 공진형 인버터의 전압이 고주파의 교류형태로 변하는

것을 이용함으로써 입력전류를 전원전압과 같도록 유지시키는 전하펌프 형태를 갖는 회로가 있고 능동형으로는 PFC IC를 사용한 승압형 컨버터 회로가 있다.[2]

(1) 밸리필(Valley fill) 역률 개선 회로

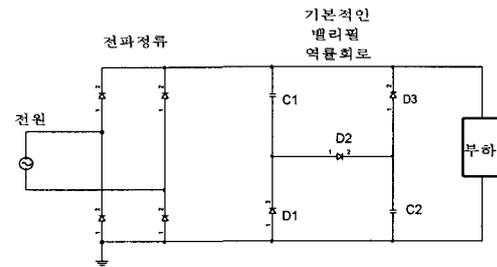


그림 3 기본적인 밸리필 회로

그림 3에서 DC link전압이 가지는 범위는 입력전압의 1/2을 최소값으로 가지며 인가전압의 최대값보다 작은 범위를 갖는다. 입력전압이 C1, C2에 충전되는 DC link 전압보다 클 경우에는 정류 다이오드가 도통상태가 되므로 C1, D2, C2를 통해서 커패시터가 충전되는 충전경로가 형성된다. C1과 C2에 충전되어 있는 전압이 입력전압 보다 큰 구간에서는 DC link 전압에 의해서 부하에 흐르는 전류는 일정하게 유지되고 부하에 인가되는 전압의 밸리구간을 일정전압 (인가전압의 최대치/2)으로 유지시킨다.[2]

(2) 개선된 밸리필(Valley fill) 역률 개선 회로

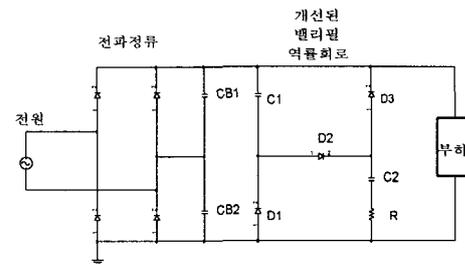


그림 4 개선된 밸리필 회로

입력 전류의 crossover 왜곡을 줄이기 위해서 전파 정류단 뒤에 커패시터를 병렬로 연결하는 전압 체배기를 첨가해서 갑작스러운 전류의 흐름을 연속적인 전류의 흐름으로 만들므로써 전류의 crossover 왜곡의 정도를 낮추는 효과를 갖고 밸리필 충전경로에 저항을 삽입함으로써 충전 저항과 커패시터에 의한 충전 경로의 시정수 값이 증가함에 따라서 돌입전류의 크기 및 변화

량이 크게 감소하게 한다.[2]

(3) 전하 펌프형 역률개선 회로

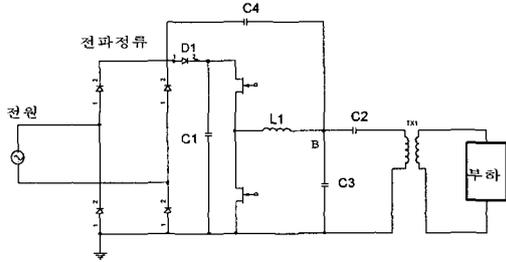


그림 5 전하펌프형 역률개선 회로

입력 전압이 밸리 전압보다 클 경우에 인버터 전류는 정류 다이오드를 통하여 입력 라인으로부터 직접 공급 받게 된다. 그러므로 입력전류의 파형은 입력 전압의 파형을 따라가게 된다. 이때 공진형 인버터에 연결된 전하 펌프 커패시터를 통해 흐르는 전류의 크기는 직접 인버터에 공급하는 전류보다 상대적으로 작기 때문에 입력 전류에는 큰 영향을 미치지 못하고 작은 리플 성분만 실리게 된다. 입력 전원 전압이 밸리 전압보다 작게 될 경우에는 정류다이오드는 도통 될 수 없게 때문에 공진형 인버터의 전압이 고주파의 교류형태로 변함에 따라 전하펌프 커패시터에 전하를 충전, 방전함으로써 연속적인 입력전류를 형성하게 된다.[2]

(4) 능동 역률 개선회로

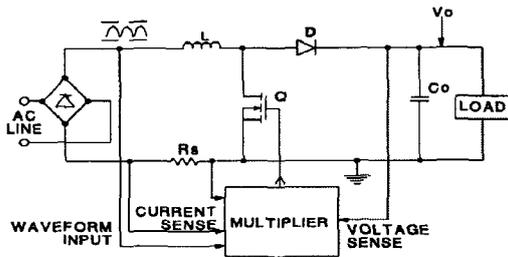


그림 6 능동 역률 개선 회로도

보통 승압형으로 많이 사용되고 주 스위치로 사용되는 FET의 손실이 크고, 부가적인 전력소자와 수동소자가 수동역률 개선회로에 비해서 많이 필요하고 제어회로로 높은 삼각파 형태의 인덕터 전류를 만들어 동작을 시키기 때문에 손실이 많다. 주 스위치의 ON time을 PFC IC에서 자동으로 조절을 하기 때문에 수동 역률 회로 보다 일반적으로 높은 역률을 얻을 수 있다.[2]

IV. CFL의 역률 개선 및 THD 감소 시스템의 설계 및 실험

4.1 시스템의 설계

compact 램프가 역률이 나쁜 근본적인 원인인 입력 전류의 파형을 앞에서 확인하였고 기존의 역률 개선 회로를 사용할 경우의 회로에 대해서 알아보았다. 기존의 역률 개선 회로의 경우 전파정류 뒤에서 입력전류를 제어함으로써 역률을 제어하였는데 이러한 방법은 현재 사용하고 있는 제품에는 적용할 수 없는 방법 이므로 AC입력 라인에서 입력전류를 제어하여서 CFL의 역률을 개선할 수 있는 시스템을 구성하였다. 시스템의 성능을 확인하기 위해 역률회로를 사용하지 않고 점등한 경우와 역률 개선 및 THD 감소 시스템을 사용하여서 역률의 개선 후 입력전압과 입력 전류 파형 그리고 전파정류 한 뒤 BULK 커패시터에 충전된 DC link전압의 파형을 비교하였다.

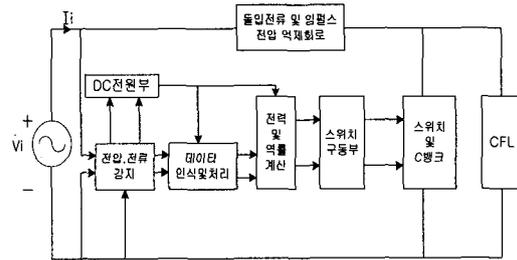


그림 7 시스템의 동작 설명도

그림 7은 시스템의 동작 설명을 블록도로 나타낸 것이고 그림 8의 시스템의 개략적인 실시 예시도 이다.

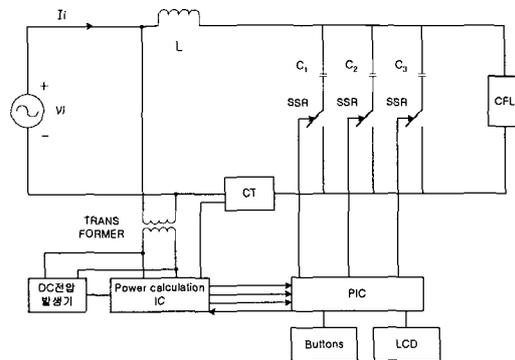


그림 8 대략적인 실시예시도

4.2 시스템의 실험 및 결과

총 부하수를 CFL 20등에서 10등으로 변화시키면서 부하의 변화에 따라서 자동으로 역률을 개선시키는 시스템을 구성하여 실험하였고 그림 9와 그림 10은 실험 결과 파형이다.

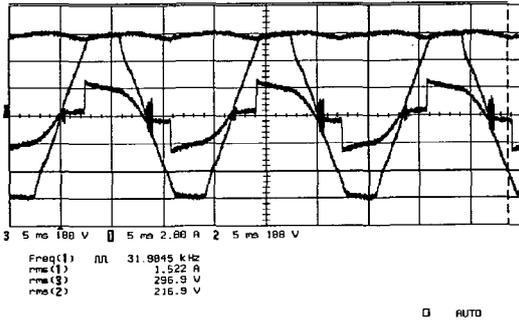


그림 9 CFL 20등 점등시

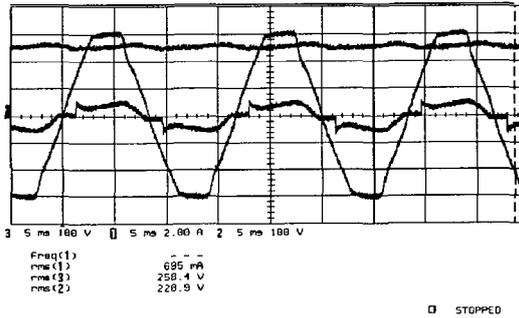


그림 10 CFL 10등 점등시

그림 9와 그림 10을 보면 역률 개선 및 THD 감소 시스템을 사용하지 않았을 경우보다 입력 전류의 파형이 개선되어서 연속적인 전류의 파형을 가지는데 시스템의 입력 측 인덕터에 의해서 고조파 성분이 제거되고 입력 전류가 순간적으로 흐르는 것을 제한하였고 마이크로컨트롤러에 의해 병렬의 커패시터들을 적절히 on/off함으로써 CFL의 점등을 용이하게 하고 역률을 개선하였다. 역률 개선 및 THD 감소 시스템을 사용하지 않고 점등했을 경우와 역률개선 및 THD감소 시스템을 사용하여서 역률을 개선하고 THD를 낮춘 경우의 결과를 Power Analyzer를 사용하여 측정하고 표1에 비교하였는데 역률이 본 논문에서 제안한 시스템을 사용하였을 때 항상 0.9 이상의 고역률을 유지하고 THD가 40%이하로 유지하게 되는 것을 알 수 있다.

표1 역률 개선 시스템을 사용한 결과

CFL 의 갯수	측정값	CFL 역률 개선전	CFL 역률 개선후
CFL20등 점등시	입력전압	223.14(V)	218.22(V)
	입력전류	2.56(A)	1.816(A)
	역률(PF)	0.62	0.98
	유효전력	358.52(W)	389.42(W)
	THD (입력전류)	116(%)	16.6(%)
CFL10등 점등시	입력전압	224.1(V)	222.51(V)
	입력전류	1.34(A)	0.785(A)
	역률	0.58	0.92
	유효전력	176.59(W)	160.97(W)
	THD (입력전류)	131(%)	40(%)

V. 결론

본 논문은 CFL의 동작특성 및 구조를 파악해서 CFL을 사용할 경우 역률이 매우 낮고 다른 기기나 시스템에 나쁜 영향을 줄 수 있는 THD가 높은 근본적인 원인을 분석하였고 낮은 생산비와 성능을 생각할 때 전자식 안정기의 역률 개선 회로로 많이 사용되어지는 밸리플 회로나 높은 역률을 얻을 수 있지만 회로를 구성하는데 비용이 많이 드는 PFC IC를 사용한 역률 개선 방법을 살펴보았다. 기존의 방법들은 회로 내에 새로운 회로를 추가해야 되기 때문에 현재 사용하고 있는 CFL에 적용할 수 없음을 확인하였고 내부 회로를 수정하지 않고 역률을 효과적으로 개선시키고 THD를 낮출수 있는 시스템을 설계하고 구현하여서 본 논문에서 제시한 시스템의 타당성을 입증하였다.

This research was supported by the BK21 program. [Kagnwon National University]

참고문헌(또는 Reference)

- [1] Ricardo N. do Prado, Marcelo F. da Silva, "Low Cost High-Power-Factor Electronic Ballast For Compact Fluorescent Lamps," IEEE, 1999
- [2] 박 종연, 조 계현, 정 동열, "Lamp용 안정기의 종류 및 특징" 한국조명·전기설비학회지, 1999
- [3] D. Y. Lee and B. H. Cho, "Design of an input Filter for Power Factor Correction(PFC) AC to DC Converters Employing an Active Ripple Cancellation," IEEE . 1996.
- [4] J.Janczak, P.Gradzki, "Triac Dimmable Integrated Compact Fluorescent Lamp" Journal of the Illuminating Engineering Society, Winter 1998.