

PCB 트랙의 신호충실성을 위한 임피던스 계산 방법 및 측정 툴 개발

라 광 열, 유 재 현, 김 철 기, 이 재 경, 남 지 현, 윤 달 환
세명대학교 전자공학과, E-mail : yoondh@venus.semyung.ac.kr

Developments of the Measurement Tool and Impedance Test Method for the Signal fidelity in PCB Tracks

Kwang yeol La, Jae Hyun Ryu, Chul Gi Kim, Jae Kyung Lee, Dal Hwan Yoon
세명대학교 전자공학과, E-mail : reindeer77@hanmail.net

Abstracts

As digital systems continue to use components with faster edge rate and clock speeds, transmission of the digital information can take place many troubles. The increasing requirement for controlled impedance PCBs becomes both a critical success factor and a design challenge. Especially, the noise sources in digital systems include the noise in power supply, ground and packaging due to simultaneous switching of signal, signal reflections and distortions on single and multiple transmission lines. This paper simulates the tracks controlled impedance with the test coupon. So, it can saves the design time and supports the economical PCB design.

I. 서론

오늘날 디지털시스템은 다양한 계층의 전파를 사용하고 시스템의 규모가 축소 지향형을 추구하고 있기 때문에 고밀도로 집적된 PCB(printed circuit board)가 필수적이다. 또한 통신 단말기들의 경박·단소화도 그 내부의 PCB를 단층구조에서 다층구조로 지향하게 하고 있다. 여기에 더 빠른 천이 시간과 높은 클럭속도를 가진 소자들로 구현되고, 동작 주파수가 수 GHz 범위의 고주파 영역으로 진입함에 따라 신호의 충실성

(fidelity)은 시스템의 성능에 중요한 변수로 대두되고

있다. [1].

PCB의 신호전송경로를 설계할 때 신호선로를 전송선으로 간주함에 따라 신호 파형의 반사 및 이웃 선로 간 상호 전자파 간섭으로 인한 노화가 고려되어야 한다. 또한 PCB 기판의 재질이나 유전율, 표피효과 등으로 인한 신호감쇠 요인도 해석상의 정확성을 기하기 위해 고려된다[2, 3]. 이러한 통신시스템의 성능은 PCB 신호전송라인의 길이, 재질의 손실, 라인형태 및 임피던스 불일치 등에도 영향을 받는다.

일반적으로 시스템 제조자들은 성능이 우수한 재질을 사용하여 시스템의 성능을 높일 수 있지만, 항상 가격 대 성능 비를 고려한다. 신호 전송의 충실성을 저해하는 요소들로 인해 시스템의 오율증가와 오동작 문제가 나타난다[4,5,6].

본 연구에서는 신호의 충실성을 위하여 PCB 설계시 고려되어야 할 신호선로의 재질, 유전율 및 선로 패턴에 따른 임피던스 측정 툴을 개발한다. 전송선 신호의 충실성을 해치는 요소들에 대한 이론과 유전손실, 선로의 패턴에 따른 트랙계산 이론을 전개하고 시뮬레이션 한다.

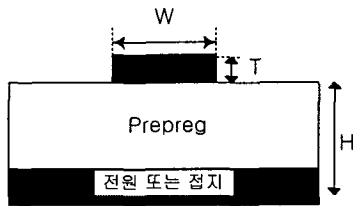
II. 제어 임피던스용 PCB

고속회로는 제어임피던스를 이용하여 설계된 PCB의 경로 트랙(tracks)이 필요하다. Wadell[2]은 이러한 임피던스를 추정할 만한 방정식을 계산하고, 신호경로와 기준평면(reference plane)사이 기하학적인 선, 유전체

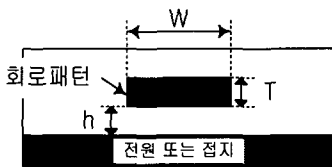
거리 및 층을 분리하는 유전상수의 함수로 표현한다.

PCB상의 회로들은 도체회로의 모양, 회로폭(W), 회로두께(T), 절연두께(H), 회로의 형태 및 유전율(ϵ_r) 등의 영향을 받는다. 또한 미소하게 영향을 미치는 요소들로는 회로상에 가공된홀(via hole), 패드(pad)와 연결각도, 스크래치(scratch), 층간 편심, 기관의 휨 정도 등이 있다. PCB 제조업체에서는 회로폭과 절연두께의 허용공차 범위를 잘 관리해야 한다. 이는 설계자가 의도하는 임피던스(Z)값의 허용공차를 초과하지 않아야 하며, 반드시 원재료 및 제조 공정의 특성을 인식해야 한다.

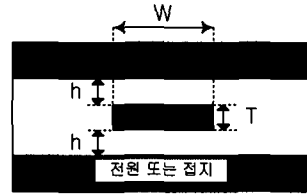
Polar사[8]가 제안한 임피던스회로 구성은 12가지로 분류하여 사용하고 있다. 그림 1의 (a) 표면 마이크로스트립(surface microstrip)형은 회로가 PCB의 외부에 위치한 형태로 W는 트랙폭, T는 트랙의 두께, H는 프리프레그의 높이이다. (b) 삽입 마이크로스트립(embedded microstrip)형은 접지가 한쪽에만 있고 회로가 PCB내층에 위치한 형태로 h는 트랙과 기준면과의 거리이다. (c) 스트립라인(stripline)형은 회로가 내층에 있고 양측에 접지층 또는 전원층을 형성한다. (d) 이중 스트립라인(dual stripline)형은 두 개의 회로가 내층에서 양쪽 접지층 사이에 위치한 형태로 기준면간 거리가 B와 C로 다르게 위치해 있다. 이들을 다층으로 구축하여 PCB를 설계함으로써 많은 구조로도 응용한다. 이들 4가지 제어임피던스용 PCB 형태 외에도 다양한 형태가 존재한다. IPC-2141[3]은 또 다른 계산방식을 제공하며, 설계하는 형태에 따라서 주어진 방정식들 사이에 약간의 차이가 있다.



(a) surface microstrip 형

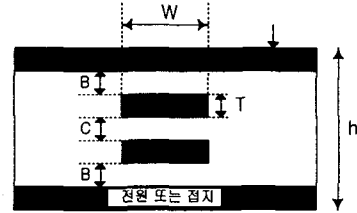


(b) embedded microstrip 형



Symmetrical stripline 형

(c)



(d) dual stripline 형

그림 1. 제어임피던스용 PCB 형태

그림 1의 각 형태의 PCB가 갖는 트랙(track)의 각 제어 임피던스 계산식은 다음과 같다. 여기서 ϵ_r 은 유전상수이다. surface microstrip 형의 임피던스는

$$Z_0 = \frac{87.0}{\sqrt{\epsilon_r + 1.41}} \ln \frac{5.98H}{(0.8W + T)} \quad (1)$$

embedeed microstrip 형의 임피던스는

$$Z_0 = \frac{K}{\sqrt{0.805\epsilon_r + 2}} \ln \frac{5.98h}{(0.8W + T)} \quad (2)$$

대칭 stripline 형의 임피던스는

$$Z_0 = \frac{60}{\sqrt{\epsilon_r}} \ln \frac{4(2h + T)}{2.1(0.8W + T)} \quad (3)$$

dual stripline 형의 임피던스는

$$Z_0 = 80 \left[\frac{1 - \frac{B}{4(B+C+T)}}{\sqrt{\epsilon_r}} \right] \ln \frac{1.9(2B+T)}{0.8W+T} \quad (4)$$

현재 고속 디지털 신호처리용 PCB의 중요한 도전은 전파 지연, 전송선 반사, 신호손실 및 높은 접속밀도에 따른 상호연결 문제 등이다. 이 문제를 해결하기 위해서 그림 1처럼 회로폭, 유전상수, 유전율 두께 및 평판 두께를 제어하는 것이다. 이는 회로 생산자가 가격대 성능의 비를 고려하여 생산할 때 중요한 임피던스 제어 인자가 된다. 더욱이 경박·단소화를 추구하는 과정에서 PCB의 층이 다층(multi-layer)으로 진행됨에 따라 이들 인자의 영향을 어떻게 적절히 제어해 주느냐는 중요한 일이다.

III. 쿠폰의 설계 및 임피던스 계산 방법

그림 1과 같은 시험용 쿠폰설계(coupon design)는

측정을 위해 제어임피던스 트랙에 쉽게 접근할 수 있도록 제작해야 한다. 일반적인 시험 쿠폰은 200mm×300mm의 PCB로 시험하고자 하는 주기판과 동일한 트랙구조와 층을 구성한다.

작업 판넬에는 두 개의 쿠폰을 삽입하여 시험/측정하는 것이 보다 높은 신뢰를 얻을 수 있다. 실제로 일부 PCB회사에서는 임피던스 제어 시험을 통하지 않고 경험적인 절차와 방법으로 시험 쿠폰을 두 개씩 삽입하여 PCB에 대한 질적인 보장을 확보한다.

이때 임피던스 이외의 다른 신뢰도 시험을 거쳐 고객과 회사간의 신뢰도를 확보한다. 따라서 PCB 제조사는 주로 회로폭과 절연층 간격만을 조정하여 쿠폰을 제작하고, 시험/측정을 반복함으로써 공정의 특성을 파악하고, 제어임피던스를 계산한다.

계산된 값과 측정된 값들을 비교한 결과표를 만들어 자사공정과 이론치 사이의 변동을 파악한다. 즉, 트랙 폭(W)과 트랙 두께(h) 값을 변경하여 시험을 반복하고, 설계자의 요구치를 맞추는 공정변수들을 찾아내는 일을 반복하여 설계한다.

IV. 제어임피던스 계산용 틀 설계

고객이 주문한 규격에 맞추어 PCB를 설계하려면 다음과 같은 정보가 필요하다.

- ① 몇 Ω의 임피던스 회로가 필요한가?
- ② 몇 층의 구조에 전체 두께는 얼마인가?
- ③ 임피던스 회로를 어느 층간에 넣을 것인가?
- ④ 회로의 폭은 얼마로 할 것인가?

PCB생산 공정에서 임피던스 측정에는 고객이 제작하고자하는 시스템의 특성, 상품의 용도 파악, 요구 사양 등이 필수적인 고객정보이며, 임피던스 값과 허용 오차, 층수/회로폭/층간 절연간격, 사양의 주의사항을 준수하면서 PCB를 최종 생산한다. 그림 2에서 사용자명과 패스워드를 치면 나타나는 전체 작업화면이다.

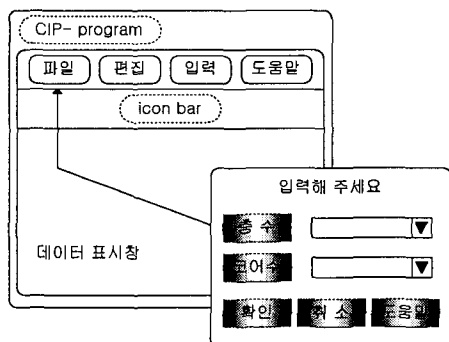


그림 2. 전체 작업화면

여기서 파일을 치면, PCB의 층수와 신호경로의 개수가 나타난다. 이는 새로운 파일 구축과 DB에 접근할 수 있는 데이터를 생성토록 해준다. 그림 3은 층수와 코어 개수를 입력한 뒤에 나오는 데이터 입력 창이다.

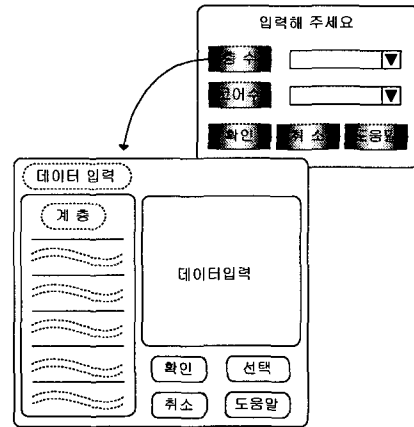


그림 3. 층간 데이터 입력

그림 4는 그림 3의 데이터 입력부에 해당한다. 입력 데이터는 기본적으로 dB화된 데이터를 불러오는 방식을 취한다. 이는 자주 사용하는 규격일 경우 편리를 위함이다.

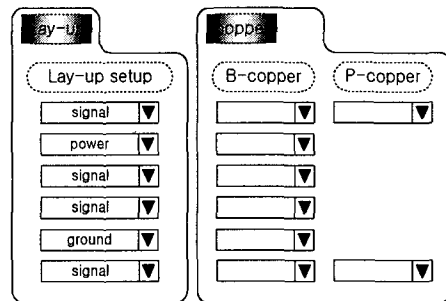


그림 4. 배열 계층과 copper를 선택

그림 5는 표면 마이크로스트립라인의 트랙폭에 대한 임피던스의 변화율이다.

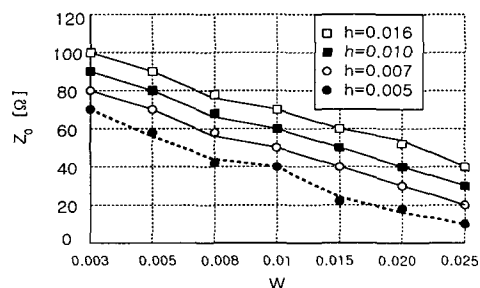


그림 6. 마이크로스트립라인의 임피던스 변화율

V. 결론

EMC나 기타 잡음으로부터 통신시스템의 신호충실성을 보장하기 위해 많은 노력이 있었다. 이는 회로의 집속도, 신호처리속도의 증가 등으로부터 효율적인 PCB를 설계함으로써 가능하다. 특히 PCB를 설계할 경우, 신호의 오율은 임피던스의 영향을 받는다. 이러한 임피던스를 제어하기 위한 여러 가지 시험 쿠폰의 임피던스 계산 방법을 시뮬레이션하고 측정 틀을 개발하였다. 따라서 본 틀을 통해 신호충실성을 기할 수 있고, PCB 설계시간을 절약할 수 있는 경제적인 효과도 얻었다.

[참고문헌]

[1] "PCB패턴의 설계기술 및 설계 know-how," 과학 기술 정보연구소, STII910757

[2] "Calculation of Controllrd Impedance, 2D Field Solving in the SI6000 and CITS25," Polar inc. Application Notes 135,

[3] F. Y. Chang "Transient Analysis of Lossless Coupled Transmission Lines in Nonhomogeneous Dielectric Medium," IEEE Trans. Microwave Tech., pp. 616-626, Sep., 1970

[4] H. W. Johnson and Martin Graham, "High-speed Digital Design : A Handbook of Black Magic," PRT Prentice-Hall, 1993

[5] M. I. Montrose, "EMC and the Printed Circuit Board," IEEE Inc., pp. 175-182, 1996

[6] Werner John, "Design of Printed Circuit Boards as a Part of an EMC-adequate System Development," IEICE Trans. Comm. vol. E80-Bm No. 11, Nov. 1997"

[6] Hart, Bryan, "Digital Signal Transmission," Pub : Chapman and Hall 1988

[7] Harrington, Roger F, "Field Computation by Moment Methods," Pub : MacMillan, 1968

[8] CITS25, "Differential Controlled Impedance Calaulator," Polar Instruments Ltd, <http://www.polars.co.uk>, 1998

[9] Sadiku, Matthew No. "Numerical Technigues in Electromagnetics," Pub : CRC Press 1992

[10] Silvester P. P, "Microwave Properties of Microstrip Transmission Lines," IEE Proc. of vol. 115, No. 1, pp 43-48, Jan. 1969

[11] Silvester P. P & Ferrari R. L, "Finite Element for Electrical Engineers," Cambridge Univ.

Press 1983

[12] Brebbia, C. A. "The Boundary Element Method for Engineers," Pentech Press, 1997